

유기 EL 디스플레이 생산 공정을 위한 잉크젯헤드 제어시스템 구현

Development of Ink-Jet Head Controller for Electro-Luminescence Display

정성욱*, 이희승**, 유정래***, 박재석****, 정명진*****

한국과학기술원 전자전산학과

S. U. Jung, H. S. Lee, J. H. Ryoo, J. S. Park, M. J. Chung

Abstract - In Electro-Luminescence Display making process, it is necessary to do high molecule patterning effectively. Recently, one of the most effective way is the patterning method using Ink-Jet head controller. To maximize the effect, it is needed to control each channel of Ink-Jet head and develop that controller. Thus, we implement the Ink-Jet Head Controller which can control the parameters of 128 fire pulses independently, improve the accuracy of patterns more than 100 times previous ones, and apply random patterns

Key Words : Ink-Jet head controller, patterning, Independent Pulse Shaper, 100 step delay, Luminescence display

1. 서론

2000년대 초반 Electro-Luminescence Display의 고분자 패터닝 기술의 한 방법으로 잉크젯 프린팅 방법이 가장 이상적인 패터닝 기술로써 인식되기 시작하면서 기술의 발전과 함께 상업화 노력이 함께 이루어지고 있다. 잉크젯 프린팅에 의한 고분자 패터닝 기술은 기판의 pixel 위에 직접 원하는 패턴을 인쇄하는 기술로서, 사용되는 잉크의 용량이 매우 적고, Spin Coating 방법에 비해 효율적이기 때문에 향후 상업화에 가장 유력한 패터닝 방법이다.[1][2] 현재 상용되는 잉크젯 헤드 제어기는 유기 EL의 패터닝에 필요한 고속고정밀의 임의 패턴 구현에 부적합하다. 따라서 전용 잉크젯 헤드 제어기의 개발이 필요하게 되었다. 제어기는 잉크 토출량과 품질에 관련된 토출 관련 파라미터인 펄스의 상승시간, 하강시간, 폭, 기울기를 조절하고, 패턴 정밀도 향상을 위해 각 노즐별로 독립적인 토출 펄스가 구현되어야 한다.[3][4][5] 또한, 프린트 pixel pitch 조절에 필요한 head tilting 기법에 대응할 수 있어야 한다. 본 논문에서 구현한 제어기는 크게 펄스의 모양이나 시작 시점을 결정하는 디지털 제어부분과 디지털 제어부분에서 발생한 디지털 펄스를 각 노즐에서의 잉크 토출을 위한 고전압 파형을 변형하는 아날로그 펄스 생성부분으로 구분할 수 있다.

2. 본론

2.1 전체 시스템 구조

전체 시스템의 구성은 그림 1과 같다. 상위 제어 PC에서는 토출 관련변수와 패턴 관련변수를 설정하고, 설정된 변수 값은 직렬 통신을 통해 헤드 제어기에 전달된다. 헤드 제어기는 제어 PC로부터 받은 설정 변수 값을 이용해서 펄스의 시작 시점과 모양을 결정하고, 실제 펄스를 발생시켜 헤드에 전

달한다. 헤드에서는 전달된 펄스에 따라 각 노즐별로 잉크가 토출된다.

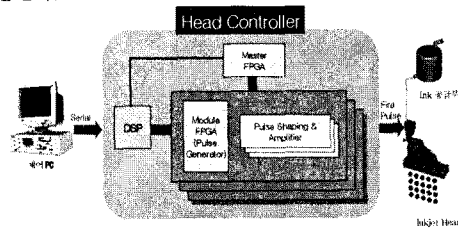


그림 1. 전체 시스템 구성



그림 2. master board 와 module board

128개의 노즐을 개별적으로 제어하기 위해서 8개의 채널을 하나의 단위의 module로 구분함으로써 구조의 간편함을 추구한다. 그림 2는 각각 전체를 제어하는 master 보드와 8개의 채널이 형성되는 module board이다.

2.2 디지털 제어부

DSP[6]는 입력된 자료를 바탕으로 해당 펄스의 생성 시점과 형태를 모듈화된 각 FPGA에 저장한다. FPGA에서는 DSP로부터 들어오는 어드레스와 데이터를 바탕으로 해당 노즐의 타이머와 레지스터를 설정하고 각 채널의 펄스 모양을 형성한다. 펄스의 폭이나 기울기 및 증폭된 전압을 조절하기 위해 아날로그 펄스 증폭기는 디지털 가변 저항을 사용한다. tilting된 헤드에 대응하기 위한 FPGA 내부에 노즐별로 레지스터를 설정하여 토출 시점을 조절할 수 있게 한다. 즉, FPGA 내부의 개별적으로 형성된 타이머와 레지스터의 값을 비교해서 각 노즐별로 토출되어야 할 시점을 조절할 수 있다.

저자 소개

- * 准 會 員 : 한국과학기술원 전자전산학과 석사과정
- ** 正 會 員 : 한국과학기술원 전자전산학과 박사과정
- *** 准 會 員 : 삼성전자 반도체 총괄 시스템 LSI 사업부
- **** 准 會 員 : 삼성SDI 생산기술연구소
- ***** 正 會 員 : 한국과학기술원 전자전산학과 교수

2.2.1 pattern data 생성

패턴을 출력하기 위해서 고려해야 하는 변수는 stage의 이동 속도와 토출 주파수, 그리고 잉크젯 헤드가 기울어진(tilting) 각도이다. 주어진 패턴 데이터는 이러한 변수를 이용하여 변형하여야 한다. 본 연구에서는 주어진 패턴 사이의 공간을 100 등분하여 100단계의 개별 채널 delay 성분이 구현되게 하였다. 즉, 주어진 패턴의 정밀도를 100배 향상 시키는 효과를 거둘 수 있으며, 결과적으로 헤드가 기울어져도 원하는 패턴을 1um 이내(stage 이동 속도가 100mm/s 일 때)의 오차로 출력할 수 있다. 이러한 패턴 데이터의 처리 과정에 대한 원리는 다음과 같다

2.2.2 pattern data 생성원리 및 각 channel별 delay 성분 결정

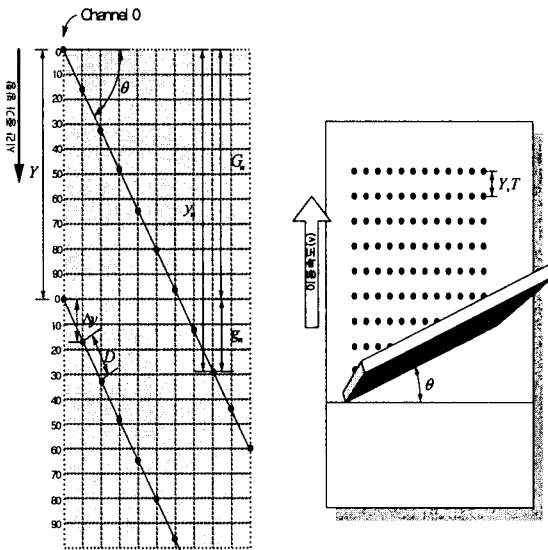


그림 3. 패턴 과 head 기울기와의 관계

그림 3에서의 각종 변수에 대한 정의는 다음과 같다.

stage의 이동 속도 : $v(\mu\text{m/s})$

토출 주파수 : $f(\text{Hz}); 6.25\text{kHz} \leq f \leq 10\text{kHz}$

토출 사이의 시간 : $T(\text{sec}) = 1/f$

출력된 line 사이의 수직 간격 : $Y(\mu\text{m}) = \frac{v}{f} = vT$

nozzle 사이의 간격(nozzle pitch) : $D(\mu\text{m})$

기준 수평선을 기준으로 nozzle의 기울어진 정도 : θ

채널 0을 기준으로 채널 1의 수직 간격 :

$$\Delta y(\mu\text{m}) = D \sin \theta$$

채널 0에 대한 채널 1의 수직 간격을 $y_1 = \Delta y$ 라고 정의하면, n 번째 채널의 수직 간격은 다음과 같다.

$$y_n(\mu\text{m}) = n\Delta y, \quad n = 0, 1, 2, \dots, 127$$

이제 각 채널의 delay 성분인 y_n 을 구조화된 패턴 파일 정보와 패턴 delay 정보로 나누어야 한다. 만약 출력해야 할 줄(line)의 개수가 N 개 라면, 그림 5와 같이 초기의 패턴 파일은 $N \times 128$ 의 행렬 구조를 가지게 된다.

line	channel					
	0	1	2	---	126	127
0	1	1	1	---	1	1
1	1	1	1	---	1	1
2	1	1	1	---	1	1
:	:	:	:	---	:	:
N-2	1	1	1	---	1	1
N-1	1	1	1	---	1	1

그림 4. 각 line의 모든 채널에서 토출이 일어날 경우의 패턴형태

2.3 아날로그 제어부

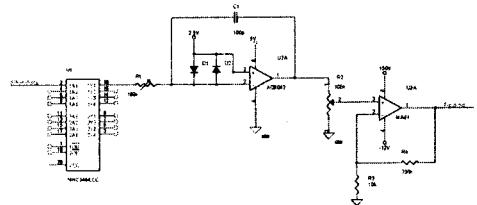


그림 5. 아날로그 신호 처리부 전체구조

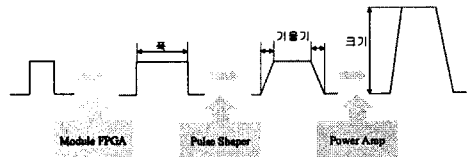


그림 6. 펄스변환과정

Module FPGA의 출력력이 실제 토출 파형으로 변화되는 과정은 앞의 그림 5, 6과 같다. 먼저 FPGA의 출력신호를 디지털 버퍼로 입력한다. FPGA에서 출력되는 신호는 0V~3.3V 이므로 버퍼를 통과하면서 0V~5V로 신호가 변환되고 전원에서 공급된 noise에 대해서도 둔감해지게 된다. 디지털 버퍼를 통과한 신호는 Pulse shaper 에서 원하는 상승 / 하강 시간, 펄스 폭을 갖는 펄스로 변형되고 펄스 높이를 조절하는 마지막 막단 Power Amp를 통과하면서 원하는 높이를 갖는 펄스로 증폭된다.

2.3.1 Pulse Shaper

Module Pulse Shaper(그림 7)는 Module FPGA의 출력으로 생성되는 신호의 기울기(상승/하강 edge)를 조절하는 부분이다. 앞서 설명하였듯이 Module FPGA에서 나오는 신호는 토출 시점과 폭이 조정된 상태이다. 파형의 기울기 조절의 기본 원리는 콘덴서의 충전전에 의한 것으로 충전전 시간이 저항(포텐셔미터)에 따라 달라지는 원리를 이용한 것이다. 그림 8과 그림 9는 두 가지 경우에 따라 파형이 만들어지는 형태를 보였다.

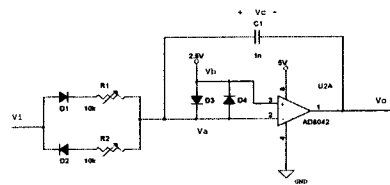


그림 7. Pulse shaper

(i) pulse width (t_d) > 콘덴서의 충전전시간

t_d : 구현하고자 하는 펄스 폭

t_{pulse} : t_d 를 얻기 위해 FPGA에서 설정해야 하는 값

t_r : 상승 시간

t_{pulse} 를 구하기 위한수식을 보면

$$t_d = t_3 + t_{extra} + t_4 = 0.3795R_1C_1 + 0.2744R_2C_1 + t_{extra}$$

여기서 t_{extra} 를 구하고.

$$t_{pulse} = t_1 + t_2 + t_3 + t_{extra} = 0.2744R_1C_1 + 0.3795R_1C_1 + \frac{5R_1C_1}{1.9} + t_{extra} = 3.280R_1C_1 + t_{extra}$$

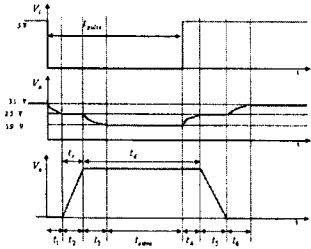


그림 8. $t_d >$ 콘덴서의 충전전시간일 경우 파형변화

(ii) pulse width (t_d) < 콘덴서의 충전전시간

앞의 경우와는 달리 t_d 가 콘덴서의 충전전시간보다 작으므로 완전히 충전 전이 이루어지지 못하고 2.5V와 1.9V 사이에서 V_m 을 가지게 된다. 즉, 아래 그림에서 볼 수 있듯이 2.5V에서 V_m 까지 방전하고 다시 V_m 에서 2.5V까지 충전된다.

먼저 V_m 을 구하기 위해 근사화 된 식을 살펴보면

$$V_m = 2.5 - \frac{0.6t_d}{t_3 + t_4} \text{로 나타낼 수 있다. 여기서 } V_m \text{을 구하고}$$

t_{pulse} 를 구하기 위한수식을 보면

$$t_{pulse} = t_1 + t_2 + t_3 = 0.2744R_1C_1 + \frac{5R_1C_1}{1.9} + R_1C_1 \ln\left(\frac{1.9}{V_m - 0.6}\right)$$

여기서 t_{pulse} 를 구한다.

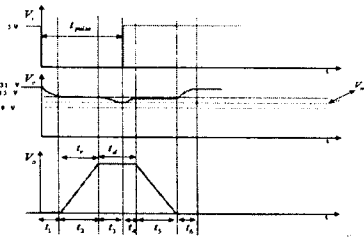


그림 9. $t_d <$ 콘덴서의 충전전시간일 경우 파형변화

3. 실험 결과

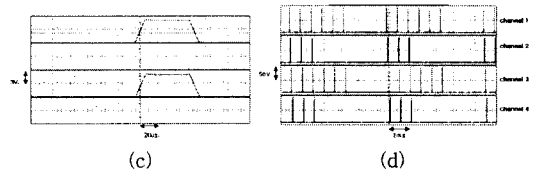
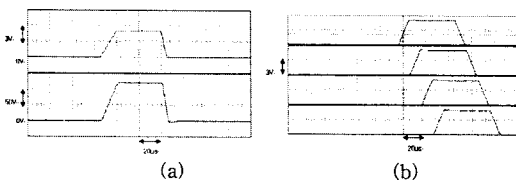


그림 10. 출력파형

그림11(a)는 상승/하강 시간 = 15us/5us, 펄스폭 = 40us, 크기 = 70V 로 정했을 때 나오는 파형이다. 그림11(a)의 윗 그림은 pulse shaper를 지나고 나온 파형이고, 밑의 그림은 증폭되어 나온 파형이다. 그림에서 보듯이 모든 파라미터가 독립적으로 제어되는 것을 알 수 있다. 채널 설정 시에 각 채널에 delay를 줄 수 있는데 줄 수 있는 delay값은 0~990us 사이의 10us단위로 값을 줄 수 있다. 각 채널에 대해서 채널 1 10us, 채널2 20us, 채널3 30us, 채널4 40us로 주어 출력되는 파형을 관찰하면 그림11(b)와 같다. 그림11(c)는 각각 채널의 on/off를 실험한 것이다. 채널1, 3은 on, 채널2, 4는 off. 그림11(d)는 특정 패턴을 반복해서 출력하는 모습을 관찰하였다. 펄스 크기 = 80V, 펄스폭 = 20us, 상승/하강시간 = 10us, head tilting angle = 3 degree로 고정시키고 나오는 파형을 관찰하였다. head tilting angle이 3도이기 때문에, 각 채널 마다 약 10us의 delay가 생기고, 한 채널의 펄스의 주기는 1ms 임을 알 수 있다. 채널1과 채널3은 패턴의 11111000을 반복하고, 채널2와 채널4는 11100000을 반복하는 모습을 출력한다.

3. 결론

본 논문에서는 다수의 노즐로 구성된 잉크젯 헤드를 대상으로 개별 노즐의 토출 특성을 독립적으로 제어할 수 있는 토출제어 시스템을 개발하였다. 시스템 구현을 용이하게 하기 위하여 전체 시스템을 모듈에 기반을 둔 계층 구조로 분할하고, 개별 채널의 토출 펄스를 생성하는 시스템을 구현하였다. 또한, 128개 채널의 토출 실험 및 개별 채널 독립 제어, 상승 시간과 하강 시간의 분리 제어, 100단계로 구분되는 개별 채널 토출 시점설정, 그리고 임의의 패턴 데이터 처리 기능을 구현하였다.

본 연구는 삼성SDI의 2003년도 연구비지원에 의하여 수행되었음

참 고 문 헌

- [1] D.B. Bogy and F.E. Talke, "Experimental and Theoretical Study of Wave Propagation Phenomena in Drop-On-Demand Ink Devices," IBM Journ. Res. Develop. Vol.29, pp.314-321, 1984
- [2] D.B. Wallace, "A Method of Characteristics Model of a Drop-On-Demand Ink-Jet Device Using an Integral Method Drop Formation Model," ASME publication 89-WA/FE-4, December 1989
- [3] MicroFab Technologies, "Fluid Properties Effects on Ink-Jet Device Performance'1999
- [4] MicroFab Technologies, "Background on Ink-Jet Technology'1999
- [5] MicroFab Technologies, "Drive Waveform Effects on Ink-Jet Device Performance'1999
- [6] Texas Instrument, "TMS320C3X User's Guide", 1997