

스위칭 손실 저감을 위한 이단 PWM 인버터

최봉주 한양대학교 전자전기제어계측공학과	정진범 한양대학교 전자전기제어계측공학과	김희준 한양대학교 전자컴퓨터공학부	백수현 동국대학교 전기공학과	이 주 한양대학교 전자전기컴퓨터공학부	안강순 (주)윌링스 대표
-----------------------------	-----------------------------	--------------------------	-----------------------	----------------------------	---------------------

PWM Inverter For Reducing Switching Loss

Bong-Joo Choi* Jin-Beom Jeong Hee-Jun Kim Soo-Hyun Baek Lee Ju Kang-Soon Ahn
Hanyang Univ. DDongguk Univ. Hanyang Univ Willings Co., LTD

Abstract - The conventional pulse width modulation dc to ac inverters have a defect that all power devices are switched at high switching frequency. Therefore swithing losses are significant. This paper proposed a dual-stage inverter that full bridge switches are operating at low output frequency while a high switching frequency are performed by a pre-inverter switch. The proposed inverter is shown to have small swithing losses. Simulation and experiments are performed for verification.

1. 서 론

계통 연계형 태양광 인버터, 무정전공급장치 또는 모터 드라이브 등에 사용되는 인버터의 스위칭 방식으로는 주로 정현파를 이용한 PWM을 사용한다. 이 스위칭 방식은 THD가 낮은 장점을 갖지만, 반도체 소자들이 높은 캐리어 주파수 또는 그 이상의 주파수로 스위칭을 하기 때문에 상당한 스위칭 손실이 발생하는 단점이 있다. 본 논문에서는 높은 주파수를 갖는 펄스폭 변조 신호를 생성하는 변조단과 스위치의 교번 동작을 통해 변조된 전압 파형을 출력에 공급하는 전브리지 인버터단으로 구성된 이단 펄스폭 변조 인버터 방식을 제안하였다. 제안된 인버터는 변조단에 추가된 하나의 스위치만이 고주파 스위칭 동작을 하고 전브리지 인버터단의 소자들은 출력 전압 주파수에 동조된 낮은 주파수의 스위칭을 하게 된다. 따라서 제안된 인버터는 스위칭 손실의 저감, 전력 변환 효율의 개선 및 낮은 THD의 출력을 장점으로 갖는다. 또한 제안된 방식의 500W급 인버터를 제작하여 그 타당성을 입증하였다.

2. 본 론

2.1 일반적인 PWM 인버터

계통 연계형 태양광 인버터나 무정전공급장치 등과 같이 정현파 출력을 요하는 인버터의 경우 <그림1>과 같은 전브리지 형태의 인버터에 다양한 PWM(Pulse Width Modulation) 스위칭 방식을 적용하게 된다.

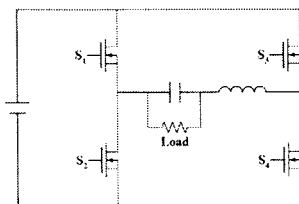


그림 1. 일반적인 PWM 인버터

전브리지 PWM 인버터의 스위칭 방식으로는 Bipolar 와 Unipolar PWM 방식이 주로 사용된다. <그림2>의 (a)와 (b)는 위 두 방식의 스위칭 파형을 보여준다.

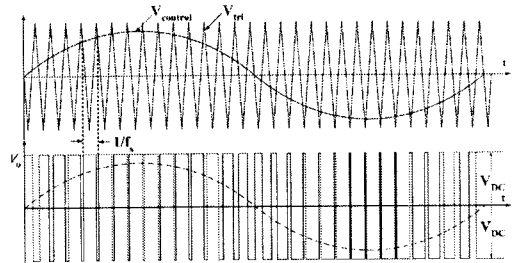


그림 2. (a) Bipolar PWM 스위칭 파형

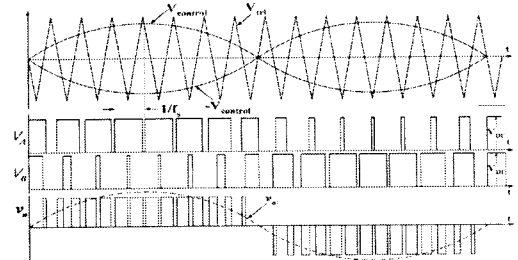


그림 2. (b) Unipolar PWM 스위칭 파형

이 경우 <그림1>의 스위치 $S_1 \sim S_4$ 는 Bipolar의 경우 캐리어 신호인 V_{tri} 의 매 주기마다 한 번씩 스위칭을 하게 되며 Unipolar의 경우는 V_{tri} 의 매 주기마다 두 번씩 스위칭을 하게 된다. 이 경우 스위치에 오프시 마다 입력단 전압인 V_{dc} 가 걸리는 것을 감안하면 스위칭 주파수에 비례하여 증가하는 스위칭 손실은 회로의 효율을 저감시키는 주요 원인으로 나타나게 된다.

2.2.1 제안된 인버터

본 논문에서는 스위칭 손실을 줄이기 위해 높은 스위칭 주파수를 갖는 펄스폭 변조 신호를 생성하는 변조단 을 기존의 전브리지 인버터 앞단에 추가하고 전브리지 인버터단의 스위치 4개는 출력전압의 주파수에 동조된 낮은 주파수로 스위칭 하는 방식을 제안하였다. <그림3>은 제안된 인버터의 회로도를 나타낸다. 제안된 인버터는 스위치 S_1 만이 캐리어 신호인 V_{tri} 의 매 주기 마다 한 번씩 스위칭을 하고 S_1 과 S_4 그리고 S_2 와 S_3 의 4개의 스위치는 출력 전압에 동조된 낮은 주파수로 동작하

게 된다.

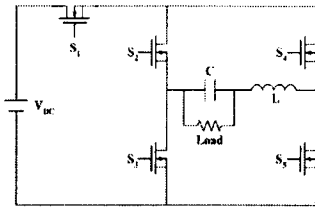


그림 3. 제안된 PWM 인버터

<그림4>는 제안된 인버터의 스위칭 파형 및 출력파형을 보여준다.

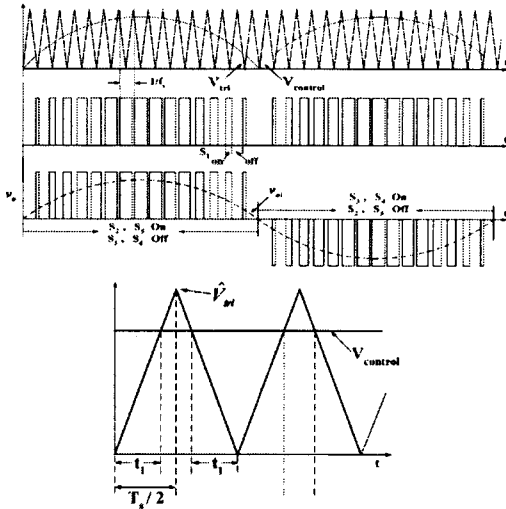


그림 4. 제안된 PWM 인버터의 스위칭 방식

<그림4>로부터

$$t_1 = \frac{v_{control}}{\hat{V}_{iri}} \cdot \frac{T_s}{2} \quad (1)$$

을 얻을 수 있다. 또한 제안된 인버터의 출력은

$$v_o = DV_{DC} \quad (2)$$

가 되므로 다음의 식(3)을 이용하면

$$D = \frac{2t_1}{T_s} = \frac{v_{control}}{\hat{V}_{iri}} \quad (3)$$

출력전압 v_o 의 기본파 성분의 전압의 최대치는

$$\hat{V}_{o1} = \frac{v_{control} \cdot V_{DC}}{\hat{V}_{iri}} \quad (4)$$

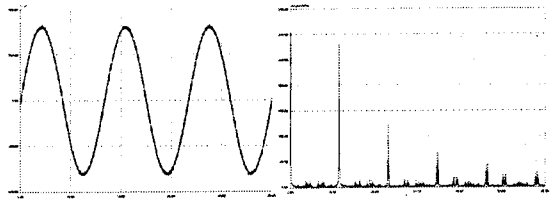
과 같이 나타나게 된다.

또한 제안된 인버터에서 f_s 를 $f_{control}$ 의 짝수배로 하게 되면 인버터를 거친 스위칭 파형은 기함수가 되고 이로 인하여 출력의 고조파에서는 짝수차 고조파는 사라지게 된다.

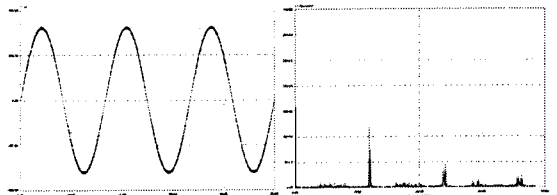
2.2 시뮬레이션 및 실험 결과

<그림5>는 시뮬레이션을 통하여 bipolar, unipolar 및 제안된 인버터의 출력전압 파형과 출력측 필터를 달기전의 파형의 THD를 나타낸다. <그림5>로부터 bipolar방식 보다는 unipolar방식이 unipolar방식 보다는 제안된 방식의 출력 전압의 파형이 사인파에 더 가

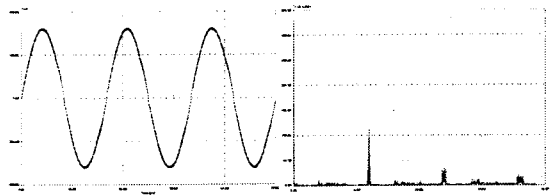
까운 것을 알 수 있다. 세 방식 모두 출력측 필터의 차단 주파수는 2.25kHz로 동일하다. 또한 각 출력측 필터 전단의 출력파형의 THD를 분석한 결과로부터는 제안된 인버터의 고조파 성분들이 가장 작게 나타남을 알 수 있다. 이는 동일 조건에서 출력측 필터의 설계가 가장 용이할 것으로 사료된다.



<a> Bipolar PWM 인버터의 출력 및 THD



 Unipolar PWM 인버터의 출력 및 THD



<c> 제안된 인버터의 출력 및 THD

그림 5. 제안된 PWM 인버터의 출력 파형 및 THD 분석

<그림6>은 제안 인버터의 추가된 스위치의 구동파형을 보여준다.

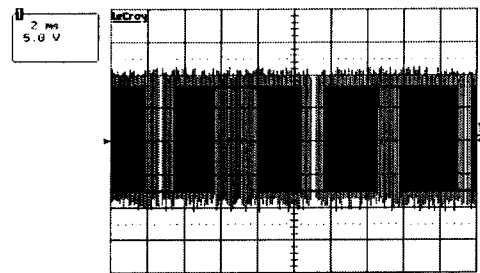


그림 6. 제안된 PWM 인버터의 앞단 스위칭 구동파형

<그림6>으로부터 인버터 전단에 있는 스위치는 12kHz의 높은 주파수로 구동되고 있음을 알 수 있다. 또한 출력 전압의 주파수인 60Hz의 주기로 Dead-time을 갖고 있음을 알 수 있다. 이 경우 다른 일반적인 정현파를 이용한 PWM 인버터의 경우는 전브리지 단의 스위치 4개가 각각 캐리어 신호 또는 그 2배의 횟수로 스위칭을 하는데 반하여 제안된 인버터는 전브리지 전단에 추가된 스위치만이 캐리어 신호의 횟수만큼 스위칭 하고 전브리지 단의 스위치는 출력 전압의 주파수와 동조하여 스위칭을 하게 된다. 따라서 제안된 인버터는 전체 스위치에서 발생하는 스위칭 손실이 현저하게 감소됨을 알

수 있다. 하지만 단점으로는 전브리지 전단의 스위치만 항상 높은 주파수에서 스위칭을 하기 때문에 용량산정이 나 발열문제 등이 선행되어야 한다.

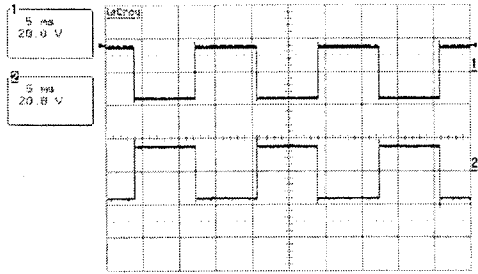


그림 7. 제안된 PWM 인버터의 전브리지 구동파형

<그림7>은 제안된 인버터의 전브리지 스위치의 구동파형을 보여준다. 스위치 S_1 과 S_3 가 하나의 쌍을 이루고 S_2 와 S_4 가 하나의 쌍을 이루어 출력 주파수인 60Hz로 동작함을 알 수 있다.

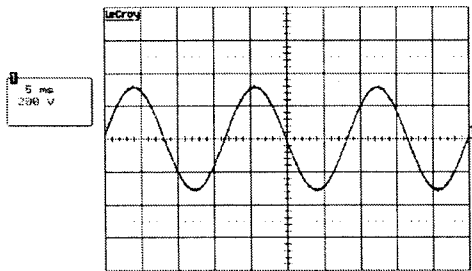


그림 8. 제안된 PWM 인버터의 출력전압 파형

제안된 인버터의 최종 출력을 <그림 8>에 나타내었다. 출력측 필터의 차단 주파수는 6kHz로 선정하였으며 출력전압으로 220Vrms을 내보내고 있음을 알 수 있다. 이 인버터의 효율은 93%로 Bnipolar의 경우 대개 80%대, Bipolar의 경우는 90%대임에 대비해 볼 때 스위칭 손실의 지감으로 인하여 전체 회로의 전력전달효율이 상승한 것을 알 수 있다. 하지만 이 경우 전브리지 전단에 추가된 스위치 하나가 거의 모든 스위칭 손실을 감당해야 하는 불균형의 문제가 발생한다. 이에 대해서 발열문제나 소자 선정에 있어서 주의를 기해야 하는 단점이 존재한다.

3. 결 론

본 논문에서는 일반적인 정현파를 이용한 PWM 인버터의 전브리지 스위칭 소자들이 캐리어 주파수나 또는 그 두 배의 주파수로 스위칭하게 되어 상당한 스위칭 손실이 발생하는 단점을 보완하는 새로운 이단 PWM 인버터를 제안하였다. 제안된 이단 PWM인버터는 일반적인 인버터와 같이 정현파를 이용하여 낮은 THD의 출력을 얻을 수 있으며 기존의 전브리지 전단에 하나의 스위칭 소자를 추가하여 스위칭 횟수를 거의 절반에 가깝게 줄여 스위칭 손실을 저감시킬 수 있는 장점을 지닌다. 또한 시뮬레이션과 실험을 통하여 제안된 회로의 타당성을 검증하였다. 제안된 방식에서 전브리지 앞단에 추가된 스위치의 발열문제나 용량선정상의 주의를 요하는 단점을 지니지만 보다 큰 히트싱크나 스너버의 적용으로 이를 보완할 수 있음을 확인하였다.

본 연구는 산업자원부에서 시행한 전력산업연구개발사업의 지원에 의하여 수행된 연구결과입니다.

[참 고 문 헌]

- [1] Mohan, "Power Electronics 2nd edition", John Wiley & Sons, INC., 1995.
- [2] 김희준, "스위칭 전원의 기본 설계", 정안당, 2002.
- [3] T.F.Lowery, "Application considerations for PWM inverter-fed low-voltage induction motors", IEEE Trans PE, Vol 3, No. 2, pp 286~293, 1994.
- [4] M.Saitou, "A novel strategy of the high power PWM inverter with the series active filter", IEEE International Symposium on Industrial Electronics, Vol 1, pp 478, 2000.
- [5] A.S, Ba-Thunya, "A novel ZVS quasi-resonant DC-link PWM inverter with minimum voltage stress across the switches", IEEE 29th Annual Power Electronics Specialists Conference, Vol 1, pp 409~145, 1998.