

디지털 고주파 기억장치 설계

A Design of Digital Radio Frequency Memory

김재준, 이종필, 최창민, 임중수*
(주)미래시스템, 천안 대학교*

Kim jae-jun, Lee Jong-Pil, Choi chang-min.
Lim joong-soo*

Mirae System, Inc. Cheonan University.*

요약

디지털 신호 기억회로는 반도체 기술의 발달과 더불어 매우 빠른 속도로 발달되었다. 그러나 수 백 MHz의 높은 고주파 신호를 저장하였다가 복제하는 것은 매우 어려운 기술이다. 고주파 신호의 기억을 위해서 과거에는 아날로그 방식의 주파수 기억루프 (Frequency Memory Loop)가 사용되었으나, 광대역 신호 변환기와 광대역 주파수 증폭기 등이 개발 되면서 디지털 고주파 신호 기억 장치에 대한 설계가 가능해졌다. 본 논문에서는 주파수 대역이 3 옥타브 이상 되는 광대역 디지털 고주파 기억회로를 Johnson 코드를 이용하여 설계하고 그 결과를 모사하였다.

Abstract

Digital memory circuits have been developed very fast according to the progress of semiconductor technology. But It was very difficult to memorize a high frequency radio signal. Many years ago an analog loop was used for store of radio frequency signal, and the digital radio frequency memory was made to the development of wideband amplifier and high speed sampler. We present a design of wide-band DRFM using Johnson code and the simulation results with respect to the sampling speed. in this paper.

I. 서론

디지털 신호 기억회로는 반도체 기술의 발달과 더불어 매우 빠른 속도로 용량도 매우 커지고, 각종 영상이나 멀티미디어 신호들을 사용하기 위해서 폭넓게 사용되고 있다. 이에 비해 수 백 MHz 또는 수 GHz 대역의 높은 고주파 신호를 저장하였다가 복제하는 기술은 매우 어려운 분야로 분류되어 왔다. 고주파 신호의 기억을 위해서 과거에는 아날로그 주파수 기억기(Frequency Memory circuits)가 사용되었으나 고주파 신호 변환기와, 광대역 주파수 증폭기 등이 개발 되면서 디지털 고주파 신호 기억 장치에

대한 설계가 가능해 졌다. 본 연구에서는 주파수 대역이 3 옥타브 이상 되는 디지털 고주파 기억회로를 존슨 코드(Johnson code)를 이용하여 설계하고 샘플링 속도에 따른 신호 저장 및 복제 특성 결과를 모사하였다.

II. 광대역 고주파 기억장치 동작 원리

광대역 고주파 기억장치의 이름에서 알 수 있듯이, 광대역 고주파 기억장치의 기능은 고주파 신호를 디지털 메모리에 저장하는 것이다. 광대역 고주파 기억 장치는 수 MHz 또는 수 Ghz 대역의 높은 고주파 신

호를 디지털 데이터로 변환하여 디지털 메모리에 저장하는 기능과 저장된 데이터를 이용 delay 또는 Bypass와 같은 조작용 거쳐 고주파 신호로 재생하는 기능을 기본으로 하고 있다.

광대역 고주파 기억 장치는 샘플링 방식에 따라 크게 Amplitude encoding 방식과 Phase encoding 방식으로 나뉘어 진다. 본 논문에서는 Phase encoding 방식을 중심으로 연구하였다.

광대역 고주파 기억장치에 의해서 수행되는 과정의 첫 단계는 입력되는 고주파 신호를 수신하여 저역통과필터(low pass filter)를 통과한 I와 Q신호로 변환하는 것이다. 이 변환은 동위상 검출기(synchronous detector, 즉 phase detector)에 의해서 이루어진다.

저장될 신호 대역의 중심주파수에 맞추어진 국부발전기 신호는 입력되는 고주파신호와 동위상 검출기에서 혼합되어 I, Q에 모두 포함되어져 있다.

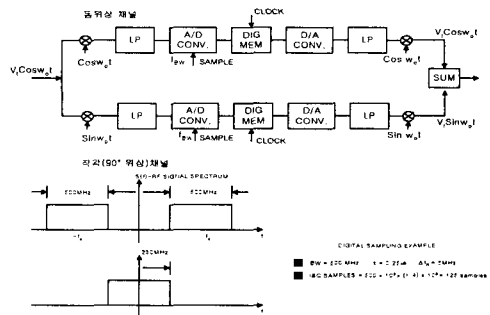
다음 단계는 아날로그-디지털 변환기(A/D converter)를 사용하여 I와 Q 성분을 디지털 데이터로 변환하는 것이다. 이 디지털 변환을 수행하기 위해서 저역 통과된 신호는 입력되는 신호의 가장 높은 주파수보다 적어도 두 배 이상의 주파수로 샘플링 되어야 한다. 신호의 샘플링 속도를 가장 낮추기 위해서는, 기저대역 신호로 변환하는 것이 유리하다. 그리고 신호를 디지털 화하기 위해서는 I와 Q의 변환기들이 분리되어 있어야 한다.

기본적인 광대역 고주파 기억장치의 계통도는 그림 1.과 같다. 펄스폭이 $0.25\mu s$ 인 신호가 저장될 수 있어야 하고, 광대역 고주파 기억장치의 주파수 대역폭이 500MHz라고 가정하자. 그림1. 에서 볼 수 있듯이, 500MHz 대역은 250MHz 대역폭을 가진 I와 Q 채널로 나뉘인다. 이 경우에 펄스내의 모든 정보를 유지할 수 있는 아날로그-디지털 변환기의 샘플링 주파수는 500MHz이다.

일반적으로 아날로그-디지털 변환기는 I와 Q를 4~6비트로 양자화 하는데, 이는 동시에 다중 신호들이 저장될 때 불요신호를 줄이고, 소신호(small

signal)의 왜곡을 막아준다.

신호는 이제 4~6비트 데이터 형태인 125개의 ($0.25\mu s$ 펄스폭을 500MHz 샘플링 주파수로 아날로그-디지털 변환) I 데이터와 125개의 Q 데이터로 나타내어 지고, 총 250개의 데이터 형태로 디지털 메모리에 저장된다.



▶▶ 그림 1. 광대역 고주파 기억장치 계통도

저장된 신호를 재생하려면, I와 Q채널의 메모리에 저장된 데이터들을 500MHz의 속도로 읽어내면서, 디지털-아날로그 변환을 하고 이 신호를 저역통과 필터를 통과시킨 후 상향 변환하여 원래의 고주파 신호로 출력하여 송신한다.

아날로그 하향변환기(analog down-converter)는 광대역의 신호를 처리할 수 있기 때문에 일반적으로 Q 채널 광대역 기억장치에 사용된다. 아날로그 하향 변환기의 가장 큰 결점은 채널간 위상과 진폭의 평형을 이루기 어려운 것이다.

아날로그 I/Q 하향변환기를 구현하는 가장 일반적인 방법은 그림 1.과 같이 90도 위상변위기(phase shifter)를 국부발전기의 출력에 연결하여 90도 위상 변위를 갖는 국부 발전 신호(quadrature local oscillator signal)를 만드는 것이다.

그림 1에 보여준 계통도의 훨씬 복잡한 문제는 광대역 고주파 기억장치 동작 주파수 범위의 중심에 맞추어진 국부발전기를 사용하여 입력되는 신호를 기저대역으로 변환하는 것이다. 이 방법으로는 국부발전 주파수를 기준으로 하여 보았을 때, 입력되는 신

호의 상측대역(upper band)과 하측대역(low band)이 모두 동일한 기저대역으로 겹쳐진다. 이 문제를 피하기 위해, DRFM 동작 주파수 범위의 중심에 맞추어진 주파수가 아닌 다른 주파수를 국부발전 주파수로 사용하려고 하면 더욱 넓은 비디오 대역폭과 더욱 복잡한 아날로그-디지털 변환회로의 설계를 필요로 하게 된다.

이상의 과정에서 발생하는 주파수 모호성은 I 채널과 Q 채널간의 위상 차이를 측정하여 해결할 수 있다. 예를 들면, Q 채널의 위상이 I 채널보다 앞서면(lead), 입력신호의 주파수가 국부발전기 주파수보다 높은 것이며, 반면에 Q 채널의 위상이 I 채널보다 늦으면(lag) 입력신호의 주파수는 국부발전기의 주파수보다 낮은 것이다. 구적채널 신호처리(Quadrature channel process)를 고려하면, 고주파신호는 식(1)처럼 표현할 수 있다.

$$v(t) = x(t) \cdot \cos w_0 t - y(t) \cdot \sin w_0 t \quad (1)$$

여기서 $x(t)$ 와 $y(t)$ 는 반송파 각 주파수(radian frequency)인 w_0 에 비해서 느리게 변화하는 신호이다. 식(1)에서 신호 스펙트럼을 도출하면 식(2)와 같다.

$$V(w) = \frac{1}{2} [X(w - w_0) + jY(w - w_0)] + \frac{1}{2} [X(w + w_0) - jY(w + w_0)] \quad (2)$$

여기서 $X(w)$ 와 $Y(w)$ 는 $x(t)$ 와 $y(t)$ 의 푸리에 변환(Fourier transform)들이다. 식 (2)는 복수 표현(complex notation)으로 다시 쓸 수 있는데, 식(3)과 같다.

$$V(t) = \frac{1}{2} [V^*(w - w_0) + V(w - w_0)] \quad (3)$$

여기서 $V^*(w) = X^*(w) - jY^*(w)$ 이며 *은 공액

(conjugate)을 나타낸다.

국부발전기 W_{LO} 와 혼합되고 저역통과 필터를 거친 후에, I 채널 신호는 아래와 같다.

$$v_I(t) = \frac{1}{2} [x(t) \cdot \cos(w_0 - w_{LO})t - y(t) \cdot \sin(w_0 - w_{LO})t] \quad (4)$$

반면 Q 채널 신호는 아래와 같다.

$$v_Q(t) = \frac{1}{2} [x(t) \cdot \sin(w_0 - w_{LO})t - y(t) \cdot \cos(w_0 - w_{LO})t] \quad (5)$$

국부발전 주파수를 신호의 주파수와 일치 ($w_0 = w_{LO}$) 시키면

$$v_I(t) = x(t) \quad v_Q = y(t) \quad (6)$$

광대역 고주파 기억장치에서 출력되기 위하여 국부발전기로 다시 혼합되어 상향 변환된 신호는 아래와 같다.

$$v'(t) = v_I(t) \cos(w_{LO})t + v_Q(t) \sin(w_{LO})t \quad (7)$$

I 신호 성분은 아래와 같다.

$$v'_I(t) = \frac{1}{2} [x(t) \cdot \frac{1}{2} (\cos(w_0 t) + \cos(w_0 - 2w_{LO})t) - \frac{1}{2} [y(t) \cdot \frac{1}{2} (\sin(w_0 t) + \sin(w_0 - 2w_{LO})t)] \quad (8)$$

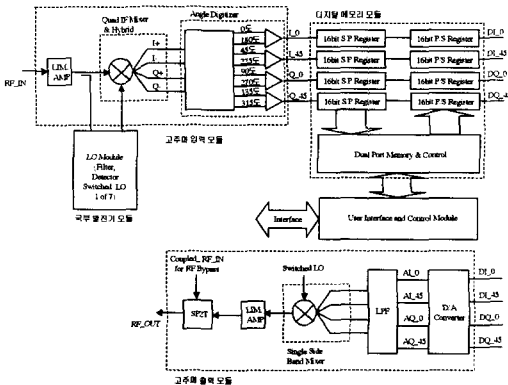
반면, Q 신호 성분은

$$v'_Q(t) = \frac{1}{2} [x(t) \cdot (-\frac{1}{2}) \cdot (\cos(w_0 t) - \cos(w_0 - 2w_{LO})t) + \frac{1}{2} \cdot y(t) \sin(w_0 t) - \sin(w_0 - 2w_{LO})t] \quad (9)$$

$w_{LO} = w_0$ 이면 출력은 식(1)에서 나타난 입력 신호를 복제한다.

III. 광대역 고주파 기억장치 설계

광대역 고주파 기억장치는 고주파 입력 모듈, 국부 발진기 모듈, 디지털 메모리 모듈, 컨트롤 모듈 과 고 주파 출력모듈로 크게 5가지 모듈로 설계하였다.



▶▶ 그림 2. 디지털 고주파 기억장치 구성도

고주파 입력 모듈의 밴드 폭은 X - XGHz의 입력 주파수를 7개의 Sub-band로 나누어 처리하였으며 QIFM과 Hybrid(or Phase Shift)를 사용하여 I+, I-, Q+, Q- 신호를 생성하고, 생성된 각 신호는 45도 위상 차를 갖는 8개의 신호로 변경하는 기능을 수행한다. Voltage comparator를 사용하여 In Phase와 Quad Phase에 대한 신호를 Discrete Signal로 변경하여 디지털메모리 모듈의 입력으로 사용한다.

국부 발진기 모듈은 7개의 Sub-band Pass filter를 통해 들어오는 고주파신호의 주파수에 따라 국부 발진기를 선택하는 기능을 수행하며 선택된 국부발진기는 QIFM의 LO로 사용된다.

디지털 메모리 모듈은 600MHz로 동작하는 Serial to Parallel Register를 이용하여 Discrete 신호를 Digitizing하고 Digitizing된 신호를 16비트 Parallel Register로 지연시켜 Dual Port RAM에 저장하는 기능을 수행한다.

저장된 데이터는 Parallel to Serial Register를 통해 D/A Converter에 입력되어 아날로그 신호로 변경되어 고주파 출력모듈의 입력으로 사용된다.

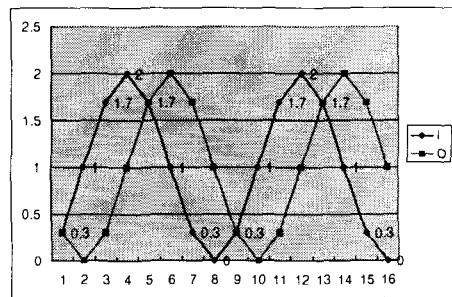
고주파 출력 모듈로 입력된 아날로그 신호는 대역 통과필터를 통해 국부발진기 모듈에서 선택된 LO신호와 같이 Single Side Band Mixer에 입력되고 RF 신호로 변환하는 기능을 수행한다.

컨트롤 모듈은 위에서 언급한 모듈들의 타이밍 신호 발생 및 메모리 어드레스 발생 등의 기능을 수행한다.

IV. 고주파 신호 복제 특성 모사 및 결론

저장하고자 하는 고주파 신호의 대역 폭이 4 GHz 일 때 이 신호를 7개의 서브-대역으로 나누고 이것을 다시 I- 채널, Q- 채널로 분리하면, 각 채널에는 최대 285 MHz 대역폭의 신호가 흐른다고 가정할 수 있다.

이희로의 신호를 600 MHz로 Digitizing하고 디지털 신호를 16비트 Parallel Register로 지연시켜 Dual Port RAM에 저장한 뒤에, 저장된 신호를 복제 한 결과가 그림 3이다. 이 결과는 입력 신호의 위상과 진폭이 잘 유지되어서 복제되며 고주파 신호의 반송파 신호로 사용되기에 충분하다.



▶▶ 그림 3. 디지털 고주파 신호 모사 특성

따라서 그림 2에서 설계한 DRFM은 입력신호의 대역폭이 4 GHz 이하인 경우에 Jonson 코드를 이용하여 메모리의 용량을 적게 하면서도 고주파 신호의 저장 및 복제 특성이 매우 좋은 고주파 신호 기억장치로 확인 되었다.

■ 참고문헌 ■

- [1] Schleher, D. C. "Introduction to Electronic Warfare," Artech House, 1986.
- [2] Tsui, J., "Digital Techniques for Wideband Receivers," Artech House, 1996.
- [3] Schleher, D. C. "Electronic Warfare in the Information Age," Artech House, 1999.