

전산모사를 통한 고주파 인덕터의 디자인에 대한 연구
(Design and Simulation of Inductors operating in GHz ranges)

최민수*, 김종렬

한양대학교 공학대학 재료공학과 경기도 안산시 상록구 사1동 1271

1. 서론

현재 통신용 전자부품의 발전은 보다 작은 크기와 고주파 영역에서 작동되기를 요구하고 있다.[1] 이런 요구를 만족하기 위한 passive 소자들은 서로 통합되어 SOC (System On Chip)로 가는 추세에 있다. 통합된 칩을 제조하는 과정에서 아직까지 문제가 되는 부분은 수동소자이며, 그중 인덕터는 module 화에 가장 큰 걸림돌이 되며 아직까지 chip 형태의 인덕터를 사용하고 있다.

박막인덕터의 경우 공심타입의 인덕터가 대부분인데 Planar 형태의 인덕터는 전류의 흐름에 따라 자기장이 기판에 수직으로 발생되어 실리콘기판으로 투과된다. 이 투과되는 자기장으로 인해 eddy current가 생성되며 그에 따라 역으로 자기장이 발생하므로 인덕터 성능에 상당한 손실을 초래하게 된다.[2] 그리고 On Chip 되었을 때 주변 소자에 미치는 자기장의 영향으로 chip 자체가 오작동 할 가능성도 배제할 수 없는 현실이다.

따라서 본 실험에서는 기판에 의한 손실을 최소화 하고 페자로 구성을 통해 상호인덕턴스효과를 최적의 성능으로 나타낼 수 있다고 자성박막코어를 사용한 double layered spiral 형태의 인덕터를 기본으로 고주파에 최적의 성능을 나타낼 수 있는 소자의 디자인에 대해 연구하고자 한다.

2. 실험방법

실험에 사용된 전산모사프로그램은 Maxwell equation 을 FEM(유한요소법)을 바탕으로 THz (10¹²Hz)까지 해석이 가능한 Ansoft사의 HFSS(v9.2)와 Parametric 해석이 가능한 Optimetrics 가 사용되었다. S-parameter 를 기반으로 f_{SRF}(Self Resonance Frequency)와 인덕턴스, 저항, 성능지수를 주파수별로 분석하였다.

실험된 magnetic thin film core inductor 모델은 일반적인 Loop 의 변형된 형태로 두 개의 코일층으로 이루어져 있다. 주변은 polyimide 절연층으로 채워져 있고 실리콘기판상부에는 SiO₂ 절연층을 삽입하였다. 공심 모델의 두께, 선폭, 선간격, 상부층과 하부층의 높이 등을 변화시켜가며 최적의 조건을 얻은 후에 같은 디자인에 자심체를 포함시켜 폭과 길이를 변화시켜가면서 자심체의 최적의 모양을 예측하였다. 그 이후에 페자로 구성을 위한 최적의 인덕터 디자인을 얻기 위해서 자성코어를 삽입하여 전산모사를 수행하였다.

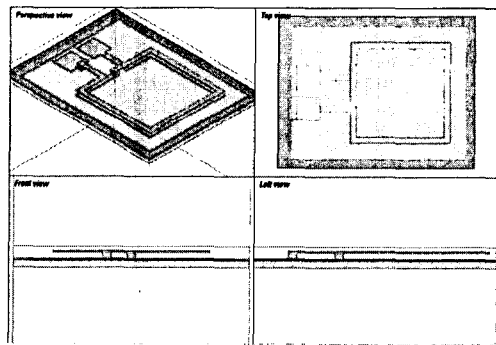


그림 1) 고주파인덕터의 모식도

3. 결과 및 고찰

다음과 같은 식을 사용하여 S-parameter로부터 인덕터의 전기적 성능을 도출하였다.[2]

$$L(H) = \frac{\text{Im}(1/Y_i(p1, p1))}{2\pi f}$$

$$R(\Omega) = \text{Re}(1/Y_i(p1, p1))$$

$$Q = \frac{\text{Im}(1/Y_i(p1, p1))}{\text{Re}(1/Y_i(p1, p1))}$$

그림 1에서 전산모사에 사용된 새로운 인덕터의 디자인을 보여주고 있다. 평판 스파이럴 형태의 인덕터의 경우 패드를 위해 필연적으로 중심에서 외부로 나아가는 상부층이 필요하며, 한번 혹은 두

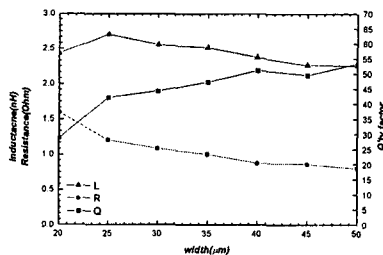


그림 2). 3GHz, 두께(6 μm), 폭(20~50 μm)에 따른 특성변화

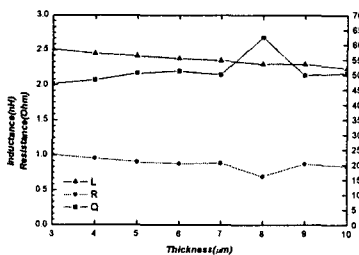


그림 3). 3GHz, 선폭(40 μm), 두께(3~10 μm)에 따른 특성변화

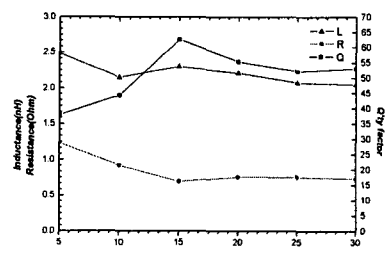


그림 4). 3GHz, 선폭(40 μm), 두께(8 μm), 상부코일과 하부코일간 높이 (5~30 μm)에 따른 특성변화

번의 via를 뚫어야만 한다. 또한 고주파 상태에서는 전류가 흐르는 전선면으로부터 외부로 급속하게 전류량이 감소하므로 그에 따라 생성되는 자기장의 양도 거리에 따라 급속도로 작아지게 된다. 또한 코일간의 간격이 멀어지게 되면 페자로의 구성이 불균일하게 되고, 길이가 길어지면 길어질수록 자체공명주파수도 그만큼 감소하기 때문에 감응도가 낮다고 해도 충분한 페자로가 형성이 되지 않으며 그에 따라 성능지수와, 인덕턴스에서 상당한 손실을 보게 된다. 이 두가지 문제점을 한번에 해결하기 위해서 선택한 디자인이 두 층으로 코일을 쌓는 방법인데 여기서 가장 중요시 해야 할 조건이 코일과 코일간의 간격이다. 코일간의 간격에 따라 자기장의 분포가 불균일해지며 코일과 코일간에 반대로 자기장 걸리게 되어 페자로의 저항요소로 작용한다. 상부코일층과 하부코일층과의 거리, 코일의 단면형태(넓이, 두께)를 달리하며 최적의 조건을 결정하였다.

(1) 공심상태 코일 디자인의 최적화

인덕터의 면적을 500 μm x 500 μm로 고정된 상태에서 실험을 진행하였다. 공심상태의 인덕터에서 최적의 조건을 이끌어내기 위해서 여러 조건들을 변화시켜가면서 실험을 하였다. 변수는 위에서 언급한 바와 같이 코일 단면의 모양, 패드간의 거리, 상부코일과 하부코일간의 거리를 변화시켜가며 결과를 관찰하였다.

(2) 자성박막 코어의 최적화

공심상태에서 가장 높은 성능지수를 보여준 디자인에 대하여 본 연구실에서 증착한 자성박막(FeCoNiB)의 전자기적 특성을 재질로 입력하여 사용하였다. 사용된 (FeCoNiB)은 강자성공명(f_{FMR}) 6GHz, 포화자화($4\pi M_s$) 21.4kG, 투자율(μ') 100, 비저항(ρ) $89\mu\Omega\text{cm}$ 으로 초고주파용 연자성재료이다. 그림 6에 최적화된 자성코어 인덕터의 모식도를 나타내었다. 상대적으로 낮은 비저항으로 인해 코어의 면적에 따라서 Eddy current loss가 비례적으로 증가하는 경향을 보였다. 그림 7에 주파수별 인덕턴스, 저항, 성능지수의 변화에 대한 그래프와 그림 8에 공심과 자심인덕터의 자기장분포를 나타내고 있다.

4. 결 론

우수한 고주파 특성을 나타내는 FeCoNiB 연자성 박막을 자성코어로서의 적용을 위해 전자기 전산모사 프로그램인 HFSS, EM3D를 이용하여 박막인덕터의 특성변화를 고찰하였다. 고주파영역에서 문제되는 기판손실을 최소화하기 위해 공심인덕터로부터 자성박막으로 페자로를 구성한 형태로 접근하였다.

코일의 skin depth와 자기장의 분포, 상호 인덕턴스를 고려하여 구현된 최적의 디자인은 상부코일과 하부코일의 높이가 15 μm, 코일의 두께가 8 μm, 넓이는 40 μm, 상부코일과 하부코일의 감응수가 1턴 일 때 공심상태에서 성능지수가 65에 달하는 매우 우수한 특성을 보여주었다. 자성박막코어를 삽입한 인덕터의 경우 FeCoNiB계 박막의 경우 비저항이 $89\mu\Omega\text{cm}$ 로 상대적으로 낮기 때문에 eddy current loss가 발생하여 성능지수의 손실이 발생하였다. 하지만 효과적인 페자로 구성을 통해, 주변회로에 영향을 미치지 않는 상태에서 성능지수가 51이라는 우수한 특성을 나타내었다.

5. 참고문헌

[1] M. Yamaguchi et al, journal of Magnetism and Magnetic Materials, 215, 807(2000)
 [2] C. Y. Su et al, Solid State Electronics, 46, 759(2002)

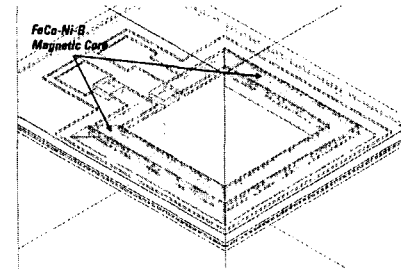


그림 5) 고주파자성코어 인덕터

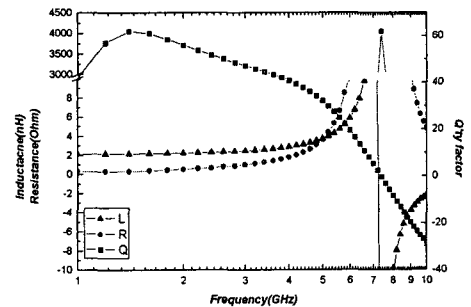


그림 6) 주파수별 자성코어인덕터의

전기적 성질

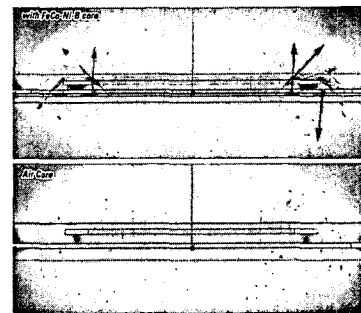


그림 7) 자성코어인덕터와 공심인덕터의 자기장분포 비교