

Pentacene 유기박막의 전도 특성 분석

김건주, 표경수, 김호섭, *황성범, 송정근
동아대학교 전자공학과, *부산정보대학
전화 : 051-200-6965 / 핸드폰 : 010-4576-2290

Analysis of Conduction Properties of Pentacene Thin Film

Geon Joo Kim, Kyung Soo Pyo, Ho Seob Kim, Seong Bum Hwang, Chung Kun Song
Dept. of Electronic&Electronics&Computer Eng., Dong-A University
E-mail : gsryu@donga.ac.kr

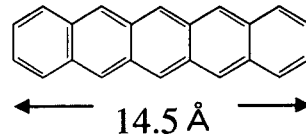
Abstract

Recently, organic thin films are widely used to the application of organic optoelectronic devices such as OLED, OTFT, organic solar cell, and organic laser, etc. The electrical transport of organic thin film is very important to determine the performance and thus should be analyzed for analysis of operation and design of devices. However, there have been rarely known about the electrical transport of organic thin films. As an example pentacene is known to be a good organic semiconductor to produce the best performance in OTFT at the present. But the performance is varied depending on the position of source/drain contacts and gate surface states and the thickness of thin film. Therefore, it is necessary to investigate the effects of the above-mentioned factors on the electrical properties of pentacene thin film.

성층을 유기물로 만들려는 시도가 있었고, 그것을 OTFT(Organic TFT)라고 한다. OTFT의 개발은 제작 공정이 간단하고, 비용이 저렴하며, 충격에 의해 깨지지 않고 구부러거나 접을 수 있는 전자 회로 기판이 미래 의산업에 필수적인 요소가 될 것이다. 무엇보다, OTFT는 기존의 고체 실리콘 트랜지스터로써 실현할 수 없는 두루마리 디스플레이, 스마트카드, RF 태그, organic solar cell 등의 응용분야의 핵심소자로 활용될 수 있기 때문에 활발한 연구가 수행되고 있다 [1]. 이런 OTFT의 핵심 물질이라고 할 수 있는 부분이 유기반도체 물질이다. 유기반도체 물질은 1980년도 중반 이후부터 여러 가지 것들이 시도되어 왔으나, 현재 펜타센이 가장 좋은 이동도(mobility)를 보여주고 있다.($3\text{cm}^2/\text{V}\cdot\text{s}$: 3M, MRS Spring Meeting, May 2003) 따라서, 이런 펜타센의 전기적 전도 특성은

I. 서론

최근에 가장 각광받고 있는 기술 중 하나가 TFT(Thin Film Transistor) 기술이다. TFT는 현재 디스플레이 제작 기술에 핵심을 이루는 기술이라고 할 수 있다. 대표적으로 FPD LCD-TFT 디스플레이에서 poly-Si TFT를 LCD 픽셀의 구동소자로 이용하여 제작되어지고 있다. 이런 TFT의 활



Molecule of Pentacene

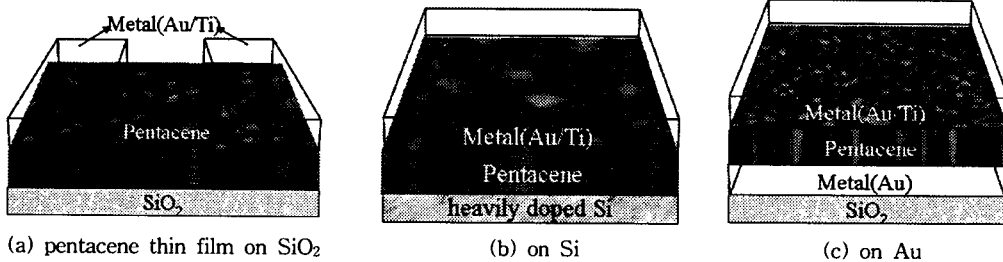
그림 1. 펜타센 분자의 구조
Fig. 1. Structure of Pentacene Molecule

TFT의 성능에 큰 영향을 미친다. 그러나 이런 유기반도체 박막에 대한 전기적 전도특성은 거의 밝혀지지 않았고, 소스/드레인 전극의 종류, 소스/드레인 컨택의 위치, 게이트 표면 상태, 활성층의 두께 등에 강한 영향을 받는다. 그러므로 위에 언급한 인자들에 대한 펜타센 박막의 전기적 특성을 밝혀낼 필요가 있다.

본 논문에서는 이러한 펜타센 박막에 대해 각각 다른 구조로 소자를 제작한 후, 그것의 온도별 I-V를 측정하여 전도 특성을 분석하고, 전도 기구를 제시하였다. 그림2.(a)의 구조는 SiO₂위에 펜타센 박막이 성장되게 하여 수평방향의 전류가 흐르도록 하였으며, 그림2.(b)의 구조는 도핑된 Si기판 위에 펜타센을 성장시켜 펜타센 성장 방향과 같은 수직 방향으로의 전류흐름을 측정하였고, 그림2.(c)는 Au 위에 펜타센을 성장시키고 수직방향으로 전류의 흐름을 분석하였다.

II. Thin film properties from AFM and XRD

앞서 논의된 대로, 실험 소자는 세 가지의 서로 다른 구조로 제작되었다. 펜타센은 OMBD(Organic Molecular Beam Deposition) 시스템으로 $5 \times 10^{-7} \sim 5 \times 10^{-8}$ Torr의 압력 하에서, 기판온도 80℃, 소스온도 190℃로 증착되었다.



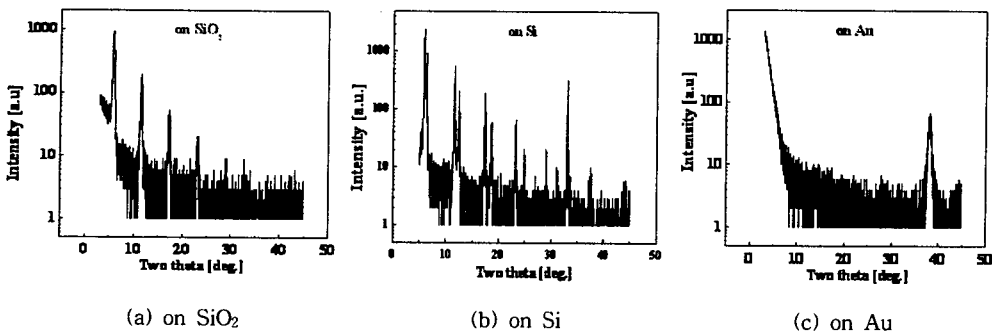
(a) pentacene thin film on SiO₂

(b) on Si

(c) on Au

그림 2. 서로 다른 3가지 구조와 그에 대한 펜타센 AFM 이미지

Fig. 2. Three different structures and pentacene AFM images from these



(a) on SiO₂

(b) on Si

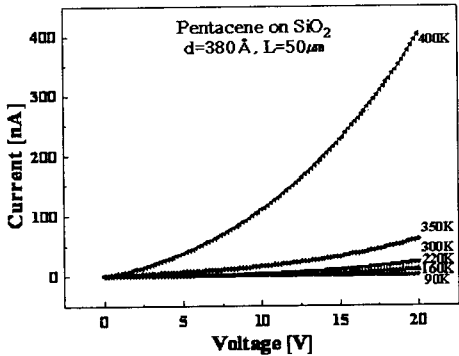
(c) on Au

그림 3. 서로 다른 기판 위에 증착된 펜타센의 XRD patterns

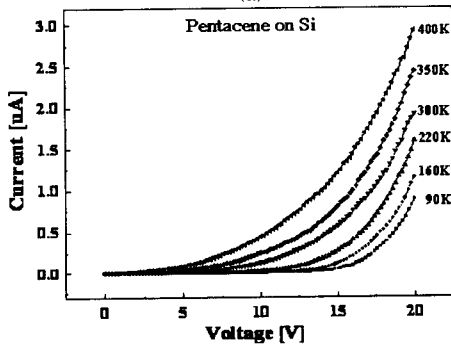
Fig. 3. XRD patterns of pentacene thin film deposited on three different substrate

그림 2.(a),(b)에서 볼 수 있는 펜타센 그레인 크기는 비교적 크게 형성되는 것을 확인할 수 있었으나, 반면에 그림 2.(c)에서의 Au 위에 증착된 펜타센 그레인은 매우 조밀한 형태를 띠고 있음을 확인할 수 있었다. 잘 알려진 바와 같이, 펜타센 그레인 크기와 그레인들의 경계는 소자 성능에 매우 결정적인 영향을 미친다 [2,3]. 그리고 그림 2로부터 세 가지 다른 기판 위에 증착된 펜타센 박막의 결정도를 XRD를 통해서 확인할 수 있다. AFM 사진과 마찬가지로, SiO₂와 Si 위에 증착된 펜타센 박막의 피크(peak)는 잘 알려진 펜타센의 피크와 같았고, 또 엇비슷한 결정성을 보여주고 있는 모습을 확인할 수 있었다. 그러나 역시 Au 위에 증착된 펜타센의 XRD pattern은 특별한 피크를 나타내고 있지 않았다. 이것은 Au 위에 증착된 박막이 거의 비정질 상태에 있다는 것을 의미한다. 특히 $2\theta=38.1^\circ$ 에서의 약간의 피크는 SiO₂나 Si에서는 나타나지 않았던 것으로, 브래그 법칙(Bragg's law)으로 계산한 결과 2.36Å의 면간 거리(interplanar spacing)를 보여주었다. 이것은 기존 SiO₂나 Si 위에서는 펜타센 분자가 서있다는 것이 지론이었으나, Au 표면에서는 펜타센 분자가 누워있는 형태를 띤 후 비정질 형태로 증착이 된다고 추정할 수 있다.

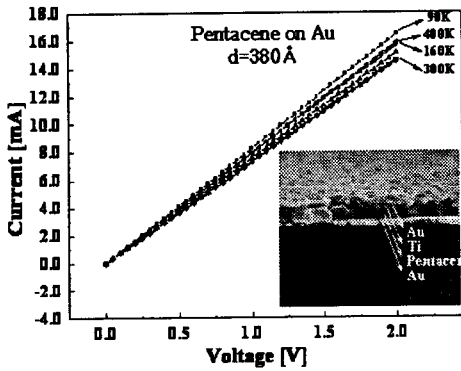
III. Measurement and Discussion



(a)



(b)



(c)

그림 4. 온도에 따른 I-V 특성 곡선
Fig. 4. I-V curves respect to temperature

그림 2의 세 가지 형태의 소자들을 HP4155A 계측장비로 90K~400K까지 온도를 변화시켜가며 전류-전압 특성을 측정하였고, 그 결과는 그림 4와 같다. 이 그림을 통해서 알 수 있듯이 SiO₂와 Si 위에 올라간 펜타센 박막은 온도가 상승함에 따라서 전류가 커지는 positive temperature coefficient 특성을 보여주었다. 그러나 Au 위에 증착되어 상부에 100×100μm 면적이 되도록 Ti/Au 전극을 컨택하여 측정 한 소자는 그림 4.(c)와

같이 약 1.5mV에 불과한 전압으로도 10mA까지 많은 전류가 흐르는 전압에 대한 전형적인 ohmic 특성을 보여주고 있다. 그래서 이러한 결과에 대해 이 구조에 대해 short circuit이 아닌가 의심하여 여러 차례 반복하여 실험을 실행하였으며, 단면의 SEM 사진도 찍어서 확인해 보았는데, 그림 4.(c)의 결과와 같이 Au-Ti-Pentacene-Au 층이 확연하게 나뉘어져 있는 것을 확인할 수 있었다. 그리고 무엇보다 Au 위에 증착된 펜타센 박막은 온도에 대한 특이한 특성을 보여주고 있었다.

그림 5.에서 위 3가지 측정결과를 기초로 해서 그에 대한 전도도(conductivity:σ)를 곡선을 온도에 대해서 그릴 수 있었다. 온도에 대한 어떠한 영향을 받는지도 쉽게 확인할 수 있었다. 그림 5.에서 알 수 있듯이 SiO₂와 Si 위의 펜타센 박막은 온도에 비례하는 전도도 특성을 보여주고 있었으나, Au 위에 올라간 펜타센 박막은 넓은 온도영역에 걸쳐 온도에 반비례하는 전도도 특성을 보여주고 있을 뿐 아니라, 350K 근처에서 다시 전도도가 올라가는 특성을 나타내었다. Au 위의 이런 특이한 특성은 그래인 경계에서 전자 트랩이 있다고 볼 때, 낮은 온도영역에서 조밀한 그래인 사이즈로 인해 새로운 형태의 band가 형성된다고 볼 수 있다. 그래서 전도도가 높아지며, 온도가 올라가면 전자 트랩이 비록 많아져서 캐리어 이동에 방해가 되지만 열에너지에 의한 Phonon-assisted Hopping

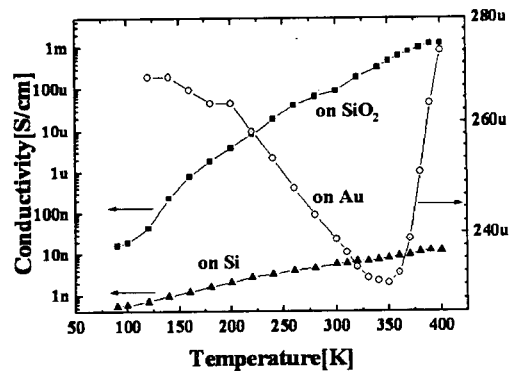


그림 5. 세 가지 서로 다른 구조에 대한 펜타센 박막의 전도도

Fig. 5. Conductivities of pentacene thin film deposited on three different substrates

conduction으로 다시 전도도가 높아지며 이때 E_a=0.025[eV] 이다. 그리고 SiO₂와 Si는 Poole-Frenkel conduction 특성을 보여주고 있는데 에너지 장벽 높이 φ_B는 각각 0.26eV와 0.29eV로 비슷한 값을 보여주었

다.

IV. Conclusion

이 논문에서는 펜타센 박막의 전도 특성 및 전도 기구 도출을 위해서 SiO₂, Si, Au의 세 가지의 서로 다른 하부 전극을 가진 소자를 제작하였다. I-V 곡선으로부터 도출된 전도도에 의하면 SiO₂와 Si 위에 증착된 펜타센 박막은 온도에 비례하여 증가하는 특성(positive temperature dependence)을 보여주었으며, 에너지 장벽을 각각 0.26eV와 0.29eV를 가진 Poole-Frenkel 전도 메카니즘을 보여주었다. 그리고 Au 위에 증착된 펜타센 박막은 약 350K 이하에서는 온도에 반비례하는 특성(negative temperature dependence)을 보여주었다. 그러나 350K 이상의 온도에서는 phonon-assisted hopping conduction으로 인해 전도도가 오히려 증가하는 특성을 보여주었다.

Acknowledgements

이 연구(논문)는 과학기술부의 21세기 프론티어연구개발사업인 차세대정보디스플레이 기술개발사업의 지원으로 수행되었습니다.

References

- [1] H. Klauk and T.N. Jackson, Solid State Tech. **March**, 63 (2000)
- [2] Y.Y. Lin, D.J. Gundlach, S.F. Nelson, and T.N. Jackson, IEEE Electron Device Lett. **18**, 606 (1997).
- [3] D.J. Gundlach, L.L. Gia, 43rd Electronic Materials Conference Digest (2001).