

넓은 범위의 전류 출력을 갖는 고선형 전압-제어 전류원 회로

차 형 우

청주대학교 정보통신공학부

전화 : 043-229-8441 / 핸드폰 : 011-9844-8441

High-linearity voltage-controlled current source circuits with wide range current output

Hyeong Woo Cha

School of Information & Communication Eng., Chongju Univ.,

36, Naedok-dong, Sangdang-gu, Chongju-shi, 360-764,

E-mail : hwcha@chongju.ac.kr

Abstract

High-linearity voltage-controlled current sources (VCCSs) circuits for wide voltage-controlled oscillator and automatic gain control were proposed. The VCCS consists of emitter follower for voltage input, two common-base amplifier which their emitter connected for current output, and current mirror which connected the two amplifier for large output current. The VCCS used only five transistors and a resistor without an extra bias circuit. Simulation results show that the VCCS has current output range from 0mA to 300mA over the control voltage range from 1V to 4.8V at supply voltage 5V. The linearity error of output current has less than 1.4% over the current range from 0A to 300mA.

I. 서론

전압-제어 전류원(voltage-controlled current source : VCCS)은 출력 전류를 임의의 입력 전압으로 제어할 수 있는 기능을 하는 회로로써, R-C 이완 발진기, 이 미터-결합 멀티바이브레이터, 전압-제어 발진기, 그리고 자동 이득 조절 회로 등에 필수적인 회로이다^[1]. 따라서, 넓은 발진 주파수를 갖는 각종 발진기 및 AGC 회로를 실현하기 위해서는 높은 선형성을 갖고 넓은 전류 제어 범위를 갖는 전압-제어 전류원(VCCS)의 회로가 반드시 필요로 하다.

VCCS는 연산 증폭기(op-amp)와 연산 트랜스컨덕턴스 증폭기(OTA)와 같은 기능성 칩(chip)을 사용하여

실현하는 방법과 트랜지스터 레벨(level)로 실현하는 경우가 있다^{[2]-[3]}. 전자는 높은 선형성과 출력 전류의 범위가 넓은 장점은 있지만 내부 회로가 복잡하기 때문에 집적(integrated circuit)화할 때 큰 면적을 차지하여 생산성이 낮아지는 단점이 있고, 후자는 회로구성이 간단하고 집적화하기는 적합하지만 낮은 선형성과 좁은 출력 전류 범위를 갖고 있는 문제점이 있다.

본 연구에서는 종래의 VCCS 회로의 문제점을 개선하고, 보다 간단한 회로 구성을 갖는 VCCS 회로를 제안하고 그 동작원리를 확인한다. 또한, 그 성능을 실험을 통해 종래의 VCCS와 비교 검토한다.

II. 회로구성 및 동작원리

2.1 종래의 VCCS 회로

VCCS에는 크게 전류 소스(current source)와 전류 싱크(current sink) 회로로 구분된다. 전류 소스와 싱크 회로는 상보적인 기능을 하고 있기 때문에 이들의 회로 역시 상보적인 구성을 갖고 있다. 종래의 전류 소스 회로도들 그림 1에 나타냈다. 그림 1(a)는 가장 기본적인 전압-제어 전류 소스의 회로이고, (b)는 전류 구동 능력을 향상시키는 전류 소스회로이다^[4]. 그림 1(a)에 나타낸 전류 소스 회로는 정전류원 J에 의해 바이어스가 되어 있는 이미터 폴로워 Q_1 , 전류 출력을 위한 공통-베이스 증폭기 Q_2 , 그리고 출력 전류를 조정하는 저항기 R_1 로 구성된다. $i_{OUT} \cong J$ 에서 Q_1 의 베이스에 인가한 제어-전압 v_C 이 Q_2 의 이미터 단자에 나타난다. 따라서, $v_{E2} \cong v_C$ 이 되어 R_1 에 흐르는 전류를 구할 수 있다. $i_{OUT} \gg J$ 경우에는 v_{BE1} 은 J에 의해 고정된 값을 갖지만 v_{BE2} 는 출력전류 i_{OUT} 에 의해 결정되기 때문에 $v_{E2} \neq v_C$ 이 되어 v_{E2} 단자(Q_2 의 이미터 단자)는 큰 임피던스를 갖는다. 따라서, 큰 출력 전류를 얻을 경우 제어-전압에 대한 출력 전류의 전달 특성 및 출

이 논문은 2004학년도 청주대학교의 학술연구조성비(일반과제)에 의하여 연구되었음.

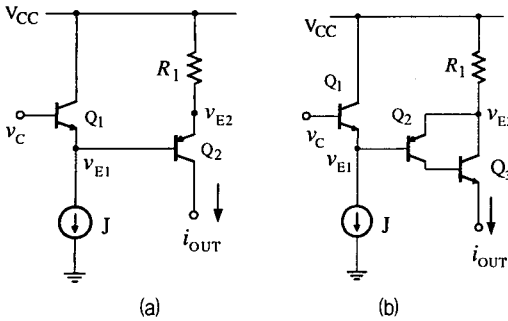


그림 1. 종래의 전압-제어 전류 소스(source)의 회로도:(a)기본적인 전류 소스, (b) 고출력을 얻기 위한 전류 소스

력 전류 범위가 열악해 지는 단점이 있다. 그림 1(b)에 나타난 회로에서는 출력 전류가 Q_3 를 통해서 거의 흐르기 때문에 Q_2 의 이미터 전류는 상대적으로 작게 흐른다. 따라서 큰 출력 전류 i_{OUT} 에서도 v_{BE2} 의 값이 작게 변화하기 때문에 그림 1(a) 보다는 작은 임피던스를 갖게 된다. 베이스 전류를 무시하고 그림 1(a)와 (b)에 대한 제어 전압에 대한 출력 전류를 구하면 다음과 같이 각각 주어진다.

$$i_{OUT} = \frac{V_{CC} - V_C}{R_1} - \frac{V_T}{R_1} \left(\ln \frac{i_{OUT}}{I_{S2}} - \ln \frac{J}{I_{S1}} \right) \quad (1a)$$

$$i_{OUT} = \frac{V_{CC} - V_C}{R_1} - \frac{V_T}{R_1} \left(\ln \frac{i_{OUT}}{\beta_2 \alpha_3 I_{S2}} - \ln \frac{J}{I_{S1}} \right) \quad (1b)$$

여기서, V_T 는 열전압으로 KT/q 에 해당되고 K 는 볼츠만의 상수, T 는 온도, q 는 전하량이다. 또한, β_2 는 Q_2 의 공통-이미터 전류 증폭률이고 $\alpha_3 = \beta_3/(\beta_3 + 1)$ 를 의미하고 I_{S1} 과 I_{S2} 는 각각 Q_1 과 Q_2 의 역방향 포화 전류이다.

그림 1에 나타난 전류 소스 회로와 상보적인 회로 구성을 갖는 전류 싱크 회로를 그림 2에 나타냈고 이 회로들의 출력전류는 식(1)과 상보적인 관계를 갖는다.

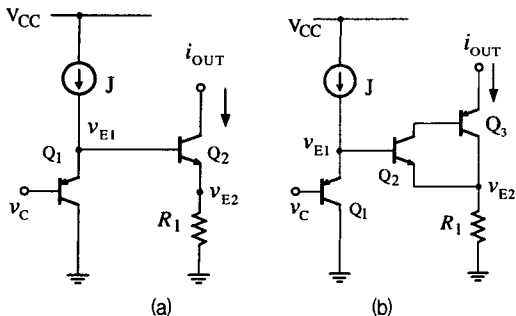


그림 2. 종래의 전압-제어 전류 싱크(sink)의 회로도 (a)기본적인 전류 싱크 (b) 고출력을 얻기 위한 전류 싱크

위 식으로부터 종래의 VCCS는 바이어스 전류원 J 를 구성하는 회로를 제외하면, 회로 구성이 간단하지만, (1) $i_{OUT} \gg J$ 의 경우에 제어 전압 v_C 에 의해 변화되는

출력 전류에 의해 비선형 특성이 발생, (2) v_{E2} 단자의 큰 임피던스에 의해 작은 저항 R_1 에 대하여 큰 전류를 얻을 수 없음, (3) 그림 1과 2의 (b)의 회로에서는 Q_3 의 포화 영역 범위가 v_{BE2} 만큼 증가하기 때문에 전류 출력단의 허용전압 또는 스윙(swing) 범위가 작아지는 문제점이 있다.

2.2 제안한 VCCS 회로

종래의 VCCS의 문제점을 해결하기 위해서 설계한 전압-제어 전류 소스 회로와 전류 싱크 회로를 그림 3의 (a)와 (b)에 각각 나타냈다. 그림 3(a)에 나타난 전류 소스 회로는 npn 트랜지스터를 사용한 이미터 폴로워 Q_1 과 pnp 트랜지스터를 사용하고 이미터가 결합된 공통-베이스 증폭기를 구성하는 Q_{2A} 와 Q_{2B} , Q_{2A} 의 컬렉터 전류를 복제하여 Q_1 의 바이어스 전류로 사용하도록 하는 전류 미러 Q_4 와 Q_3 , 그리고 출력 전류의 크기 및 범위를 결정하는 저항기 R_1 으로 구성된다. 그림 3(b)에 나타난 전류 싱크 회로는 그림 3(a)와 상보적으로 구성되어 있고 상보적인 동작을 하고 있다.

그림 3(a)에서 동작원리를 살펴보면 아래와 같다. Q_1 의 베이스에 인가된 제어-전압 v_C 는 $v_{BE1} (\cong 0.7V)$ 만큼 낮은 전압이 v_B 에 나타날 것이다. 이 전압은 Q_{2A} 에 의해 $v_{BE2} (\cong 0.7V)$ 만큼 높아져 v_{E2} 전압은 v_C 와 동일할 것이다. 이 전압과 전원 공급 전압 V_{CC} 사이의 저항기 R_1 에 의해 발생하는 전류의 절반은 Q_{2A} 를 통해 전류 미러 입력단 Q_4 로 흐르고 나머지 절반은 Q_{2B} 를 통해 최종 출력된다. 또한, Q_{2A} 로 들어온 전류는 전류 미러 Q_3 과 Q_4 에 의해 복제되어 Q_1 의 바이어스 전류가 된다. 즉, 전류 미러를 첨가함으로써 Q_1 , Q_{2A} , Q_{2B} 의 컬렉터 전류는 항상 동일하게 된다. 따라서, v_{BE2} 의 증감은 v_{BE1} 의 증감과 동일하기 때문에 항상 $v_{E2} = v_C$ 가 되어 v_{E2} 단자는 매우 낮은 임피던스를 갖게 된다^[5].

제어-전압, Q_1 , Q_{2A} , R_1 , 그리고 공급 전압 V_{CC} 를 통한 루프(loop)에서 전압 방정식을 적용하면 다음과 같은 제어-전압에 대한 출력 전류식을 얻을 수 있다.

$$i_{OUT} = \frac{1}{2R_1} \left(V_{CC} - V_C + V_T \ln \frac{I_{S2}}{I_{S1}} \right) \quad (3)$$

이 식으로부터 Q_1 과 Q_2 의 역방향 포화 전류 $I_{S1} = I_{S2} = I_S$ 가 되도록 할 수 있다면, 제안한 전류 소스 회로는 출력 전류 $i_{OUT} = (V_{CC} - V_C)/2R_1$ 이 되어 제어-전압에 직접 비례한다는 것을 알 수 있다. 바이폴라 트랜지스터의 역방향 포화 전류는 이들의 베이스와 이미터간의 접합 면적에 비례하기 때문에 집적화할 때 정교한 레이아웃(layout)를 통하여 pnp형 트랜지스터와 npn형 트랜지스터의 역방향 포화 전류 $I_{S1} = I_{S2}$ 를 실현할 수 있을 것이다^[6]. 그림 3(a)의 회로에서 출력 전류는 이미터가 같이 연결된 공통-베이스 증폭기 Q_{2B} 의 컬렉터

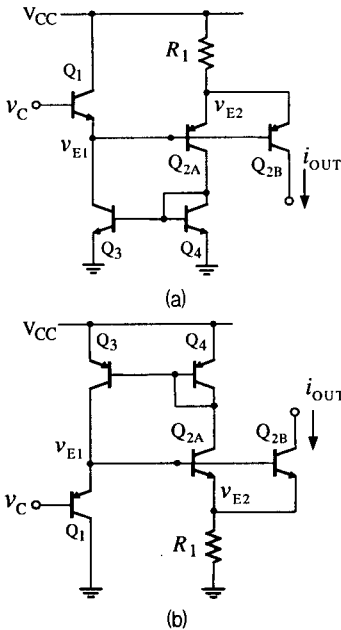


그림 3. 제안한 전압-제어 전류원(VCCS)의 회로도 ; (a) 전류 소스, (b) 전류 싱크

에서 얻어지기 때문에 출력 전류 단차 전압의 범위가 그림 1에 나타난 회로와 동일하다는 장점을 갖고 있다. 그림 3(b)는 전류 소스 회로와 상보적인 구성을 갖고 있기 때문에 동작원리 역시 상보적인 개념으로 생각할 수 있다. 이 회로에서 제어-전압에 대한 출력전류를 구하면 다음과 같이 된다.

$$i_{OUT} = \frac{1}{2R_1} \left(V_C + V_T \ln \frac{I_{S2}}{I_{S1}} \right) \quad (4)$$

그림 3(a)에 나타난 전류 소스 회로에서 제어 전압 선형 범위의 상한 쪽은 V_{CC} 와 Q_1 의 포화전압의 차로 결정되고 하한 쪽은 v_{E2}/v_C 의 증폭도와 Q_1 의 베이스-이미터 전압으로 결정된다. 이 회로에서 v_{E2}/v_C 의 증폭도는 v_{E2} 단자의 내부 저항 r_{E2} 을 고려하여 다음과 같이 주어진다.

$$\frac{v_{E2}}{v_C} = \frac{R_1}{r_{E2} + R_1} \quad (5)$$

또한, 그림 1(a), 1(b), 그리고 3(a)에 나타난 회로에서 소신호 등가회로를 이용하여 r_{E2} 를 구하면 각각 약 200Ω , 25Ω , 그리고 2Ω 을 갖는다^[7]. 식 (5)를 이용하여 이들 회로에 대한 제어 전압의 선형 범위를 구하면 아래와 같이 주어진다.

$$V_{CC} \left(\frac{R_1}{r_{E2} + R_1} \right) + v_{BE1} < v_C < V_{CC} - V_{CE1(sat)} \quad (6)$$

여기서, $v_{CE1(sat)}$ 는 Q_1 이 포화 상태에서 컬렉터와 이미터간의 전압으로 약 0.2 V 를 갖는다. 그림 3(b)에 나타난 전류 싱크 회로에서 같은 방법으로 제어 전압 선형

범위를 구하면 다음 식으로 주어진다.

$$V_{CE1(sat)} < v_C < V_{CC} \left(\frac{R_1}{r_{E2} + R_1} \right) + v_{BE1} \quad (7)$$

III. 실험결과 및 고찰

본 연구에서 제안한 전압-제어 전류원(그림 3)의 동작과 그 원리를 OrCAD PSPICE 시뮬레이션을 통하여 확인했다. 시뮬레이션에 사용한 트랜지스터는 Q2N3906 (pnp)과 Q2N3904 (npn)이었다. 실험할 때의 전압 전원은 $V_{CC} = 5\text{ V}$ 로 사용하였고, 바이어스 전류 $J=25\ \mu\text{A}$ 로 설정하였으며 기본적인 전류 미러를 사용하여 실험하였다. 출력 전류를 측정하기 위해 다이오드-결선된(diode-connected) 트랜지스터를 출력 단자와 접지 또는 V_{CC} 로 연결하였다. 종래의 전압-제어 전류원과의 성능 비교를 위해 그림 1과 2에 나타난 회로를 같은 실험 조건으로 시뮬레이션을 하였다. 다양한 제어-전압에 대한 출력전류 특성을 확인하기 위하여 R_1 의 값을 조절하였다. 이때 제안한 회로와 종래의 회로에서 동일한 전류 출력을 얻기 위해서는 그림 3에서 사용한 저항기의 값은 그림 1과 2에서 사용한 저항기의 절반에 해당된다.[식 (1)~(4) 참조].

그림 3(a)에 나타난 제안한 전압-제어 전류 소스의 회로에서 $R_1 = 50\Omega$ 을 사용하였을 때 제어-전압에 대한 출력 전류의 특성을 그림 4에 나타냈다. 종래의 전

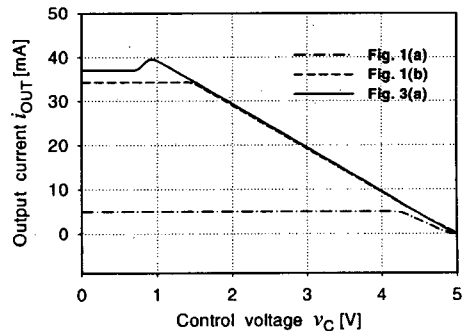


그림 4. 전류 소스 회로에서 $R_1 = 100\Omega$ (그림 1) 및 $R_1 = 50\Omega$ (그림 3(a))일 때 제어-전압에 대한 출력전류

류 소스와 성능 비교를 위해 그림 1의 회로에서는 $R_1 = 100\Omega$ 을 사용하였다. 이 결과에서 '종래의 전류 소스[그림 1(a)]는' 제어 전압의 범위 4.2V에서 4.8V까지로 매우 작게 나타난 것을 알 수 있다. 이것은 v_{E2} 단자의 임피던스가 약 200Ω 정도이기 때문에 식 (6)에 의해 생기는 결과이다. 그러나, 그림 3(a)에 나타난 제안한 전류 소스 회로는 1V에서 4.2V까지로 넓은 제어 범위를 갖고 있으며 그림 1(b)의 회로보다 약 0.6V 확장되었다는 것을 알 수 있다. 또한, 제어-전압에 대한 출력 전류 특성이 식 (3)과 동일함을 알 수 있다.

그림 3(a)에 나타난 제안한 전압-제어 전류 소스의

회로에서 $R_1 = 5\Omega$ 을 사용하였을 때 제어-전압에 대한 출력 전류의 특성을 그림 5에 나타냈다. 종래의 전류 소스와 성능 비교를 위해 그림 1의 회로에서는 $R_1 = 10\Omega$ 을 사용하였다. 이 결과에서도 역시 종래의 전류 소스[그림 1(a)]는 제어 전압의 범위가 거의 나타나지 않다는 것을 알 수 있다. 그러나, 제안한 전류 소스[그림 3(a)]는 1.7V에서 4.8V까지의 제어 범위를 갖

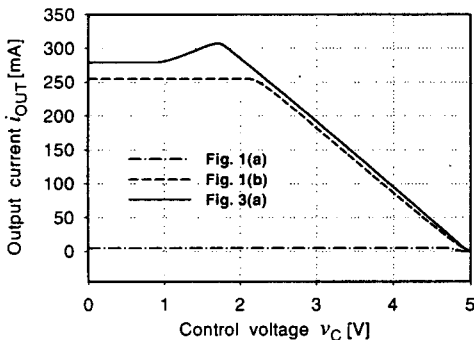


그림 5. 전류 소스 회로에서 $R_1 = 10\Omega$ (그림 1) 및 $R_1 = 5\Omega$ (그림 3(a))일 때 제어-전압에 대한 출력 전류

고 이론적인 식에 가까운 출력 특성을 얻을 수 있다는 것을 알 수 있다. 그림 1(b)는 제한한 전류 소스보다 제어 범위가 0.6V로 감소되었고 제어 전압에 따른 선형성이 다소 다르다는 것을 알 수 있다. 종래의 전류 소스회로[그림 1(b)]는 0mA에서 250mA까지의 추력 전류 범위에서 최대 선형 오차는 15.2%이었지만, 제안한 전류 소스 회로의 경우 0mA에서 300mA의 출력 전류의 최대 선형 오차는 1.4%이었다.

그림 6은 전류 소스의 출력을 0 mA에서 4 mA의 범위로 조정하기 위해 그림 3(a)에서는 $R_1 = 500\Omega$ 을 사용하였을 때 제어-전압에 대한 출력 전류의 비, 트랜스컨덕턴스 g_m 특성을 나타낸 것이다. 이론적인 g_m

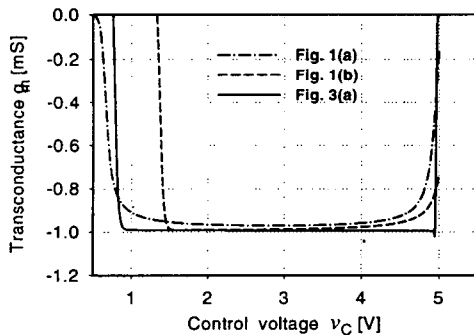


그림 6. $R_1 = 1k\Omega$ (그림 1) 및 $R_1 = 0.5k\Omega$ (그림 3(a))일 때 전류 소스 회로의 트랜스컨덕턴스 특성

은 식 1(a)와 1(b) 그리고 식 (3)을 근거로 g_m 을 구하면 전체 제어 범위에서 $g_m \cong -1.0mS$ 이 된다. 이 결과로부터 제안한 전류 소스의 회로는 1 V에서 4.8 V까

지 일정한 g_m 특성을 갖고 있다는 것을 알 수 있다. 또한, 그림 1(b)의 경우는 제어 범위가 0.6 V 줄어들고 제어 전압에 따라 g_m 이 변화한다는 것을 알 수 있다. 이것은 제안한 전류 소스 회로와는 달리 v_{BE1} 은 고정되고 v_{BE2} 는 변화하여 r_{E2} 가 크기 때문에 발생하는 것이다.

같은 방법으로 그림 3(b)에 나타낸 제안한 전류 싱크 회로에 대하여서도 실험을 한 결과 동일한 성능을 갖고 있다는 것을 확인하였다.

IV. 결론

제한한 넓은 전류 출력을 갖는 고선형 전압-제어 전류원(VCCS) 회로를 컴퓨터 시뮬레이션을 통해 그 동작 원리와 성능을 확인하였다. 종래의 VCCS들과 비교할 때, 제안한 VCCS는 회로구성이 간단하고 넓은 전압-제어 범위, 우수한 선형 특성, 넓은 범위의 출력 전류를 얻을 수 있다는 것을 확인하였다. 따라서, 제안한 VCCS 회로는 넓은 범위의 주파수 범위를 갖는 각종 R-C 이완 발진기, 전압-제어 발진기, 그리고 자동 이득 조절 회로 등에 매우 유용하게 적용할 수 있을 것이다.

참고문헌

- [1] A. B. Grebene, *Bipolar and MOS Analog Integrated Circuit Design*; John Wiley & Sons, Chap. 11, 2003
- [2] A. J. Peyton and V. Walsh, *Analog Electronics with Op Amp-A source book of practical circuits*; Cambridge University Press, Chap. 3, 1993
- [3] Sergio Franco, *Design with Operational Amplifiers and Analog Integrated Circuits*; WCB McGraw-Hill, chap. 13, 1998
- [4] A. B. Grebene, *Bipolar and MOS Analog Integrated Circuit Design*; John Wiley & Sons, Chap. 4, 2003
- [5] H.-W. Cha S. Ogawa and K. Watanabe, "Class A CMOS Current Conveyors," *IEICE Trans. Fundamentals*, vol. E81-A, no. 6, pp. 1164-1167, June 1998
- [6] A. B. Grebene, *Bipolar and MOS Analog Integrated Circuit Design*; John Wiley & Sons, Chap. 2, 2003
- [7] 차형우, "낮은 전류-입력 임피던스를 갖는 A급 바이폴라 전류 콘베이어(CCII)와 그것의 오프셋 보상된 CCII의 설계," *대한전자공학회논문지* 제 38권, SD편 제 10호, pp. 754 -764, 2001