

RF CMOS 소자 기판 파라미터의 바이어스 및 게이트 길이 종속데이터 추출

이 용 택, 최 문 성, 이 성 현
한국외국어대학교 전자정보공학과 전자공학전공
전화: 031-330-4582 / 팩스: 031-330-4120

Extraction of Bias and Gate Length dependent data of Substrate

Parameters for RF CMOS Devices

Yongtaek Lee, Munsung Choi, Seonghearn Lee
Hankuk University of Foreign Studies, Korea
E-mail: ytlee625@hotmail.com

Abstract

The substrate parameters of Si MOSFET equivalent circuit model were directly extracted from measured S-parameters in the GHz region by using simple 2-port parameter equations. Using the above extraction method, bias and gate length dependent curves of substrate parameters in the RF region are obtained by varying drain voltage at several short channel devices with various gate lengths. These extraction data will greatly contribute to scalable RF nonlinear substrate modeling.

small-signal MOSFET model 이 제안되었으며 [3], 기판 파라미터들을 curve-fitting 없이 직접 구할 수 있는 direct 방법이 개발되었다 [4].

일반적인 대신호 RF IC 의 설계를 수행하기 위해서는 MOSFET 모델이 게이트 길이에 scalable 하고 bias 비선형 특성을 정확히 예측할 수 있어야 한다. 하지만, 현재까지 기판 모델 파라미터들의 bias 종속 데이터와 게이트 길이에 따라 변화되는 scalable 데이터들이 문헌상에 발표가 되지 않아 정확한 scalable 비선형 기판 모델링이 힘든 상황이었다.

따라서 본 연구에서는 게이트 길이를 0.11에서 0.5 μm 까지 변화시키고 드레인 전압을 0에서 1.2V 까지 증가시키면서 기판 모델 파라미터들의 bias 종속 특성과 게이트 길이에서 종속 특성을 연구하였다. 이를 위해 정확성이 입증된 direct 추출방법이 적용되었다 [5].

I. 서론

최근 전 세계적으로 가속화되는 정보화 추세에 따라 RF 송수신기가 고주파화 및 광대역화되고 있으며, 이러한 RF 시스템 IC 의 제조를 위한 핵심소자로서 가격경쟁력에서 탁월한 Silicon MOSFET 이 널리 사용되고 있다 [1]. 하지만, CMOS 소자는 비교적 손실이 큰 Si 기판 (substrate)을 사용하므로 기판 기생성분에 의한 소자성능감소가 RF 영역에서 크게 증가된다.

따라서 이러한 기판 특성을 정확히 나타낼 수 있는 기판 등가회로 모델이 필수적으로 개발되어야 한다. 특히 Y_{22} 나 S_{22} -파라미터와 같은 RF 출력특성의 예측은 기판 회로의 정확한 모델링에 의해 좌우되므로 그 중요성이 더욱 커지고 있는 실정이다 [2], [3].

이러한 기판 모델링을 위해 drain-bulk 접합 capacitance C_{jd} 에 직렬로 기판 저항 R_{bk} 를 연결한 단순한 기판 등가회로가 사용되었으나 [2], RF 영역에서 정확한 출력특성을 모델화하는데 충분하지 않음이 지적되어왔다 [3]. 이러한 RF 기판 모델링을 개선하기 위해 최근에 bulk capacitance (C_{bk})를 R_{bk} 에 병렬로 첨가한

II. 기판 파라미터 추출방법

우선 정확한 MOSFET 기판 parameter 추출을 위해서 본 연구에서는 정확한 MOSFET 기판 파라미터 추출을 위해 open 과 short 패드 패턴들을 사용하여 측정된 S-parameter 를 de-embedding 하였다 [5]. 한편 기판 파라미터를 direct 하게 추출하기 위해서 그림 1의 r_{ds} 가 무시되는 것이 편리하므로 V_{gs} 는 0V로 고정시켰다.

먼저, R_d 와 L_d 의 추출을 위하여 다음과 같은 direct 방법이 사용되었다. 그림 1의 고주파영역(HF)에서 유도된 Z-parameter 방정식은 다음과 같다 [4].

$$\text{Real}(Z_{22} - Z_{12})_{\text{HF}} \approx R_d + \frac{A_d}{\omega^2} \quad (1)$$

$$\frac{1}{\omega} \text{Imag}(Z_{22} - Z_{12})_{HF} \approx L_d - \frac{E_d}{\omega^2} \quad (2)$$

여기서 A_d 와 E_d 는 고정된 bias 에서 변하지 않는 내부 parameter 의 함수로 표현된다. R_d 와 L_d 의 값은 각각 식(1)과 식(2)을 ω^{-2} 으로 그린 후 얻어진 extrapolation line 의 y-절편 값으로 결정되었다.

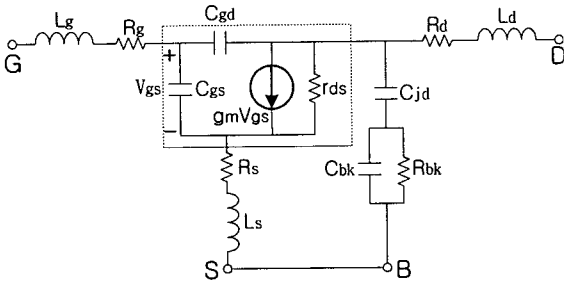


그림 1. Si MOSFET 의 소신호 고주파 동가회로

그 다음 기관 파라미터 추출은 그림 1로부터 유도된 다음 방정식의 주파수 응답정보를 사용하여 추출할 수 있다 [3], [4].

$$\text{Real}(Y_{22}^b + Y_{12}^b) = \frac{1}{r_{ds}} + \frac{k_1 \omega^2}{1 + k_2 \omega^2} \quad (3)$$

$$\frac{1}{\omega} \text{Imag}(Y_{22}^b + Y_{12}^b) = C_{jd} \left[\frac{1 + m_1 \omega^2}{1 + k_2 \omega^2} \right] \quad (4)$$

여기에서 Y^b -parameter 는 측정된 S-parameter 부터 추출된 R_d 및 L_d 를 제거한 후 얻어졌다.

한편 k_1 , k_2 , m_1 은 방정식은 다음과 같다.

$$k_1 = R_{bk} C_{jd}^2 \quad (5)$$

$$k_2 = R_{bk}^2 (C_{bk} + C_{jd})^2 \quad (6)$$

$$m_1 = R_{bk}^2 C_{bk} (C_{bk} + C_{jd}) \quad (7)$$

R_{bk} 와 C_{bk} 는 식 (5)-(7)로부터 유도된 다음의 식으로부터 쉽게 결정할 수 있다.

$$R_{bk} = \frac{k_1}{C_{jd}^2} \quad (8)$$

$$C_{bk} = \frac{C_{jd}^2 \sqrt{k_2}}{k_1} - C_{jd} \quad (9)$$

여기에서 C_{jd} 는 낮은 주파수(LF)에서 식(4)로부터 근사화된 다음 식으로 추출되었다.

$$\frac{1}{\omega} \text{Imag}(Y_{22}^b + Y_{12}^b)_{LF} \approx C_{jd} \quad (10)$$

그리고, k_1 값은 식 (3)으로부터 $\omega \ll 1/\sqrt{k_2}$ 인 낮은 주파수(LF) 범위에서 근사화 된 다음 식을 사용하였다. 이때 $V_{gs}=0V$ 에서 r_{ds} 가 매우 커지므로 무시되었다.

$$\text{Real}(Y_{22}^b + Y_{12}^b)_{LF} \approx k_1 \omega^2 \quad (11)$$

그림 2 에서 보는 것처럼 k_1 의 값은 $\text{Real}(Y_{22}^b + Y_{12}^b)$ 대 ω^2 을 그린 그래프의 slope 으로 간단하게 구할 수 있다. 한편, 식 (3)은 $V_{gs}=0$ 에서 $\omega \gg 1/\sqrt{k_2}$ 인 고주파(HF) 범위에서 다음과 같이 근사화 된다.

$$\text{Real}(Y_{22}^b + Y_{12}^b)_{HF} \approx \frac{k_1}{k_2} \quad (12)$$

위식처럼 k_1 / k_2 값은 그림 3 과 같이 saturation 된 $\text{Real}(Y_{22}^b + Y_{12}^b)$ 의 높은 주파수 데이터로부터 구하였다.

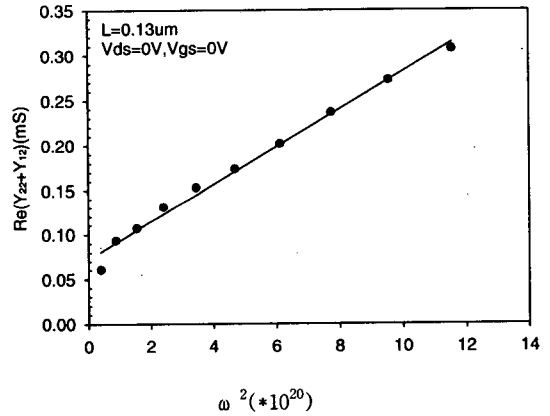


그림 2. 낮은 주파수에서 ω^2 의 함수로 그린 $\text{Re}(Y_{22}^b + Y_{12}^b)$ 그래프.

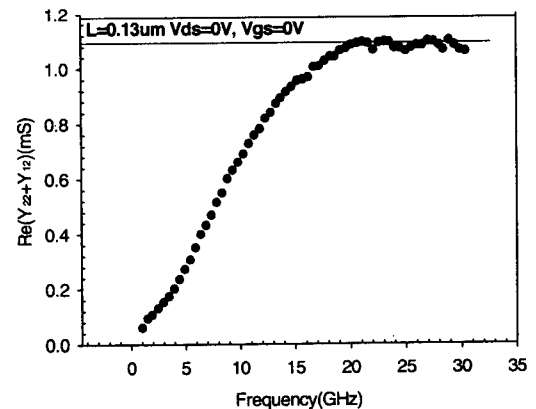


그림 3. $\text{Re}(Y_{22}^b + Y_{12}^b)$ 를 주파수의 함수로 그린 그래프.

III. 추출된 Bias 종속 곡선

지금까지 설명된 direct 추출방법을 사용하여 얻어진 bias 종속데이터를 그림 4 와 5 에서 보여주고 있다. Drain junction capacitance C_{jd} 는 V_{ds} 증가에 따라 감소되는 p-n junction 특성을 보여주고 있다. 하지만 기판 캐패시턴스 C_{bk} 의 V_{ds} 영향은 C_{jd} 에 비해 비교적 적은 감소율을 보여주며, R_{bk} 도 V_{ds} 에 대해 소폭 증가되는 경향을 보여준다. 이는 V_{ds} 가 1.2V 까지 증가될 때 drain 영역의 depletion 폭의 변화가 비교적 적어 기판 캐패시턴스와 저항에 주는 bias 종속성이 비교적 적음을 보여주고 있다.

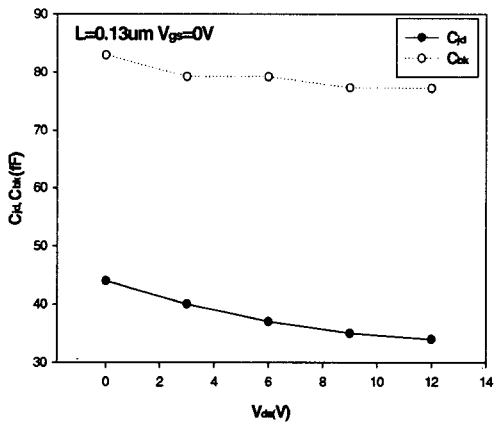


그림 4. C_{bk} 와 C_{jd} 의 V_{ds} 종속그래프

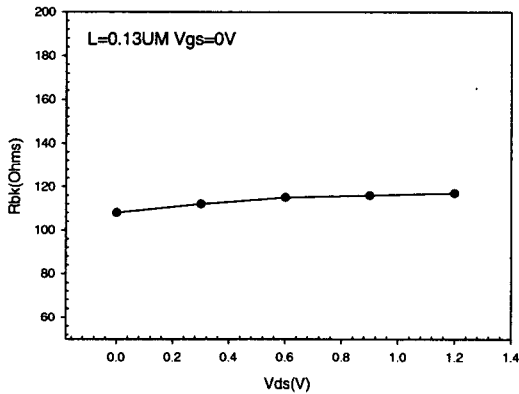


그림 5. R_{bk} 의 V_{ds} 종속 그래프

그림 6 과 7 은 게이트 길이를 0.11 μm 에서 0.5 μm 까지 변화시키면서 추출된 기판 파라미터 데이터를 보여주고 있다. 여기에서 R_{bk} 는 gate length 에 비례해서 증가되는 경향을 보이며 C_{bk} 는 역비례로 감소하는 것을 알 수 있다. 하지만, C_{jd} 는 gate length 의 증가에 따라 약간 감소되지만 0.15 μm 부터는 거의 일정하였다. 그 이유는 게이트 길이가 길어지면 채널아래에 존재하는 기판영역의 길이가 증가되므로 R_{bk} 는 커지고, 상대적으로 기판 유전체의 C_{bk} 는 감소되는 현상으로 설명할 수 있다. 따라서 게이트 길이 변화에 따른 C_{bk} 와 R_{bk} 종속성은 매우 크지만, C_{jd} 는 drain 접합 영역이 채널영역과 무관하므로 종속성이 적음을 알 수 있다.

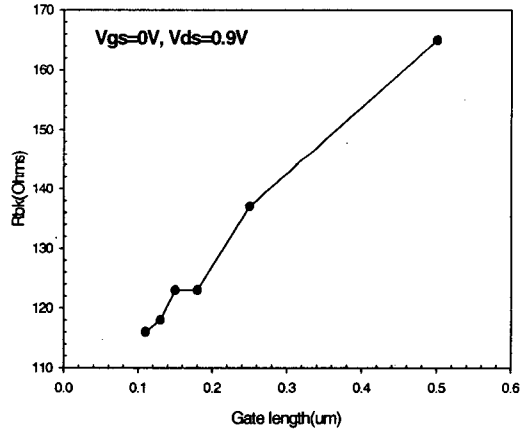


그림 6. R_{bk} 의 L_g 종속 그래프

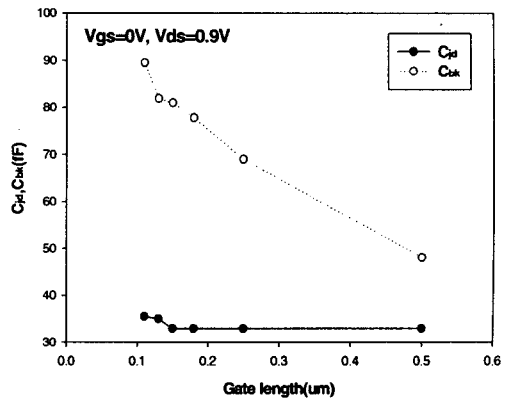


그림 7. C_{bk} 와 C_{jd} 의 L_g 종속 그래프

이와 같이 추출된 기판 파라미터들의 정확도를 검증하기 위해 $V_{ds}=0.9V$, $V_{gs}=0.6V$ 로 bias 된 MOSFET의 측정된 Y_{22} -parameter 와 모델치를 비교하였다. 이때, R_g , R_s , L_g , L_s 는 Z-parameter 방정식을 사용하여 추출하였으며 [4], 그림 1 점선 박스의 intrinsic parameter 인 C_{gs} , C_{gd} , τ , g_{m0} , r_{ds} 들은 Y-parameter 로부터 유도된 식으로부터 결정하였다[3].

그림 8 에서 보여주듯이 모델된 출력 임피던스 Y_{22} 는 30GHz 까지 측정치와 잘 일치되었으며, 이는 추출된 scalable 기판 파라미터들의 정확도를 입증한다.

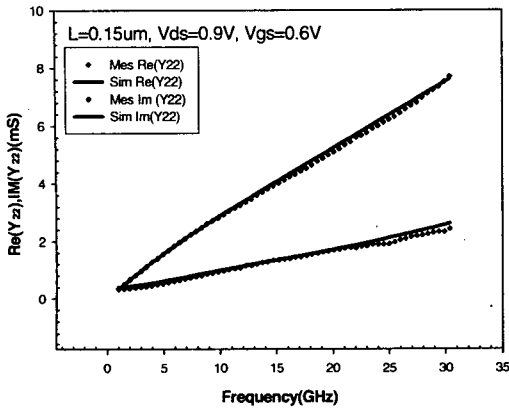


그림 8. $Re(Y_{22})$ 와 $Im(Y_{22})$ 의 측정값과 시뮬레이션 데이터를 주파수의 함수로 비교한 그래프.

IV. 결론

본 연구에서는 Si MOSFET의 2 단자 파라미터 방정식을 사용하여 측정된 S-parameter 로부터 직접 기판 parameter 들을 추출하였다. 이와 같은 방법으로 고주파 영역에서 기판 parameter 의 바이어스 및 게이트길이 종속데이터 추출하여 종속 곡선들을 구하였다. 이러한 추출 데이터들은 비교적 물리적 소자이론에 비교적 잘 부합되는 것을 알 수 있으며, 추출데이터의 정확도는 30GHz 까지 측정데이터 S-parameter 와 추출된 S-parameter 정확한 일치하는 것을 볼 수 있었다. 이와 같은 bias 및 게이트 길이 종속 데이터는 정확한 scalable 비선형 기판 모델 구축에 큰 기여를 할 것으로 생각된다.

◆ 본 연구는 과학기술부 21 세기 프론티어 사업 중 테라급 나노 소자개발사업단 지원과, 정보통신부의 출연금으로 수행한 IT SoC 핵심 설계 인력양성 사업에 의해 수행되었음.

참고문헌

- [1] N. Camilleri, J. Costa, D. Lovelace, and D. Ngo, "silicon MOSFET's, the microwave device technology for the 90s," in IEEE MTT-S int. Microwave Symp. Dig., 1993, pp.545-548.
- [2] C.-H. Kim, C. S. Kim, H. K. Yu, and K. S. Nam, "Unique extraction of substrate parameters of common-source MOSFET's," *IEEE Microwave and Guided Wave Lett.*, Vol 9, pp. 108-110, March 1999.
- [3] S. Lee, C. S. Kim, and H. K. Yu, "A small-signal RF model and its parameter extraction for substrate effects in RF MOSFETs", *IEEE Trans Electron Dev* 48 (2001), pp. 1374-1379.
- [4] S. Lee, " Direct extraction technique for a small-signal MOSFET equivalent circuit with substrate parameters" , *Microwave & Optical tech Lett.*, Vol. 39, No. 4, pp. 344-347, Nov 2003.
- [5] S. Lee, "Effects of pad and interconnection parasitics on forward transit time in HBTs", *IEEE Trans. Electron Devices*, vol. 46, no. 2, pp. 275-278, Feb 1999.