

대용량 사이리스터의 전압/열에 의한 가속열화 시스템

서 길수, 이 양재, 김 형우, 김 상철, 방 옥, 김 남균, 김 은동, 신 의철
한국전기연구원, 한국전력공사

Acceleration Aging System for the Large Capacity Thyristor with Voltage and Heat

K.S.Seo, H.W.Kim, S.C.Kim, W. Bahng, N.K.Kim, E.D.Kim, E.C.Shin
Korea Electrotechnology Research Institute, KEPCO

Abstract - 본 고에서는 해남-제주간에 사용되는 Phase Control Thyristor의 구입비용을 고려하여, 해남-제주간 PCT와 동일 구조를 갖지만 전압/전류용량이 작은 A, B사의 PCT를 각각 40개씩 확보하였다. PCT의 가속열화를 위한 스트레스 인자는 전압/열이며, 이를 동시에 인가할 수 있도록 가속열화 시험장치를 구성하였다. 또한 가속열화에 의해 열화정도를 파악하기 위해 초기 특성을 측정하였으며, 이에 대한 결과를 기술하였다.

1. 서 론

대용량 전력변환소자진단기술의 발전으로 HVDC 변환시스템의 안정성은 향상, 향후 2기 HVDC와 계통연계를 위한 전력변환 시스템에 적용, 대용량 사이리스터의 신뢰성 향상, HVDC, BTB 및 SVC변환시스템의 효율적인 유지보수, 국가전력인프라의 보수유지기술 자립이 가능하고, 산업, 경제적 측면에서는 HVDC변환시스템의 유지보수비용 절감 및 안정적인 운용. FACTS 및 동북아 계통연계 등에 사용될 전력변환소자의 안정적 운용 및 유지비용 절감, 전철 및 지하철 등의 수송시스템의 안정적인 운전가능하다.

대용량 사이리스터의 진단기술의 개발은 발전소, 송배전분야, 전력저장 및 배전분야에서의 대용량 사이리스터의 용용이 확대되고 전력설비 유지보수회사의 유지보수기술의 합리화, 전철 및 지하철 등 국가 기간산업의 on-line 및 off-line 감시진단에 활용할 수 있다.

국내 해남-제주간 HVDC link는 제주도 안정적 전력공급, 전력사업 수지개선, 직류송전 기술축적 및 종합정보통신망(ISDN)용 회선확보를 목적으로 1994년 2월 변환설비 공사를 완료하여, 1998년 상업운전을 개시하였다. 정격전압 및 용량은 DC±180kV, 300MW이고, 변환용 변압기, 사이리스터 밸브, 고조파 필터, 전력용 콘덴서, 동기조상기, 직렬 리액터, 병렬 리액터, 전극소로 구성되어 있다. 사이리스터 소자는 총 1,104개이며, 정격은 전압 6,000V, 전류 4,500A이고, 사용전압 1,000V, 사용온도 38℃(케이스 온도), 77℃(접합부 온도)이다. 상업운전을 개시한 후 5년이 경과하였으며, 해남, 제주변환소의 사이리스터 2,208개중 1998년 1개, 2000년 1개, 2001년 1개, 2002년 2개 소자는 경년변화에 의한 열화로 일부소자의 노후고장이 발생하고 있으며, 해가 거듭될수록 가속될 것으로 전망된다.

따라서 단기적으로는 해남-제주간의 HVDC변환설비의 안정적 운용과 유지보수 기술의 확립 및 고장대책을 세우기 위한 전력변환소자의 수명진단기술개발, 장기적으로는 전력계통용 전력변환소자의 신뢰성 진단프로그램이 필요하다. 또한 HVDC용 대용량 사이리스터의 수명 및 신뢰성평가에 대한 기술은 일본에서는 2003년 전기협동연구의 “전력계통용 power electronics 설비의 현황과 설계, 보수기준” 보고서[1]에서 신신동 1호 FC와 HVDC 1극의 사이리스터를 가속열화 시험한 결과를 보고하고 있으며, 동경전력의 M. Sampei가 Hokkaido-Honshu HVDC link에 사용하고 있는 사이

리스터의 safety factor test 결과[2]를 발표한 것이 있다.

현재 해남-제주 변환소에서 사용하고 있는 free floating type 대용량 사이리스터의 신뢰성평가 및 진단을 위해서는 우선 사이리스터의 열화에 의한 변동특성을 측정할 수 있는 사이리스터 특성 평가 장비가 필요하며, 또한 사이리스터 수명은 30년 이상으로 이를 단 시간내에 수명 및 신뢰성을 평가하기 위해서는 대용량 사이리스터의 가속열화시험방법이 도입되어야 한다.

가속열화시험은 “가혹한 조건하에서 고장 메카니즘을 촉진시켜 그 수명 및 통상사용조건에서의 수명의 둘 사이에 존재하는 규칙성을 이용해” 가속열화 시키는 시험을 말한다. 가속요인 스트레스로서는 환경 stress(온도, 습도, 진동, 응력 등)이나 전기적 stress(전압, 전류등)등이 있다.

본 고에서는 해남-제주간에 사용되는 PCT(Phase Control Thyristor)는 구입비용을 고려하여, 해남-제주간 PCT와 동일 구조를 갖지만 전압/전류용량이 작은 A, B사의 PCT를 각각 40개씩 확보하였다. PCT의 가속열화를 위한 스트레스 인자는 전압/열이며, 이를 동시에 인가할 수 있도록 가속열화 시험장치를 구성하였다. 또한 가속열화에 의해 열화정도를 파악하기 위해 초기 특성을 측정하였으며, 이에 대한 결과를 기술하였다.

2. 대용량 PCT의 고장기구

사이리스터의 고장은 수명의 초기에 발생하는 초기고장, 돌발적으로 파괴되는 돌발고장, 디바이스의 특성이 서서히 변화해, 적용회로 상 지장을 초래해 발생하는 열화고장 등이 있다.

HVDC용 전력용 PCT의 열화모드에는 PCT의 off 전류증가에 의한 on 전압특성과 마찬가지로 열화한 상태를 말한다. 열화모드를 유발하는 원인을 고장의 메카니즘이라 하며, 동일 열화모드에는 여러 종류의 고장 메카니즘이 있다. 고장 메카니즘은 사이리스터가 화학적, 물리적 반응변화의 과정이다. 이 반응변화를 증가/가속시키는 것이 스트레스로 기계적, 열적, 전기적 스트레스 및 습기, 환경 등이 있다. 기계적 스트레스는 정적인 힘, 충격, 진동 및 압력이 있으며, 열적 스트레스는 정적, 충격 및 주기적인 것으로 나누어진다. 전기적 스트레스는 전압, 전류 및 전력으로 나누어진다.

고장모드와 발생하는 현상으로는 표 1과 같다.

2.1 사이리스터의 경년특성변화

순방향 누설전류가 역방향 보다 현저하게 큰 것은 그림 1에 나타낸 것으로 설명된다. 순방향 전압인가시에는 중앙의 J_2 접합근방에 전계가 존재하는 공핍층이 발생한다. 이 공핍층을 가로지르는 접합 누설전류 I_1 이 발생한다. pnp Tr(transistor) 부의 base 전류 I_{B1} 은 다음 식으로 주어진다.

$$I_{B1} = (1 - \alpha_{12}) \times I_r - I_{CO1}$$

여기서 α_{12} : pnp Tr 전류증폭율, I_r : 사이리스터 전체의 누설 전류, I_{CO1} : pnp Tr 차단전류이다.

표 1 사이리스터의 열화에 의한 변동특성

특성항목	기호	특성의 변동 경향	고장모드, trouble현상
Off 전류	I_{DRM}	▲	전류증가에 의한 내압저하, 전압분담이상
역전류	I_{RRM}	▲	
on 전압	V_{TM}	↑	
gate trigger 전압	V_{GT}	▲	trigger되지 않음, 출력이상, 전류실패
gate trigger 전류	I_{GT}	▲	trigger되지 않음, 출력이상, 전류실패
gate 비trigger 전압	V_{GD}	▲	
gate 비 trigger 전류	I_{GD}	▲	
turn on 시간	t_{ot}	▲	switching 불량(비균일성), overshoot
turn off 시간	t_q	▲	tail current
역회복시간	t_{rr}	▲	재점화 가능 > 파괴
유지전류	I_H		
입력 off 전압상승률	dV/dt		열화 > 스위칭 불량
열저항	R_{th}	↑	

또 npn Tr의 collector 전류 I_{C2} 는 다음 식으로 된다.

$$I_{C2} = \alpha_{32} \times I_r + I_{CO2}$$

여기서 α_{32} : npn Tr 전류증폭율, I_{CO2} : npn Tr 차단전류이다.

또

$$I_{B1} = I_{C2}, I_{CO1} + I_{CO2} = I_f$$

이므로 PCT 전체의 누설전류 I_r 은

$$I_r = I_f / (1 - (\alpha_{12} + \alpha_{32}))$$

로 된다.

또 $(\alpha_{12} + \alpha_{32})$ 가 1에 가까워지면 순방향 누설전류는 비정상적으로 증가하게 된다.

한편 역방향전압인가시에는 anode 측의 J_1 접합부근에 공핍층이 발생한다. pnp Tr부의 collector 전류 I_r 은 다음 식으로 주어진다.

$$I_r = \alpha_{12} \times I_{E1} + I_{CO1}$$

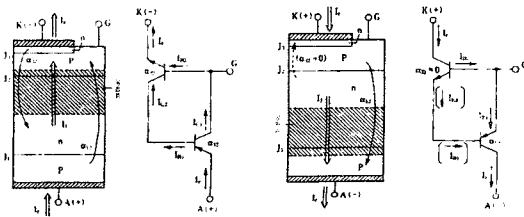
여기서 I_{E1} : pnp Tr부의 emitter 전류, 또 npn Tr부는 전류 증폭작용은 없고($\alpha_{23} = 0$), collector 전류 I_r 은

$$I_r = I_{E2}, I_{E1} = I_{E2}, I_{CO1} = I_f$$

여기서 I_{E2} : npn Tr 부 base 전류이므로, 사이리스터 전체의 누설전류 I_r 은

$$I_r = I_f / (1 - \alpha_{12})$$

로 된다. 또 전류증폭율 α_{12} 가 1에 가까워지면 역방향누설 전류는 증가하지만 순방향보다도 작다.



(a) 순방향전압 인가시 (b) 역방향전압 인가시
그림 1 순, 역방향전압 인가시 PCT의 기본모델

2.2 사이리스터 단부 모델

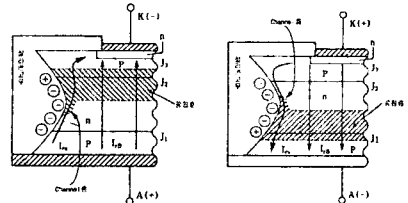
고온직류 blocking 시험으로 PCT의 누설전류가 경시변화되어 증가하는 현상에 관해서는 그림 2에 나타낸 PCT의 단부근방 model으로 설명할 수 있다.

순방향전압인가시에 중앙의 J_2 접합, 역방향전압인가시에는 anode 측의 J_1 접합을 끼워 공핍층이 발생한다. 공핍층이 발생한 pn접합이 역 bias 되므로 이것을 횡단하는 작은 역방향 포하전류가 흐른다. PCT내부 전체로서는 간단히 pnp Tr작용에 의해 전류증폭된 누설전류로 된다.

단면보호재인 silicon 고무중에 미량의 불순물이 존재하기 때문에 사이리스터에 직류전압을 계속 인가하면 silicon 고무 단부의 전계로 인해 silicon 고무중에 서서히 전하가 구축되게 된다. 특히 n base 층의 공핍층 단부에는 (+)전위층 표면근방에 (-) 전하가 많이 구축되게 된다. 이 (-)전하에 의해 silicon 고무단부의 n base 층 표면근방은 전자가 배척되어 channel층이 형성되고, 마치 공핍층 단부표면에 연장된 상태로 된다. 이것에 의해 silicon 고무 단부 표면근방의 pnp transistor 영역의 n base층이 내부영역보다도 실효적으로 얇아져 전류증폭작용이 크게 된다.

이 과정에 의해 silicon wafer 단부표면 누설전류 I_{rs} 가 시간경과에 수반해 증가하고 PCT 전체의 누설전류가 경시변화해 증가한다. 특히 누설전류증가가 현저한 것은 silicon 고무 중의 미량불순물이 비교적 많은 것이라고 추정된다.

또 이 누설전류가 증가한 것에 전압을 인가해 장시간 방치하면 silicon wafer 단부표면에 구축된 전하는 시간경과에 수반해 silicon 고무 중으로 확산되어 누설전류는 대략 최소 level까지 감소한다. 이때 PCT는 열화하지 않고, 가역현상(전압제인가에 의해 누설전류가 증가)을 나타낸다.



(a) 순방향직류 blocking 시 (b) 역방향직류 blocking 시
그림 2 PCT 단부근방 모델에 의한 blocking시의 channel 현상 설명도

2.3 전압, 열에 의한 가속열화장치

실제 대용량 사이리스터의 가장 취약한 부분은 실리콘 고무로 bevelling한 부분이다. 이부분이 가속열화 되어 사이리스터가 고장에 이르는 것으로 추정하고 있다. 따라서 사이리스터를 가속열화 시키기 위해 고온 직류 blocking 시험조건을 아래의 식으로 설정한 PCT 가속 열화조건으로 가속열화를 시작하였다.

$$\text{전압가속율} : K1 = (V/V_0)^n,$$

단, V : 시험전압, V_0 : 실사용 전압, $n=1.7(60\text{Hz})$, 제조사

$$\text{온도가속율} : K2 = \text{Exp}[(E_a/k) \times (1/T - 1/T_0)]$$

단 T : 시험온도, T_0 : 실사용 온도

$$E_a(\text{energy gap}) = 0.8\text{eV}(60\text{Hz}), \text{제조사}$$

$$k(\text{Boltzmann constant}) = 8.616 \times 10^{-5} (\text{eV/K})$$

여기서 전압가속율 $K1$, 온도가속율 $K2$ 는 각각 다른 가속열화 조건을 적용하여 시험한 후에 수명을 근거로 구할 수 있다.

그림 3은 PCT의 가속열화를 위한 직류전압 및 열을 인가할 수 있는 PCT의 가속열화장치이다. 용량은 360ℓ, 온도범위는 +5℃ ~ -250℃이며, 내부 순환 circulation장치가 있으며, 안전을 위하여 과열방지, Over current 및 누전차단이 가능하며, 전원은 110-220V, 60Hz이다.

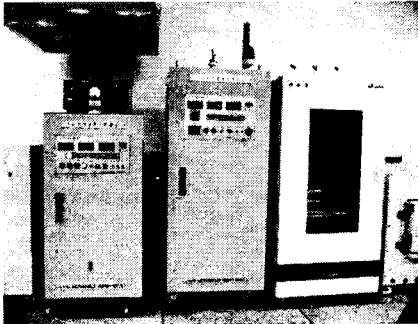


그림 3 전압, 열에 의한 PCT 가속열화장치

그림 4는 그림 3의 PCT 가속열화장치내에 설치할 시료 PCT를 알루미늄 판에 부착하기 위해 clamp에 PCT를 넣어 40개를 조립한 모습이다. 그림 5는 clamp 내부에 장착된 PCT의 모습이다.

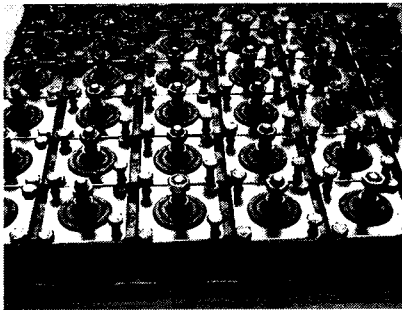


그림 4 조립된 PCT board

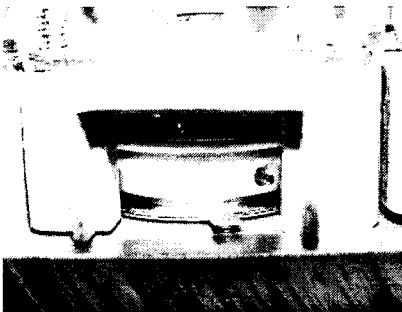


그림 5 Clamp에 장착된 PCT의 모습

그림 6는 Curve tracer 371A로 측정된 A사의 PCT의 순방향, 역방향 특성을 측정된 결과이다. A사 및 B사의 PCT를 측정된 결과 40개 모두 순방향, 역방향특성이 균일하게 나타나지 않았다. 가속열화시험시 인가전압, 인가온도 및 시료의 균일성을 고려하여 가속열화를 수행하고 있다.

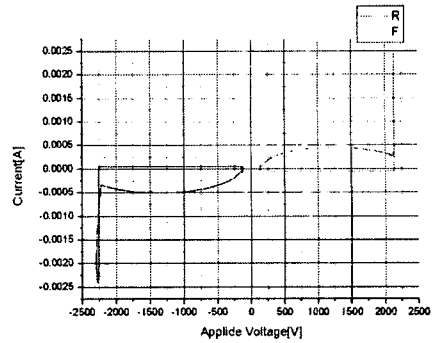


그림 6 A사 PCT의 순,역방향 특성

3. 결 론

본 논문에서는 해남-제주간 HVDC 변환소에서 사용하고 있는 2,208개의 사이리스터의 수명 및 신뢰성을 평가하기 위해 동일 구조인 작은 용량의 PCT를 시료로 선택하였으며, 이를 가속열화시키기 위한 가속열화장치 및 PCT의 초기 특성을 기술하였다.

[참 고 문 헌]

- [1] 사단법인 전기협동연구회, “전력계통용 power electronics 설비의 현황과 설계 및 보수기준”, 제 57권 제 2호, 평성 13년 10월
- [2] M. Sampei, T. Yamada, S. Tanabe, H. Takeda, “Secular Change in characteristics of Thyristors Used in HVDC Valve”, IEEE Transaction on Power Delivery, Vol. 12, No. 3, July 1997