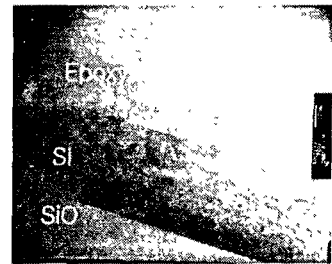
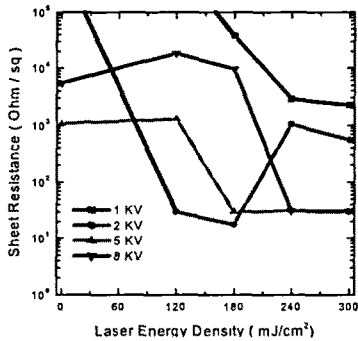


**[T-04]**

**Plasma Doping법과 RTP/ELA법을 사용한 Ultra-thin Strained-SOI의 도핑 활성화와 이 방법을 적용한 MOSFET 제작**

맹성렬, 강태웅, 조원주, 임기주, 장문규, 양종현, 이성재, 박경완\*  
 한국전자통신연구원, \*서울시립대학교 나노전자과

플라즈마 도핑법으로 낮은 기판 인가 전압( ~ 1kV) 에서 두께 25nm 인 ultra-thin SOI 상에 인 (P)을 도핑한 후 RTP(rapid thermal process) 및 ELA( excimer laser annealing) 방법으로 불순물 활성화 실험을 하였다. 열처리 후의 ultra-thin SOI 상태는 단면 TEM으로 관찰하였으며, 표면저항 측정으로 불순물 활성화 정도를 측정하였다. 이 실험을 통해 얻은 적절한 도핑 조건에서 같은 두께의 소스-드레인을 갖는 게이트 길이 100nm의 채널이 도핑되지 않은 SOI MOSFET을 제작하였다. 또한, buried oxide 위에 SiGe과 Si이 각각 5nm, 20nm 인 strained SOI 구조에서 MOS트랜지스터 소자를 제작하여 Si만을 사용한 소자와의 특성을 비교하였다.



플라즈마 도핑된 SOI 박막의 단면사진

여러 기판 가속전압에서 플라즈마 도핑한 25 nm 두께 SOI의 엑사이머 레이저 어닐링 조건변화에 따른 면 저항 변화

[참고문헌]

1.Somit Talwar, Susan Felch, Dan Downey, and Yun Wang, Study of Laser Thermal Processing(LTP) to Meet Sub 130 nm Node Shallow Junction Requirements, Proceedings of Conference on Ion Implant Technology, 175, (2000)