

## 【T-09】

# C<sub>4</sub>F<sub>8</sub>과 Si<sub>2</sub>H<sub>6</sub>/He을 전구체로 사용하여 PECVD로 성장시킨 비정질 불화탄소막의 제조 및 특성

김호운\*, 신장규\*, 권대혁\*\*

\*경북대학교 전자공학과, \*\*경일대학교 전자정보공학과

현재 반도체 소자의 동작속도는 과거에 비해 매우 빨라졌으며 앞으로도 계속 증가 할것이다, 이러한 동작 속도의 향상을 위해서 배선간의 지연시간에 의한 속도 저하를 줄여야 한다. 이 지연시간은 층간 절연 물질이 가지는 기생 용량에 의해 발생한다, 이에 따라 물질의 고유한 값인 비유전율과 저항율을 바꾸는 방법이 많이 연구되고 있다. 본 연구에서는 비유전율을 낮추기 위해서 탄소의 교차결합 구조를 가지면서 불소가 첨가되어 낮은 비유전율을 가지는 불화탄소막을 선택하였다. 증착 방법으로는 갭 필링(gap filling)이 비교적 수월하며 낮은 온도에서 증착이 가능한 PECVD법을 사용하였다. 실험은 C<sub>4</sub>F<sub>8</sub> 와 촉매로 Si<sub>2</sub>H<sub>6</sub>/He을 사용하여 온도와 증착시 인가된 플라즈마전력, 분위기압을 변화시켜 성장하였다. 최근의 연구에서 비정질 불화탄소막의 연구는 많이 연구되고 있으나 과잉 불소에 의한 표면 식각현상등의 불소에 의한 문제가 많이 보고되고 있다. 본 연구에서는 탄소와 불소의 비가 1:2로 비교적 낮은 C<sub>4</sub>F<sub>8</sub>와 과잉의 활성 불소와 반응 제거목적의 disilane을 전구체로 사용하였으며, 막의 두께와 FT-IR, 비유전율을 측정하였다, 비유전율은 패턴 형성 후 용량을 측정하여 계산으로 구하였다. 상온과 100℃ 이하의 낮은 온도에서는 매우 높은 성장속도를 보였으나 실리콘 표면에 대한 부착성이 매우 낮아서 실제 물리적 측정을 하는 것이 거의 불가능 하였다. 100℃이상의 증착에서는 온도가 증가할수록 낮은 증착 속도를 보였으나 비교적 부착성이 양호하였다. 막 두께 측정시 계산된 막의 에너지 갭과 증착 속도는 온도에 많은 영향을 받은 것을 보였으나 FT-IR의 결과는 온도에 큰 영향을 받지 않음을 보였다. 비유전율은 1.3~5의 비교적 넓은 범위로 측정 조건에 따라 다양하게 나타났으며, 낮은 비유전율을 보이는 물질은 열처리시 수축율이 높은 경향을 보였다.