

LOC 형광검출 소자를 위한 광 다이오드의 제작 및 특성 평가

김주환, 신경식, 김용국, 김상식*, 주병권

한국과학기술연구원 마이크로시스템 연구센터, 고려대학교 전기공학과*

Development of Photo-diode for LOC fluorescence detector

Ju-Hwan Kim, Kyeong-Sik Shin, Yong-Kook Kim, Sang-Sik Kim* and Byeong-Kwon Ju
KIST Microsystem research center, Korea Univ Department of electrical engineering.*

Abstract

Signal detection technologies such as fluorescence, charge and electrochemical detection used in the monolithic capillary electrophoresis system to convert the biochemical reaction into the electrical signal. The fluorescence detection using photodiodes that measure fluorescence emitted from eluting molecules is widely used for the monolithic capillary electrophoresis system. In this paper, in order to fabricate a photosensor has the increased sensitivity, we investigated on the sensitivity of general type and p-i-n type diode. The p-i-n diode has higher sensitivity than photodiode. Considering these results, we fabricated p-i-n diodes on the high resistive($4k\Omega \cdot cm$) wafer into rectangle and finger pattern and compared internal resistance of each pattern. The internal resistance of p-i-n diode can be decreased by the application of finger pattern has parallel resistance structure from 571Ω to 393Ω .

Key Words : fluorescence detection, photo-diode, p-i-n diode

1. 서 론

90년대 중반 이후 등장한 Microelectronics 기술의 도입으로 Biochip이라는 분자생물학 도구가 개발되어, 오늘날 Biochip은 21세기 첨단 융합 기술의 가장 대표적인 것으로 꼽히고 있다. Protein chip은 최근 Micro-array protein chip이 의약품 연구의 첨단 유망분야로 인식됨에 따라 단백질의 상호작용 연구 및 HTS drug screening을 위한 기술개발이 가속화되고 있다. Protein chip은 형광검출법을 비롯하여, 전하검출법, 전기화학적 검출법, 기계적 검출법 등을 이용해 미세신호를 광학, 전기, 주파수 등의 신호로 변환, 증폭시키는 방법의 신호탐지기술을 이용하고 있다.

형광검출법은 LOC(Lab-on-a-chip)에서 가장 많이 사용되고 감도가 우수한 검출 방법 중의 하나로서, 본 연구에서는 LOC 형광검출 소자에 사용

될 고감도의 광센서 개발을 위해 광센서의 감도에 대한 평가를 바탕으로 고저항 기판을 사용한 p-i-n 다이오드를 설계, 제작하였으며, finger 구조를 적용하여 고저항 기판에 의한 p-i-n 다이오드의 내부저항을 감소시킴으로써 광센서의 감도를 개선하고자 하였다.

2. 실험

그림1은 LOC chip의 단면도와 사진을 보여주고 있다. 이 시스템에서의 형광검출을 위해 p-i-n형 다이오드를 설계한 후 공정조건을 확립하기 위하여 공정 모의 실험기를 사용하였다. 모의 실험에 사용된 실리콘 기판은 $4000\Omega \cdot cm$ 의 비저항을 갖는 (100)결정방향의 n형 기판을 사용하였다. 모의 실험에서 사용된 다이오드는 finger형으로, p+층과 n+층을 엇갈리게 삽입한 것은, 측면 공핍층을 사

용하기 위한 것으로 전체 공핍영역의 넓이를 고려하여 설계하였다. 측면 공핍층의 사용은 측면 공핍층 상단에 고농도 도핑층이 존재하지 않기 때문에 도핑 불순물에 의한 영향을 최소화하기 위한 것이다.

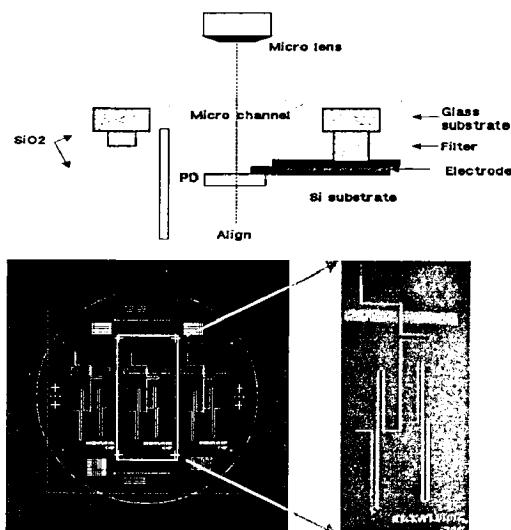


그림 1. LOC chip의 단면도와 사진.

그림 2는 소자의 공정에 따라 Silvaco사의 Athena프로그램을 통하여 공정 모의 실험한 결과이다. 모의 공정에 있어서, n+층을 형성하기 위한 이온주입 조건은 Arsenic(As)을 도즈량 3×10^{15} , 에너지 80keV로 주입하는 것으로 설정하였고, p+층은 BF₂를 도즈량 5×10^{15} , 에너지 30keV로 주입하는 것으로 설정하였다. n+층은 기판에서 발생된 전자정공성이 다른 영역의 소자에 영향을 주는 것을 방지하기 위해 깊이 이온주입 되었다. 이온주입 후에는 드라이브-인 공정을 위하여 950°C에서 약 30분간 질소분위기에서 열처리공정을 수행하도록 설정하였다.

모의실험 결과를 바탕으로 공핍영역을 산출해보면, 바이어스가 인가되지 않은 평형상태에서의 공핍영역의 넓이는 약 14μm였고, 4V의 바이어스를 인가했을 때는 공핍영역의 넓이가 약 22μm까지 확장되는 것을 확인할 수 있었다. 이러한 점을 고려해 볼 때 측면 공핍형 소자의 설계시 n+영역과 p+영역은 최대 20μm가 넘지 않도록 하는 것이 바람직하다.

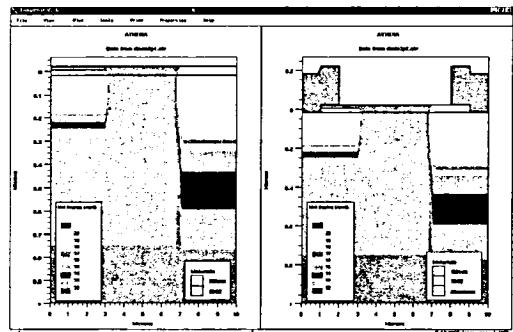


그림 2. p-i-n형 다이오드의 공정 모의 실험.

이러한 결과를 바탕으로 LOC에 사용될 광센서로서 설계된 일반형태의 다이오드와 finger형 다이오드는 그림 3과 같이 형광체 측정을 위해, 형광체가 흐르는 마이크로 채널 상에 제작되었다. 광 다이오드의 크기는 채널(폭: 50μm)의 형성을 위해 glass 식각시 채널의 폭이 넓어지는 것을 고려하여 폭은 75μm, 길이는 1mm로 설계되었다.

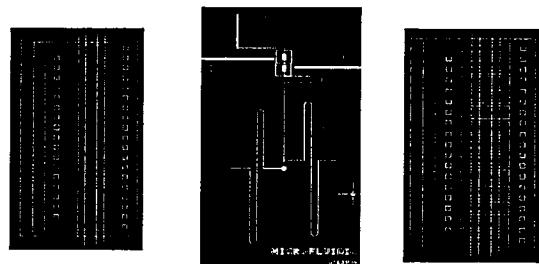


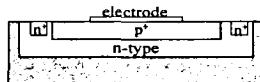
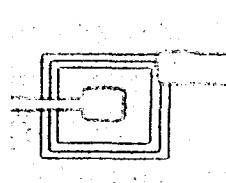
그림 3. 설계된 p-i-n형 광 다이오드.

finger형 다이오드는 12개의 다이오드를 병렬 배치하였으며, n형과 p형 사이의 거리는 10μm로 설계하여, n형과 p형 사이가 모두 공핍되도록 설계하였다. 또한 n형의 크기를 p형의 크기보다 작게 하여 finger에서 발생하는 손실부분을 최소화하였다. 또한 일반형태 다이오드와 finger형 다이오드 모두 바이어스시에 접촉저항에 의한 전압감소를 줄이기 위하여 20μm×20μm 크기의 contact hole을 병렬로 배치하였다.

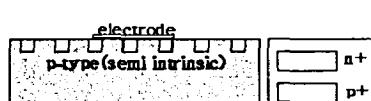
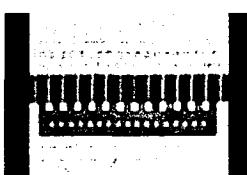
소자의 제작 완료 후에 전압을 인가하기 위한 via hole을 LOC chip의 측면 쪽에 배치함으로써 와이어 본딩 시에 와이어의 길이가 과도하게 길어지는 것을 방지하였다.

3. 결과 및 고찰

일반 다이오드는 (100) 방향의 비저항 $10\Omega \cdot \text{cm}$ 인 p형 기판을 사용하여 일반 CMOS공정으로 제작되었고, 고저항 기판을 사용하는 p-i-n형 다이오드의 경우 (100)방향의 비저항 $4k\Omega \cdot \text{cm}$ 인 p형 기판을 사용하여 제작하였다. 그림 4는 제작된 두 다이오드의 형태를 보이고 있으며, a)는 일반 다이오드 광센서를 b)는 p-i-n형 다이오드를 보이고 있다.



a) 일반 다이오드형



b) p-i-n형 다이오드

그림 4. 제작된 광 다이오드.

그림 5는 1V의 바이어스 상태에서 일반 다이오드 광센서의 광전류를 보이고 있다. 그림 6는 고저항 기판을 사용하는 p-i-n형 광센서의 동작특성을 보이고 있으며, 일반 다이오드에 비하여 더욱 큰 광전류 특성을 얻는 것을 확인 할 수 있었다. p-i-n형 광센서가 일반 다이오드 광센서에 비해 면적이 큰 것을 고려하여, 더욱 정확한 비교를 위해 그림 7과 같이 역 바이어스에서의 다이오드 전류식에 따라 생성 전류 성분을 fitting을 하여 생성 전류 밀도를 비교하여 보았다. 측정 결과, 일반 다이오

드의 경우 약 10^{-9} 정도의 생성 전류비를 나타내었으며, p-i-n형의 경우, 약 10^{-7} 정도의 값을 나타내어 일반 다이오드에 비해 우수한 특성을 나타내었다.

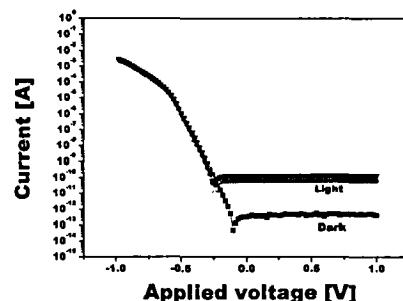


그림 5. 일반 다이오드의 광센서 특성.

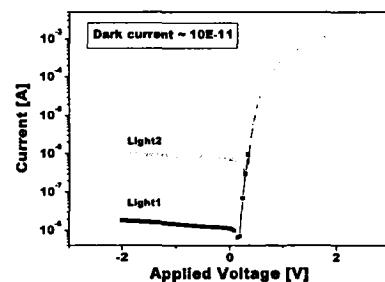


그림 6. p-i-n형 다이오드의 광센서 특성.

이런 결과에 따라 형광검출을 위한 고감도의 광센서로서 고저항 기판을 사용하는 p-i-n형 다이오드를 일반형태와 finger형의 두 경우로 레이아웃하였다.

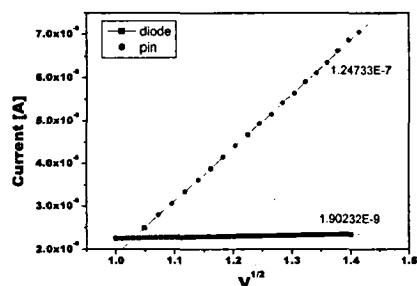
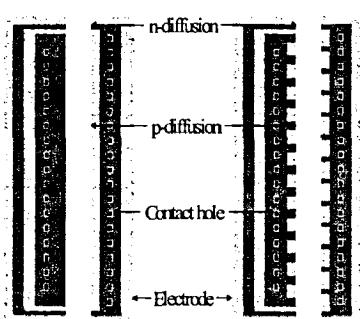
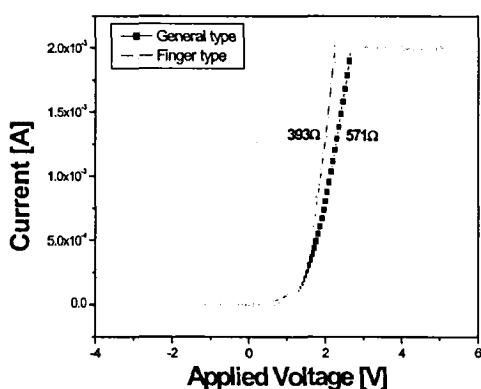


그림 7. 광소자별 다이오드 식에 의한 전류생성을 비교.

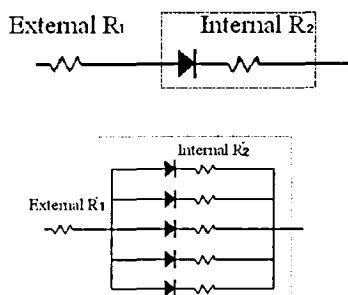
그림 8 a)는 두 다이오드의 레이아웃을 보이고 있으며, b)는 이들의 순바이어스 상태에서의 전류-전압 특성곡선을 보이고 있다. 특성곡선에서 알 수 있듯이 a)의 일반형태인 경우 더욱 큰 기생저항 성분을 보이고 있으며, 이런 결과는 그림 c)에서의 다이오드 등가회로로 설명될 수 있다. 일반형태의 다이오드에 비해 finger형 다이오드는 순방향으로 바이어스 된 경우에 내부 저항이 병렬로 연결된 구조를 지니게 됨에 따라 전체 내부 저항값이 감소되어지는 것을 알 수 있다. 또한 이 두 경우, 역 바이어스 상태에서는 공핍영역이 p-n 접합부분에서 생기는 것을 고려해 볼 때, 공핍영역의 전체 면적은 finger형 다이오드에서 확장될 것으로 생각된다.



a) 일반형태의 다이오드와 finger형 다이오드.



b) 순바이어스에서의 전류-전압 특성.



c) 다이오드 등가회로.

그림 8. p-i-n 다이오드의 소자 특성.

4. 결 론

전체적인 광센서의 감도는 p-i-n형 다이오드가 일반형 다이오드에 비해 전류 생성률에서 약 60배 정도 큰 값을 나타내어 우수한 감도를 보였으며, 이는 동일한 순방향 바이어스가 인가되었을 때 p-i-n형 다이오드에서 더 큰 생성전류가 발생됨을 의미한다. 또한 p-i-n형 다이오드 제작에 고저항 기판을 사용하는 경우에는 병렬 저항 구조의 finger형 다이오드를 사용함으로써 내부저항을 감소시킬 수 있었다. 그러나 p-i-n형 다이오드는 다른 소자를 접적할 경우, 다른 소자와의 접적화를 위해 CMOS공정과 추가적인 공정이 필요한 단점을 지니게 된다.

참고 문헌

- [1] Y.Matsunaga 외 3명, "A high sensitivity MOS photo-transistor for area image sensor", IEEE trans. Electron Devices, vol.38, pp 735-742, 1991
- [2] M.S Chanz 외 2명, "Smart CMOS Image sensor array", IEEE trans. Electron Devices, vol.44, pp 1699-1705, 1997
- [3] J.R. Webster 외 3명, "Monolithic Capillary Electrophoresis Device with Integrated Fluorescence Detector", Analytical Chemistry, vol.73, No.7, 2001