

## 적층 세라믹 기판의 열문제 향상을 위한 복합 구조 연구

이우성, 유찬세, 김경철, 박종철

전자부품연구원,

### Study on the composites structure to improve thermal problems of multi-layered ceramic

W. S. Lee, Y.C. Yoo, C.K. Kim, J.C. Park

Korea Electronic Technology Institute (KETI)

#### Abstract

열을 발생하는 부품에 있어서 효과적으로 열방출 향상시키는 것은 부품의 신뢰성을 위해 중요한 사항이며, LTCC와 같은 고밀도 회로기판을 설계하는데 있어서 필수적으로 고려할 사항이다. 본 연구에서는 열전달을 향상시키기 위한 구조를 설계하였다. 또한, 열전달 효과를 조사하기 위해서 LTCC 기판 내에 열비아 및 패드를 위치시킨 기판을 제작하였다. Laser Flash Method를 통해 재료의 열전도도 분석을 수행하였다. 열비아 및 열방출을 위한 패드로 구성된 LTCC 기판의 열전도 특성은 순수 Ag 재료의 44%인 103 W/mK 특성 값을 나타내었다.

**Key Words :** Laser Flash Method, Thermal Via, Composites

#### 1. 서 론

통신기기에서 단말기와 기지국의 거리가 증가함에 따라서 송신단의 증폭기 출력은 증대하게 되며 이와 관련되어 소자내의 열 생성이 크게 증가된다. 소자에서 발생된 열에 의한 온도 증가는 IC의 특성을 열화 시키기 때문에 효율적으로 열을 방사시켜서 부품의 신뢰성을 향상시키기 위한 관심이 집중되고 있다..

최근 내장소자에 의한 소형화, 고집적화로 각광을 받고 있는 LTCC (Low Temperature Cofired Ceramic) 재료는 예전시 재질인 인쇄회로기판 (Printed Circuit Board) 재료에 비해서 10 배 정도의 우수한 열전도도를 지니고 있으나, AlN, Alumina, BeO의 재료에 비해서 낮은 열전도도 값을 지니고 있어 PAM(Power Amplifier Module)등의 고출력을 내는 소자용 기판 재료로 적용하기에 문제가 되어 왔다. 이러한 LTCC 재료의 열전도도 특성을 개선하기 위해서 세라믹 기판 내에 여러 형태의 열 방출 통로를 위치시켜 열 방출을 향상

하고자하는 시도가 계속되고 있다.

본 연구에서는 열방출을 향상하기 위해서 LTCC 기판에 금속 열비아(Thermal Via)와 열방출 패드(Thermal Pad)로 구성된 기판을 제작하여 세라믹 기판에서 열전도도 특성에 관한 연구를 수행하였다. 제작된 LTCC 기판은 Laser Flash Method를 활용하여 열전도 특성을 측정하였다. 또한, 측정된 값을 이용하여 열 임피던스를 계산하였다.

#### 2. 실험

##### 2.1 실험방법

본 연구에서는 열비아가 채워진 LTCC 기판과 여기에 전면 패드를 부가시킨 2종류의 시편을 제작하였다. LTCC 기판은 Dupont 사의 저온 동시 소성 재료인 9599 분말을 이용하였다. 세라믹 분말을 활용해서 세라믹 테입을 제조하고, 편침 머신에 의한 비아 형성, 후막 인쇄공정에 의한 비아 필링, 적층 및 절단, 850°C 소성 공정 등의 적층 공정을

이용하여 시편을 제작하였다. 기판에 생성된 비아 및 열 방출 패드(Thermal Pad)의 재료로는 은(Ag) 전극을 사용하였다. LTCC 기판 내의 비아는 0.14mm, 0.2mm의 두 가지로 크기를 달리하여 제작하였으며 전체 면적을 기준으로 비아의 단면적이 3~18 %까지 변화하였다. 또한, 패드(Thermal Pad)는 시편의 상부과 하부면 전체를 전도체 전극을 형성시켜 제작하였다. 제작에 활용된 적층 공정도는 그림 1에 나타내었다.

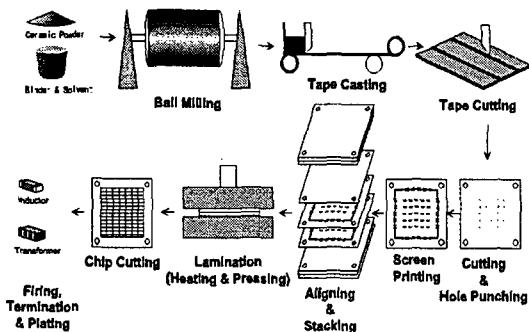


그림 1. LTCC RF 모듈의 제작공정

본 연구 개발에서는 Laser Flash Method를 이용하여 LTCC 기판 및 Ag 금속 구조체의 이종복합물질에 대한 열전도계수를 측정하였다. 그림2에서 보는 바와 같이 위치하여 시편의 표면에 레이저 필스를 인가하였고 시편의 순간적인 온도 변화를 적외선 온도계를 사용하여 측정하였다. 열확산계수(Thermal Diffusivity)는 순간적인 온도 상승이 1/2 시간이 되는 점을 측정하여 식(1)을 이용하여 계산하였고, 열전도계수는 식(2)를 이용하였다.

$$\alpha = 1.370 \frac{L^2}{\pi t^{1/2}} \dots \quad (1)$$

$$k = \rho \times c_p \times \alpha \dots \quad (2)$$

$\alpha$  : 열 확산계수(Thermal Diffusivity),  
 $k$  : 열 전도계수(Thermal Conductivity),  
 $C_p$  : 비열(Specific Heat)  
 $\rho$  : 밀도(Density)

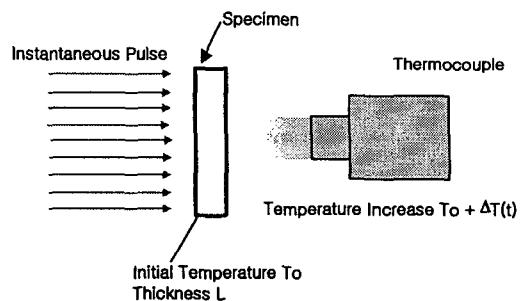


그림 2. Laser Flash Method

### 3. 결과 및 고찰

재료의 열전도도는 재료에서 열이 방출되는 정도를 나타낼 수 있다. 기판 내에 관통해서 존재하는 비아 구조는 IC가 위치하는 상부면에서 기판의 하부면 방향으로 열방출을 향상시킨다. 그림 3은 세라믹 기판 내에 Ag로 구성된 기판의 모식도를 나타내었으며 혼합물의 법칙에 따라서 재료 열전도도는 식 (3)과 같이 유추할 수 있다. 식에서 Avia인 비아의 면적이 100%가 되면 기판은 사용한 Ag 재료의 특성을 나타낼 것이며 비아의 면적이 0%일 때 기판의 특성은 세라믹 자체만의 특성을 나타내게 된다.

$$K_c = k_i(A_{cell} - A_{via})/A_{cell} + k_v(A_{via}/A_{cell}) \dots \quad (3)$$

$K_c$  : Thermal impedance of composite

$K_i$  : Thermal impedance of Material LTCC

$K_v$  : Thermal impedance of via

$A_{via}$  : Cross-sectional Area of via

$A_{cell}$  : Cross-sectional Area of unit cell

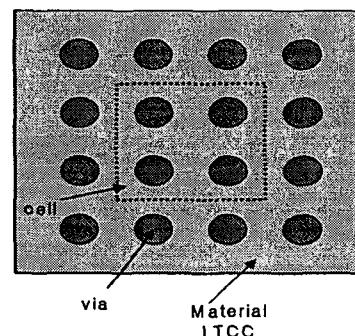


그림 3. 비아가 내장된 기판의 단면도

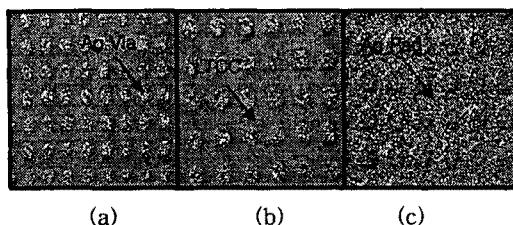


그림4. 제작 비아/기판(a,b), 비아/기판/패드(c)사진

열 임피던스(Thermal Impedance)는 기판의 두께와 면적이 고려되어 열전도도 값 이외에 기판의 형상이 열을 방출하는 정도를 나타낸다. 열 임피던스 값은 기판의 두께가 감소할수록, 열전도계수가 증가할수록, 그리고 열이 방출되는 면적이 증가할 수록 감소한다.

$$\theta = \frac{t}{kA} \quad (4)$$

#### 6: 열 저항(Thermal impedance)

t: 기판 두께(Substrate thickness)

#### A: 기판단면적(Cross sectional area)

$k$ : 열전도계수(Thermal conductivity)

본 연구에서 Laser Flash Method에 의해 측정 값의 결과는 표1과 같다. 측정 결과를 살펴보면 비아만 존재하는 기판은 매우 낮은 열전도계수 값을 보였으며, 그림4의 (C)의 시편인 열방출 패드 (Thermal PAD)를 부가시킨 기판의 경우에 열전도 계수 특성이 크게 향상되는 것을 관찰 할 수 있다. 특히, 패드가 부가된 시편의 경우에 0.12mm의 비아를 형성시킨 혼합 법칙과 유사한 값을 나타내었으며, 0.2mm 크기의 비아를 형성시켰을 때 혼합법칙보다도 더욱 큰 열전도계수 값을 나타내었다. 특히 18%의 비아 밀도를 형성시킨 기판은 열전도계수는 103(W/mK)로서 은(Ag) 재료만의 특성의 44%인 열전도계수에 도달하는 값을 나타내었다. 이러한 결과에서 살펴보면 패드를 형성시킨 0.2mm 비아의 경우에 비아밀도가 3%, 6%, 9%, 18%로 증가할 때 각각 35, 22, 20, 14로 열 임피던스가 감소하는 것으로 분석되었다.

표 1 커먼포지트 기판의 열전도도 값

Via density*		Measured		Calculated
		Only Via (W/mK)	Thermal PAD/Via (W/mK)	Mixing Rule
small Via	3%	-	-	15
	6%	6	32	27
	9%	9	53	40
	18%	19	67	77
large Via	3%	3	40	15
	6%	4	64	27
	9%	7	72	40
	18%	22	103	77

(\*: Via Density= Cross Section Area of via / Total Cross Section area)

4 겸로

비아가 포함된 LTCC 기판내의 특성을 분석하기 위해서 비아 밀도를 변화시킨 기판을 제작하여 기판의 열전도계수를 측정하였으며 계산을 통해서 열임피던스를 계산하였다. 비아가 내장된 기판은 비아의 밀도가 증가할수록 열전도도가 증가하였으며, 열방출 패드가 부가되면 열전도도 값은 효과적으로 증가하였고, 이로 인해서 열 임피던스가 크게 감소하였다. 이를 통해 세라믹과 thermal Via 및 패드로 구성된 구조는 열방출에 매우 효과적임을 확인하였다.

참고 문헌

- [1] Seung Mo Kim and Choon Heung Lee, "Efficient Approach to Thermal Modeling for IC Packages", J. Microelectronics & Packaging Soc., 6(2), 31-36(1999)
  - [2] 박성대, "Multichip Module 개발을 위한 LTCC 및 LTCC-M 기술", 마이크로전자 및 패키징 학회, 6(3), 25-35(1999)
  - [3] JEDEC SPEC, EIA/JESD 51-9 "Test Board for Area Array Surface Mount Package Thermal Measurements" ([www.jedec.org](http://www.jedec.org))
  - [4] Bor Zen Hong, "Finite Element Modeling of Thermal Fatigue and Damage of Solder Joints in a Ceramic Ball Grid Array Package", Journal of Electronic Materials, 26(7)(1997)