

## 알루미나를 매몰절연막으로 사용한 Silicon On Insulator

### Silicon On Insulator with Buried Alumina Layer

배영호, 권재우\*, 공대영\*, 권경욱\*, 이종현\*, S. Cristoloveanu\*\*, K. Oshima\*\*, 강민성\*\*\*  
위덕대학교 정보통신공학부, 경북대학교 전자전기컴퓨터공학부,  
IMEP ENSERG France\*\* (주)컴텍스\*\*\*

Young-Ho Bae, Jae-Woo Kwon\*, Dae-Young Kong\*, Kyung-Wook Kwon\*, Jong-Hyun Lee\*, S.  
Cristoloveanu\*\*, K. Oshima\*\* and Min-Sung Kang\*\*\*  
Uiduk Univ., Kyungpook National Univ., IMEP, ENSERG, France\*\*, COMTECS\*\*\*

#### Abstract

ALD(Atomic Layer Deposition)법으로 박막 알루미나를 형성한 후 웨이퍼 접합과 박막화 공정으로 알루미나를 매몰절연막으로 하는 SOI 구조를 제조하고 그 특성을 조사하였다. 알루미나 박막의 유전 특성과 실리콘과의 계면 특성은 C-V 측정으로, 단면 분석은 SEM(Scanning Electron Microscope)촬영으로 조사하였다. 알루미나와 실리콘을 접합하기 위하여 1100C에서 열처리를 행한 후 알루미나와 실리콘의 계면 상태 밀도는  $2.5 \times 10^{11}/\text{cm}^2\text{-eV}$ 였다. 그리고 SEM의 단면 분석과 AES(Auger Electron Spectroscopy)의 깊이 방향 분석을 통해서 매몰 알루미나층의 존재를 확인하였다. 알루미나는 실리콘 산화막보다 높은 열전도성을 가지므로 이를 매몰절연막으로 하여 SOI 구조를 제조하면 기존의 실리콘산화막을 매몰절연막으로 하는 SOI를 기판으로 하여 제조되는 소자보다 self heating 효과가 감소된 우수한 특성의 소자를 제조할 수 있다.

**Key Words** : SOI, Alumina, ALD, Bonding, Thinning

#### 1. 서 론

SOI 기판 상에 제작된 집적 회로 소자는 소자간의 완벽한 전기적 절연, 고집적도, 고속 동작성 그리고 저 소비전력의 장점을 가지고 있다. 최근에는 SOI를 이용한 소자의 제작이 상업화의 단계에 이르고 있으며 기존 실리콘 집적회로의 집적도의 한계가 임박함에 따라 SOI의 적용 분야는 점차 확대되고 있다. 그러나 SOI의 여러 가지 장점에도 불구하고 SOI가 가진 몇 가지 근본적인 문제점들이 있다. 이는 매몰절연막을 사용하고 있는 그 구조 자체에 기인하는 것으로써 self heating 효과와 floating body 효과가 그 대표적인 것이다. floating body 효과는 기판이 전기적으로 기판과 절연됨에 기인하는 기생효과이며 self heating는 매몰절연막으로 사용되는 이산화규소의 열전도성이 실리콘에 비하여 크게 떨어짐으로 인하여 동작 중인 소자에서 발생한 열이 외부로 방출되지 못하여 나타나는 현상이다[1].

최근 게이트 절연막을 고유전율 재료를 대체하려는 연구가 활발히 진행 중이며 그 중 ALD(atomic layer

deposition)법으로 성장된 알루미나 박막은 그 우수한 물성으로 차세대 게이트 유전체재료로 기대되고 있는 재료 중 하나이다. ALD법으로 성장된 알루미나는 실리콘과의 계면 특성이 우수하며 낮은 누설 전류 값을 가지는 등 우수한 특성을 가지고 있다[2],[3]. 한편 알루미나는 우수한 유전 특성을 가지며 동시에 열전도도가 실리콘 산화막보다 수십배 정도 큰 값을 가진다.

본 연구에서는 높은 열전도도를 가지는 알루미나막으로 SOI의 매몰산화막으로 사용되는 이산화규소막을 대체하여 SOI가 가진 근본적 문제점 중 하나인 self heating 효과를 감소시키고자 한다.

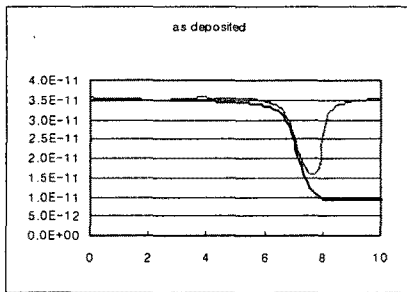
#### 2. 실험

시험 제조에 사용된 기판은 상용적으로 판매되고 있는 p형 (100) 방향의 SIMOS SOI 웨이퍼를 이용하였다. SIMOX SOI 웨이퍼를 사용한 이유는 단지 균일한 두께의 SOI 표면 실리콘막을 얻기 위한 것으로 양산에 적용될 경우에는 smart cut 공정[4]을 비롯한 기타의 기술로 해결될 수 있으므로 SOI 웨이퍼를 사용할

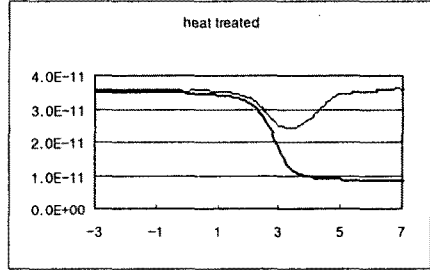
필요가 없다. 웨이퍼를 초기 세척한 후 ALD 공정을 이용하여 알루미늄 막을 성장하였다. ALD 반응을 위한 전구체로는 TMA와 H<sub>2</sub>O를 사용하였으며 반응 챔버의 구조는 traveling wave type ALD이었고 기판의 온도는 300C로 유지하였다. 이 웨이퍼를 다른 실리콘 웨이퍼와 직접 접합시켰으며 초기 접합 후 완전한 접착을 위하여 1100C에서 2시간 동안 질소 분위기로 열처리하였다. 이때 온도 상승률 및 하강율은 각각 5C/min 로 하였다. 접합 공정이 완료된 후 웨이퍼의 한쪽 면을 연마하여 약 3-5 마이크로 두께로 만들었으며 나머지 실리콘은 RIE를 이용하여 식각하여 매몰산화막이 식각 중지층으로 작용하도록 하였다. 매몰산화막에서 식각이 중지되면 이를 불산을 이용하여 식각하면 최초 SOI 웨이퍼의 표면실리콘막이 노출되고 매몰 알루미늄막을 절연막으로 하는 새로운 SOI 구조가 완성된다. 완성된 SOI의 특성은 먼저 매몰산화막과 기판과의 계면 분석을 위하여 CV 특성 측정을 하였으며 Keithley 590 CV analyzer 와 595 quasistatic C meter 를 이용하여 고주파 및 저주파 CV 특성을 조사하였다. 시편의 단면은 고배율 SEM(scanning electron microscope)을 이용하여 분석하였으며 AES 깊이 방향 분석을 통하여 원자 조성 분석을 행하였다.

### 3. 결과 및 고찰

그림 1은 알루미늄을 게이트로 하여 제작된 MIS 커패시터의 CV 특성을 측정된 결과이다. 그림 1(a)는 ALD로 알루미늄막을 성장한 후 고온의 열처리를 거치지 않은 시편의 특성을 나타낸 것이고 그림 1(b)는 웨이퍼 접착을 위한 1100C 2시간의 열처리 공정을 거친 시편의 특성을 측정된 결과를 나타낸 것이다. 그림에 나타난 바와 같이 열처리 전과 후 모두의 시편이 양호한 특성을 가지고 있음을 알 수 있다.



(a)



(b)

그림 1. 게이트 절연막으로 알루미늄을 사용한 MIS 커패시터의 C-V특성

(a) 열처리 하기 전 (b) 열처리 한 후

열처리 전과 후의 시편에 대하여 각각의 두께를 ellipsometry를 이용하여 측정하여 그 결과를 CV특성 분석에 활용하였다. 측정된 두께와 최대 커패시턴스값을 이용하여 구한 유전율은 열처리 이전에는 8.3의 값을 가지며 열처리 이후에는 7.5 정도로 감소하였다. 평탄대역 전압(flat band voltage)의 이동값으로부터 구하여진 유효 산화막 전하는 열처리 전  $1.4 \times 10^{12}/\text{cm}^2$ 에서 열처리 후  $6.3 \times 10^{11}/\text{cm}^2$ 로 감소되었다. 고주파 및 저주파 CV 측정값의 차이로부터 구하여진 계면상태밀도는 열처리 전  $8 \times 10^{10}/\text{cm}^2\text{-eV}$ 에서 열처리 후  $2.5 \times 10^{11}/\text{cm}^2\text{-eV}$ 로 증가하였다. 이 값은 실리콘과 실리콘 열산화막 사이의 그것보다는 다소 높으나 일반적으로 제조되는 SIMOX SOI 등에서 매몰산화막과 기판의 계면에서 나타나는 값과 비교해 보면 큰 차이를 나타내지 않는다.[5] 표 1은 이상의 CV특성 분석 결과를 요약하여 나타낸 것이다.

표 1 C-V 특성 분석 결과

	input data			calculated data			
시료	C <sub>max</sub> (pF)	C <sub>min</sub> (pF)	T <sub>oxide</sub> (nm)	유전 상수	V <sub>FB</sub> (V)	N <sub>eff</sub> ×10 <sup>12</sup> (/cm <sup>2</sup> )	D <sub>it</sub> ×10 <sup>11</sup> / (cm <sup>2</sup> -eV)
열처리 전	35	9	264	8.3	7.0	-1.4	0.8
열처리 후	36	9	233	7.54	2.65	-0.63	2.5

그림 2에서는 알루미늄을 매몰산화막으로 하는 SOI의 단면구조를 나타내는 SEM 사진이다. 그림에서 윗부분에서 순서대로 최초 기판으로 사용된 SIMOX 웨이퍼의 기판 / 매몰산화막 / 표면실리콘 / 알루미늄 / 실리콘 기판이며 알루미늄과 하부 실리콘 기판의 계면이 접합이 이루어진 부분이다.

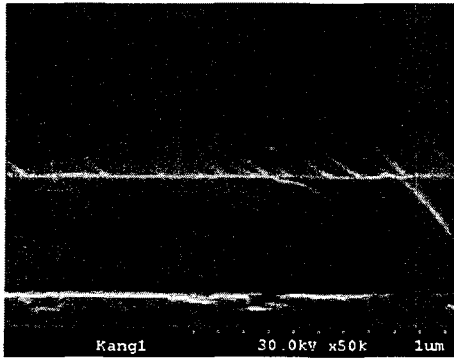


그림 2 알루미늄 층을 매물절연막으로 하는 SOI의 단면 SEM

그림에서 볼 수 있듯이 알루미늄 막이 연속적으로 우수하게 증착 되었으며, 웨이퍼 접합 표면에도 깨끗하게 잘 접합되었음을 확인할 수 있다.

그림 3은 매물된 알루미늄막의 원자 조성비를 분석하기 위하여 행한 AES 깊이 분석(depth profile) 결과이다. 원자 조성비의 정확도를 기하기 위하여 사파이어 기판을 표준 시편으로 하여 AES 시스템을 조율한 후 분석을 행하였으며 표면 실리콘층과 기판 사이에 알루미늄 막이 존재하고 이것의 조성비가 Al : O = 2 : 3 으로 잘 형성되어 있음을 확인 할 수 있다.

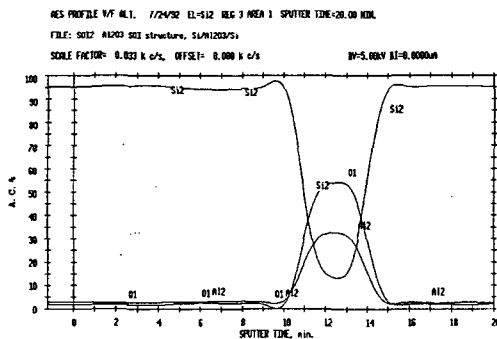


그림 3. 알루미늄 층을 가지는 SOI의 AES 분석

#### 4. 결론

본 연구에서는 ALD에 의한 알루미늄 성장법과 웨이퍼 접합 및 박막화 기술을 이용하여 매물된 알루미늄막을 매물 절연막으로 하는 SOI 웨이퍼를 제작하고 그 특성을 조사하였다. CV 특성 측정을 통하여 구하여진 계면상태밀도는  $2.5 \times 10^{11} / \text{cm}^2 \cdot \text{eV}$ 로써 실리콘 기판과 양호한 계면을 가지고 있었으며 단면 전자 현미경과 원자조성 분석을 통하여 양호한 매물 알루미늄 막이 형성되었음을 확인할 수 있었다. 알루미늄은 이산화규소에 비교하여 우수한 열전도성을 가지므로 이를

이용하여 SOI를 제조하면 기존의 이산화규소를 매물산화막으로 사용하는 SOI에 비하여 self heating 효과가 감소된 우수한 특성의 SOI 소자를 제조할 수 있을 것으로 믿어지며 SOI의 응용 분야를 더욱 확대시킬 수 있을 것으로 기대된다.

#### 참고 문헌

- [1] S. Cristoloveanu, Solid-State Electronics, 45, pp. 1403-1411, 2001
- [2] L. Manchanda et al., IEDM Tech. Dig., p. 605, 1988
- [3] A. Chin et al., IEEE VLSI Tech. Symp., p. 135, 1999
- [4] A. Auberton-Herve. Proc. 9th Int. Symp. SOI technology and devices, pp. 93-106, ECS, 1999
- [5] S. Cristoloveanu "Electrical characterization of SOI materials and devices, pp.145-184, Kluwer, 1995.