

AC PDP 단위셀의 방전 특성 기초 연구

A Study on the single cell discharge characteristics of AC PDP

심경렬, 신중홍*, 김동현, 이호준, 박정후
부산대학교 전기공학과, *동의대학교 전기공학과

K. R. Shim, J. H. Shin*, D. H. Kim, H. J. Lee, J. H. Park

Department of Electrical Engineering, Pusan National University

*Department of Electrical Engineering, Dong Eui University

Abstract

Effects of delay and panel temperature on the discharge time lag and the controllability of weak discharge mode were studied under single cell driving circumstances of ac PDP. It was found that sufficient number of priming particle is necessary for inducing weak discharge in ramp voltage driving. Discharge time lag was reduced dramatically under elevated panel temperature condition. It is speculated that decrement of discharge time lag at the high temperature is related to the reduction of diffusion loss of charged particles during the after glow.

1. INTRODUCTION

Plasma Display Panel(PDP)은 저기압 가스 방전에 서 발생된 자외선이 형광체를 여기 시킴으로써 발생 하는 가시광을 이용한 자체 발광형 표시소자이다. 현재 PDP는 대화면화가 용이하고 초박형 경량 구조로 대화면 평판 디스플레이로 각광 받고 있다. 하지만 AC PDP의 구동에 있어서 고정세화로 갈수록 야 기되는 가장 큰 문제점 중의 하나는 addressing에 소 요되는 시간이 길어짐으로써 상대적으로 display 기 간이 줄어들어 휘도의 저하를 가져올 수 있다는 것 이다. 이를 해결하기 위해 dual scan 방식을 사용하고 있지만, 이 경우에 drive IC 수가 증가하기 때문 에 비용이 증가하는 문제점을 가지고 있다.[1] 이를 해결하기 위하여 High speed addressing이 필요하다.

High speed addressing을 실현함으로써 addressing time을 줄이고, AC PDP의 저전력(Reduction of power), 저가격(Low cost), 고화질(Picture Quality), 고 휘도(High luminance)를 실현할 수 있다.[2][3] 이러한 고속 addressing을 실현하기 위해서는 먼저, 기초 방 전 특성을 연구할 필요성이 있다.

본 연구에서는 방전 후 휴지시간 변화에 따른 방 전 특성과 온도변화에 따른 방전 특성을 연구하였다.

2. EXPERIMENTAL

AC PDP의 기본 구조는 그림1과 같이 상, 하판 두 장의 유리 기판으로 구성되어 있다. 상판에는 ITO로 이루어진 방전 유지 전극이 있고, 그 위에 유전층이 유지 전극을 덮고 있으며, 방전시 이온 충격으로부터 이 유전층을 보호하기 위한 MgO박막이 E-beam 증착 기법에 의해 유전층 상에 증착 되어 있다. 그 리고, 하판에는 방전을 제어하기 위한 어드레스 전극 과 표면 방전에서 발생하는 진공 자외선을 가시광으로 변화하는 R G B 삼원색의 형광체가 도포 되어 있으 며, 인접 cell과의 구분을 위해 격벽이 형성되어 있다.

표 1은 test panel의 사양을 나타내고 있다.

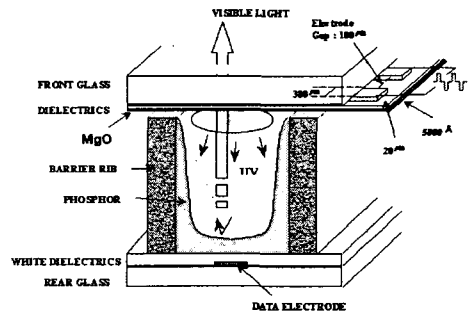


그림 1. AC PDP의 개략도

표 1. Test panel의 사양

Table 1. The specification of test panel

Bus 전극 폭	85 μ m
ITO 전극 폭	270 μ m
ITO 전극 간격	65 μ m
유전층 두께	40 μ m
MgO층 두께	5000 Å (E-beam 증착)
Barrier rib 폭	75 μ m
Barrier rib 높이	130 μ m
형광체 두께	20 μ m
Mixture gases	Ne+(6%)Xe

그림2는 본 실험에서 사용된 구동 파형을 나타내고 있다. 대항방전을 통하여 벽전하를 생성시키고, 표면전극사이에 충분한 pulse를 인가하여 1cell을 방전시켰다. 그 후, delay 시간을 변화하면서 실험파형(ramp파, 구형파)을 인가하였다. 측정 후 Reset구간을 두어서 Cell내부의 상태를 최대한 같은 상태로 하여 실험하였다.

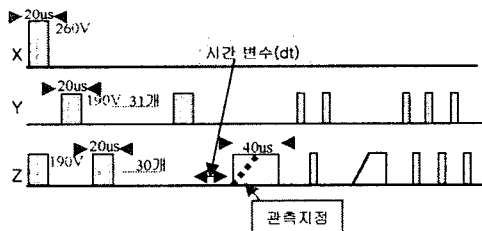


그림2. Driving Waveform

그림3은 펄스 전압 파형과 전류파형을 나타내고 있다. PDP 셀은 용량성 부하이기 때문에 전압을 인가할 경우 전압 상승 부에 충전전류 혹은 변위전류라고 칭하는 전류가 먼저 흐르게 되고 그 전류 성분에 의해 셀 내 전압이 확립되면 이후 방전에 의한 방전전류가 흐르게 된다. 그러나 방전전류는 전압 펄스의 상승 후, 어느 정도의 시간 늦음을 가지고 전류 파형이 나오게 된다. 이 시간 늦음을 방전늦음 시간(discharge time lag)이라 한다.[4] 방전전류는 current probe를 이용하여 oscilloscope 상에서 측정된다. Td은 oscilloscope 상의 인가전압 파형의 peak 치의 10% 지점에서 방전전류 peak 치의 rising 10% 지점까지의 시간으로 계산한다.

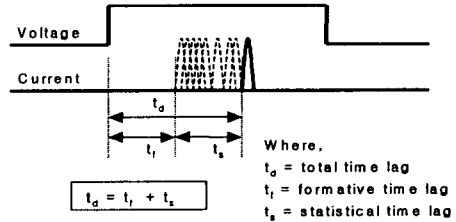


그림3. 방전 늦음(Discharge time lag)

앞서 논한 바와 같이 delay time은 방전전류에 의해서 정의되어진다. 그러나 단일 셀의 방전전류는 너무 적기 때문에 실제 측정하기가 어렵다. 그러므로 본 연구에서는 photo diode나 PMT(Photo multiplier tube)로 방전 시에 발생하는 미세광을 detect 하여 방전 전류와의 관계를 도출함으로써 delay time을 광파형으로서 평가하였다.

그림4는 약 7000개 셀에 대한 addressing 시의 광파형과 방전전류 파형의 관계를 나타내고 있다. 광파형의 peak time, 전체 delay 및 분산이 전류파형과 유사함을 알 수 있다. 그러므로 본 연구에서는 방전 전류를 측정하지 않고 단일 셀의 방전 광파형을 정밀하게 detect 하여 delay time을 추정할 수 있었다.[5][6] 이에 따라 본 연구에서는 high sensitive light detector로서 Hamamatsu 사의 APD module을 사용하였다. APD module은 avalanche photo-diode(APD)와 temperature compensate bias circuit 및 low noise I-V amplifier circuit로서 구성되어 있어 각 셀에서 발생하는 미세 광을 측정하기 용이하게 설계되어 있다.[7]

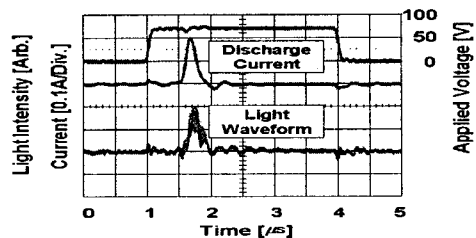


그림 4 Addressing 방전 시 전류와 광 파형의 관계
Fig. 4 A typical relationships between addressing discharge current and light waveform.

그림5는 실험 장치의 구성도 이다. 실험 장치는 크게 7인치 panel과 panel의 주위 온도를 제어할 수 있는 고온조, 그리고 구동회로 부분으로 구성되어 있다. 고온조는 panel의 주위 온도를 40 $^{\circ}$ C~90 $^{\circ}$ C까지 가변시킬 수 있으며 설정 온도에서 PWM제어를 통해 1 $^{\circ}$ C미만의 오차를 가지도록 제작하였고, 외부에서 panel의 방전상태를 관측하기 용이하도록 상부면에 관측 창을 두었다. 구동회로 부분은 signal 발생

부와 전압 공급부, 그리고 *analog switching* 부로 구성되어 있다.

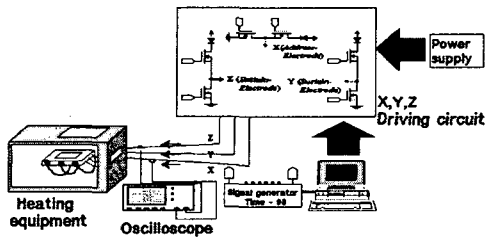


그림 5. 실험 장치의 개략도

그림2의 실험 파형을 *test panel*에 인가하여 1cell을 구동하였다(Red). 먼저 *panel* 주위 온도가 상온(18°C) 일 때의 광을 측정하고, *panel*의 주위 온도를 고온(70°C)으로 했을 때 상온과 동일 전압 하에서의 방전 광파형을 측정하였다.

3. RESULTS AND DISCUSSION

delay 시간을 변화하여 Ramp파를 인가하면 두 가지 형태의 방전광파형이 관측된다.

그림 6은 그러한 방전광파형을 나타낸 것으로 (a)는 약방전이 일어난 것이고, (b)는 강방전이 일어난 것이다. 이러한 약방전이 일어나는 이유는 앞선 방전에서 생성된 priming입자가 많을 경우 낮은 과전압에서 방전이 일어나, 약방전이 되는 반면, priming입자를 충분히 확보하지 못한 경우, 높은 과전압에서 방전이 일어나 강방전이 된다. 일반적으로 Ramp 파형은 약방전을 유도한다. 하지만, 충분한 Priming입자를 확보하지 않을 경우 강방전도 일어난다.

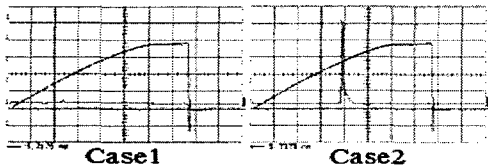


그림 6. Ramp파형 인가시 방전 모드

그림7은 Ramp파형을 인가하였을 때 나오는 강방전, 약방전의 두개 Case의 확률을 구한 것이다. 즉, 약방전과 강방전의 비율을 더하면 100%가 나오게 된다. 이러한 실험을 상온과 고온에서 측정하였다.

그림 7에서 상온인 경우, 약 25us까지는 약방전이 다수를 이루고 있지만, 그 이후에는 강방전이 다수를 이룬다. 고온이 되면서 약방전이 약30us까지 주를 이루고 있다. 이는 priming입자들이 방전에 미치는 시간을 의미한다. 즉, 이 시간까지는 priming입자들이 충분히 존재함을 의미한다.

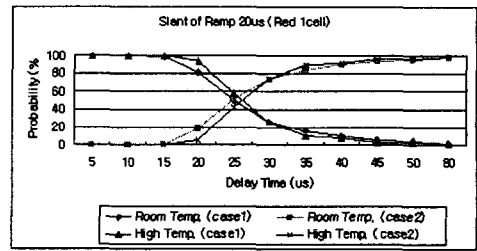
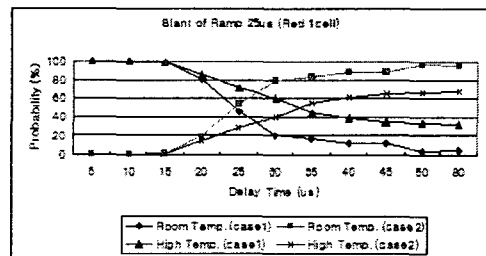
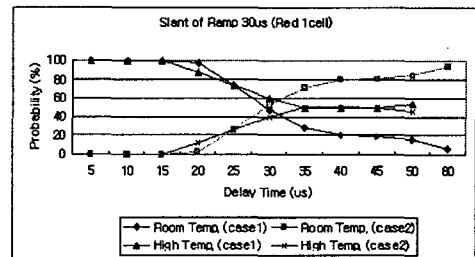


그림7. 휴지시간에 따른 Red 1cell의 방전특성

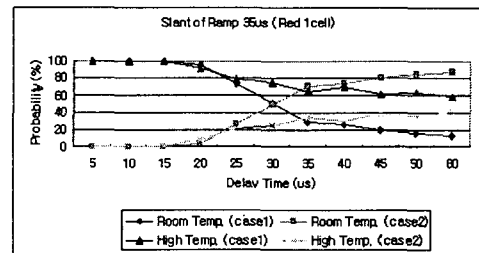
그림8은 Ramp의 기울기를 변화하여 측정한 방전 특성이다. 기울기가 커짐에 따라, 고온에서 약방전은 상온에 비해 훨씬 오래 지속됨은 알 수 있다. 이는 상온에 비해 고온에서 diffusion loss가 감소하여 오랫동안 Priming입자가 존재함을 의미한다. 실제, ADS 구동시 주위온도가 상승할 경우, 오방전이 발생하는데, 이 실험의 결과로 추정해보면, Reset구간에서 상온과 비교하여 상대적으로 약한 방전을 발생하여 Data전극에 충분한 벽전하를 쌓지 못하여 Address구간에서 오방전이 발생한다고 생각되어진다.



(a). Ramp기울기 25us인 경우.



(b). Ramp기울기 30us인 경우.



(c). Ramp기울기 35us인 경우.

그림8. Ramp 기울기 변화에 따른 방전특성

그림 9은 상온과 고온에서 휴지시간 변화에 따른 방전늦음시간 평균값을 구하여 밀수를 자연수로 하는 자연 로그-로그 그래프를 구한 것이다. 상온에서 휴지시간 약30 μ s부터 평균 늦음시간이 증가하여 약 100 μ s까지 급격히 증가한다. 그 후, 휴지시간이 증가함에 따라 낮은 기울기를 가지고 방전늦음시간 평균값이 증가한다. 고온에서는 상온에 비해서 늦음시간이 짧다. 방전늦음시간이 짧아지면서, jitter도 줄어듦을 볼 수 있다. 또한, 고온에서는 휴지시간이 증가함에 따른 방전늦음시간의 변화가 상온에 비하여 변화는 폭이 적다. 즉, 상온에 비하여 고온에서의 방전늦음시간은 훨씬 짧게 나오며, jitter폭 또한 줄어들었다. 하지만, 기울기가 변화하는 변곡점은 상온과 고온이 비슷하게 나왔으며, 이 변곡점이 *priming* 입자의 Life Time이라 생각된다.

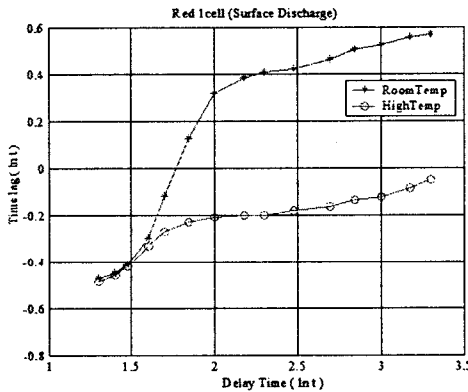


그림9. 휴지시간 변화에 따른 방전늦음시간

그림10은 이웃 Cell의 방전으로부터 Priming 입자를 공급받는 상태의 방전늦음시간을 측정한 그림이다. 그림10(a)의 경우보다, (b)의 경우 방전늦음시간의 평균값이 줄어들었다. 각각의 경우 상온과 고온에서의 방전늦음시간을 그래프로 그린 것이 그림11이다.

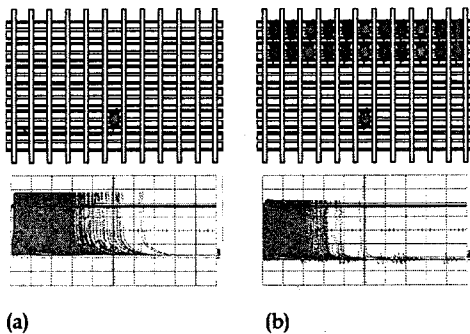


그림10. Pulse and light output under (a) isolated and (b) non-isolated condition.

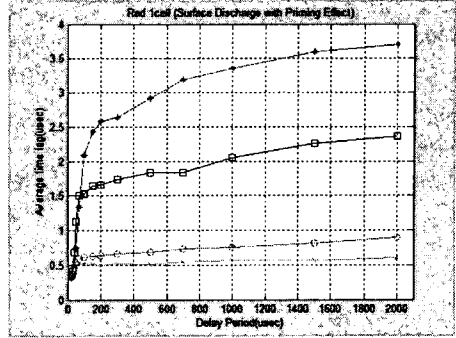


그림11. Effects of priming particles from neighboring cells.

4. CONCLUSION

본 논문에서는 AC PDP 단위셀에서 면방전 (Surfacing Discharging) 후, 휴지시간을 변화시키면서 실험 파형을 인가하였다. 이때 실험파형을 Ramp형으로 인가할 경우, 강방전, 약방전의 두가지 방전 Case가 나오는데 총500펄스를 인가하여 각 방전의 비율을 구하였다.

그 결과 휴지시간 약25~30 μ s에서부터 강방전의 비율이 약방전의 비율보다 높아지기 시작하였다. 이 시간점을 *priming*입자가 방전에 영향을 미치는 시간으로 생각된다. 한편, 구형파를 인가하여 방전늦음시간을 측정하였을 경우에는 휴지시간 약 30 μ s에서 방전늦음시간이 급격히 증가하기 시작하여 약100 μ s에서는 다시 낮은 기울기를 가지며 증가하였다. 이 또한, 이 시점까지 *priming*입자가 충분히 존재하여 방전에 영향을 미치고 있다고 생각된다.

상온과 고온을 비교하였을 경우, 상온에 비하여 고온에서 방전늦음시간이 현저히 줄어들음을 확인하였다. 또한, jitter폭도 줄어들음을 확인하였다.

이러한 휴지시간 및 온도에 관한 기초연구를 통하여 High Addressing을 실현되길 바란다.

REFERENCE

- [1] A. Sobel, "Big, Bright, and Beautiful", Information DISPLAY(SID), Vol. 14, No. 9, pp. 26-28, 1998
- [2] K. Sakita et al, SID01 Digest, p1022, 2001
- [3] J. Y. Yoo et al, SID01 Digest, p798, 2001
- [4] L. B. Loeb, Rev. Mod. Phys, vol 20, no.1, p151, 1948
- [5] S. H. Lee et al, JID Vol2, No2, p39, 2001
- [6] C. H. Park et al. IEEE TRANSACTIONS ON ELECTRON DEVICES vol 48, NO.10, 2001
- [7] Hamamatsu. APD Module. Hamamatsu. Japan: Hamamatsu Photonics. 2001. pp.2-9.