

집중소자를 이용한 소형화된 방향성 결합기 설계

°용 광 성, 육 종 관
연세대학교 전기전자공학과
E-mail : dragonflight@lycos.co.kr

Design of Miniaturized Directional Coupler Utilizing Lumped Element

°Kwang-Seong Yong, Jong-Gwan Yook
Dept. of Electrical and Electronic Eng. Yonsei University

Abstract

In this paper, a miniaturized directional coupler utilizing lumped element is proposed as a interdigital capacitor. The traditional miniaturization technique of transmission line realized a utilizing MIM(Metal-Insulator-Metal) capacitor on CPW(Coplanar Waveguide). However, we present a simplified design procedure without additional manufacturing process utilizing interdigital capacitor on microstrip with ease of design. The similar characteristics between the conventional directional coupler with $\lambda/4$ transmission line and the miniaturized directional coupler with $\lambda/8$ transmission line are validated through simulation and measurement results. Miniaturization rate of total size is about 25% while coupled line is about 60%. As a result, this proposed directional coupler can reduce the size of mobile communication system at 2 GHz.

Key words : Miniaturized, Directional coupler, Interdigital capacitor

I. 서 론

최근 정보통신 기술이 급속히 발전함에 따라 무선 통신 영역이 점점 확대되고 있다. 특히 이동 통신과 같은 무선 통신의 이동성이 강조되고 있으며 기존의 음성뿐 만 아니라 인터넷 등의 데이터 전송을 위한 광대역 고속 통신 또한 중요한 부분으로 자리잡고 있다[1]. 더욱 이 이러한 이동성의 편의를 위하여 시스템의 소형화가 대두되었고 이에 따라 소자의 크기와 성능에 있어서도 새로운 기술에 대한 필요성이 급속히 증가되고 있다. 따라서 모든 무선 통신 시스템 장치가 소형화됨으로써 사용되는 단일 소자 및 전송선로의 소형화가 필수적이다.

일반적으로 집중소자 및 분산소자를 이용한 단일 소자 및 전송선로의 소형화 기술은 크게 capacitance와 inductance를 이용하여 구현되는데 inductance의 경우 CPW 상에서 ACPS(Asymmetric Coplanar Stripline) series stub를 이용하여 구현하며[2][3], capacitance의 경우 MIM capacitor를 이용한다[4][5]. 다층 세라믹 기

술을 적용한 LTCC(Low Temperature Cofired Ceramic)로 작은 칩 사이즈 형태의 구조를 갖게 되는 연구[6]도 진행 중이다.

이러한 방법들 중에서 MIM capacitor를 이용시는 소형화에 필요한 capacitance를 자유롭게 여러 가지 파라미터들을 조정하여 얻을 수 있으나 높은 유전율을 갖는 유전체의 연구, MIM capacitor를 기판상에 연결하는 추가적인 작업 및 전송선로의 특성 임피던스 차이나 소형화에 필요한 요구되는 capacitance 차이에 따른 각 경우의 수에 대한 설계와 공정이 필요하고 일반적으로 CPW 상에서만 구현 할 수 있다는 단점이 있었다. 본 논문에서는 위와 같은 단점을 해결하면서 소형화에 필요한 capacitance를 얻기 위해 전송선로만으로 구성되며 단일 평면상에 구현될 수 있는 집중소자인 interdigital capacitor를 사용하여 소형화에 필요한 capacitance를 얻어 일반적인 $\lambda/4$ 길이를 갖는 방향성 결합기를 $\lambda/8$ 길이를 갖는 방향성 결합기로 소형화하였다. 모의실험은 유한요소법(Finite Element Method ; FEM)을 기반으로 한 3D RF(Radio Frequency) 모의실

험 툴을 사용하였고 모의실험과 측정결과를 비교함으로써 interdigital capacitor를 이용한 소형화된 방향성 결합기가 설계 가능하다는 것을 확인 할 수 있었다.

II. 본 론

표 1. 설계 사양

Microstrip		
기판	도체	물질 Copper(5.8×10^7 S/m)
	두께	0.035 mm
유전체	물질	TLY-Laminate(2.33)
	두께	0.635 mm
	탄젠트 손실	0.0009
방향성 결합기	동작 주파수	2 GHz
	결합량	-10 dB
	격리도	-15 dB

본 논문에서 사용된 설계 사양은 표 1과 같다. 기판은 TACONIC사의 woven fiberglass fabric coated TLY-Laminate 기판인 microstrip TLY-3A-0250-C1/C1으로 도체는 copper(5.8×10^7 S/m), 두께는 0.035 mm이며, 유전체는 유전율 2.33, 두께는 0.635 mm, 탄젠트 손실 0.0009이다. 또한, 방향성 결합기는 동작 주파수 2 GHz대에서 결합량 -10 dB, 격리도 -15 dB 이하이다.

2-1 일반적인 방향성 결합기 설계

소형화된 방향성 결합기를 설계하기 위해서는 우선 설계 사양에 맞는 일반적인 $\lambda/4$ 길이를 갖는 방향성 결합기를 설계하여야 한다. 그림 1에서 보는 바와 같이 일반적인 방향성 결합기는 $\lambda/4$ 길이를 갖는 전송선로의 상호간격(S')과 길이(L')에 의해서 결합량이 조절된다. Port 1은 input port이며 port 2는 through port로서 결합량에 따라 다소 손실이 생길 수는 있으나 전력의 대부분이 통과된다. Port 3는 coupled port로서 전력의 일부분을 추출하고 마지막으로 port 4는 isolated port로서 통상 전력이 반사되어 되돌아오지 않도록 50 Ohm 저항을 연결하여 접지 시킨다.

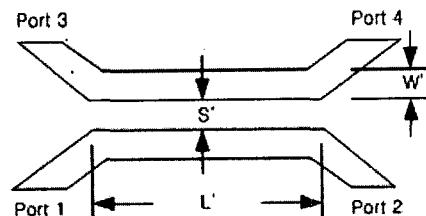


그림 1. 방향성 결합기의 기본

2-2 소형화에 필요한 capacitance 계산

그림 2 (a)에서 보는 바와 같이 $\lambda/4(\pi/2)$ 길이를 갖는 전송선로의 ABCD 매트릭스와 그림 2 (b)에서 보는 바와 같이 2개의 병렬 capacitance를 갖는 소형화된 전송선로 ABCD 매트릭스는 같다. 따라서 두 ABCD 매트릭스를 이용하여 소형화된 전송선로의 특성 임피던스와 병렬 capacitor의 capacitance는 다음과 같은 식으로 유도된다[7].

$$Z = \frac{Z_c}{\sin \Theta} \quad (1)$$

$$C = \frac{\cos \Theta}{w Z_c} \quad (2)$$

여기서, Z_c , Z , Θ , w 그리고 C 는 $\lambda/4$ 길이를 갖는 전송선로의 특성 임피던스, 소형화된 전송선로의 특성 임피던스 및 전기적 길이, 각 주파수 그리고 소형화에 필요한 병렬로 연결된 capacitance이다.

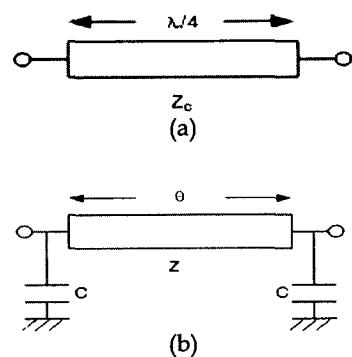


그림 2. (a) $\lambda/4$ 길이를 갖는 전송선로
(b) $\lambda/4$ 길이를 갖는 전송선로와 동일한
소형화된 전송선로

본 논문의 사양에 따라 2 GHz 대역에서 일반적인 $\lambda/4$ 길이를 갖는 방향성 결합기의 coupled line 폭이 1.5 mm이므로 독립적인 전송선로로 생각했을 경우

역으로 계산하면 coupled line의 특성 임피던스(Z_c)는 56.87Ω 이라는 것을 알 수 있다. 따라서, $\lambda/8$ 의 길이를 갖는 소형화된 방향성 결합기가 되기 위한 coupled line의 특성 임피던스와 병렬 capacitance는 식(1)과 식(2)에 의해 80.43Ω 과 0.989 pF 임을 계산 할 수 있다.

2-3 Interdigital capacitor 모델링과 등가 회로의 구성 요소 최적치 도출

Interdigital capacitor는 일반적으로 1 pF 보다 작은 값을 사용할 때 이용되며[8], 단일 소자 및 전송선로와 단일 평면으로 구성되고 매칭 회로나 필터에 주로 사용된다[9]. 따라서 그림 3에서 보는 바와 같이 finger의 수 (n), finger의 길이(L), finger의 폭(W), finger간의 거리(S) 등의 파라미터를 이용하여 모델링 후 모의실험을 시행한다.

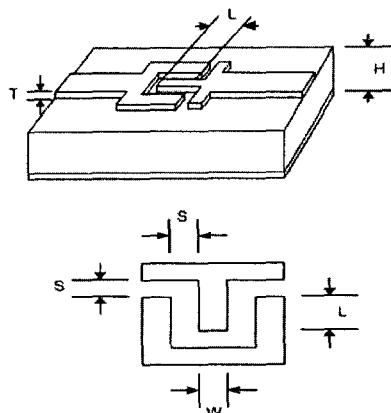


그림 3. Interdigital capacitor 구조

본 논문에서 유전체 높이(H)와 도체두께(T)는 기판 사양에 의해 결정되고 finger간의 거리와 finger의 폭은 Sunhayato사의 에칭 기계 ES-600 사양에 따른 에칭 한계 폭인 0.2 mm 로 고정된 값을 갖게 했으며 finger의 길이와 finger의 수에 변화를 주어 필요한 capacitance를 얻을 수 있게 한다. 단, 방향성 결합기의 소형화 특성과 소형화에 필요한 capacitance를 얻기 위해서 finger의 길이와 finger의 수에 대한 trade-off로 인하여 최적의 finger 길이는 5.5 mm 로 고정하고 finger의 수 변화에 따라 모의실험을 실시하였다.

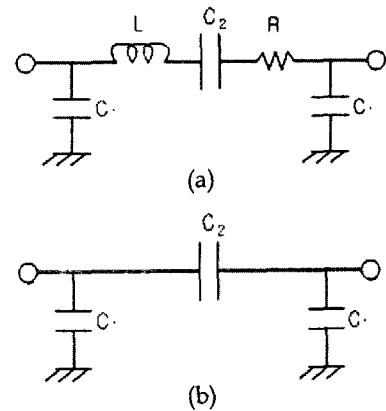


그림 4. (a) Interdigital capacitor 등가 모델
(b) 단순화된 interdigital capacitor 등가 모델

그림 4 (a)에서 보는 바와 같이 기존의 interdigital capacitor 등가모델[9]을 그림 4 (b) 와 같이 단순하게 수정하여 모델링한 interdigital capacitor의 모의실험 결과 값을 circuit 모의실험 툴에 의해 C_1 과 C_2 에 대한 값을 optimization한다. 그리고 추가적으로 tuning 기능을 활용, 동작 주파수대의 최적치를 도출한다. 소형화에 필요한 capacitance는 C_2 의 값이므로 finger의 수 변화에 따른 interdigital capacitor의 C_2 변화는 그림 5와 같다.

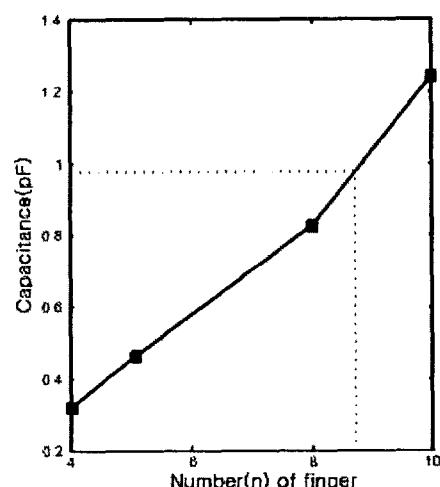


그림 5. Finger의 수(n)에 의한 C_2 의 변화량

그림 5에서 알 수 있듯이 소형화에 필요한 capacitance인 0.989 pF 값을 갖는 finger의 수는 9개라는 것을 구할 수 있다. 여기서 중요한 사항은 finger의 수를 구하였을 때 반드시 finger의 수를 짹수로 갖게 하여야 한다는 것이다. 이것은 interdigital capacitor의

finger가 그림 4의 C_2 를 갖기 위해서는 finger간에 기(odd) 모드가 되었을 때 electric wall에 의해 $2C_2$ 가 되기 때문이다. 따라서 본 논문에서는 finger의 수를 근사치인 8개로 정한다.

2-4 $\lambda/8$ 길이로 소형화된 방향성 결합기 구현

일반적인 방향성 결합기에 interdigital capacitor를 구현하여 소형화된 방향성 결합기를 설계하기 위해서는 2-3절에서 언급한 기 모드의 특성에 따라 finger의 수를 반인 4개로 나누어 coupled line 양 끝단에 그림 6과 같이 interdigital capacitor를 $\lambda/8$ 로 소형화된 방향성 결합기에 구현한다. 기본적으로 소형화된 방향성 결합기의 파라미터를 갖고 모의실험을 실시한 후 동작 주파수대에서 방향성 결합기의 주요 파라미터인 coupled line의 길이, 폭 그리고 간격을 조정하여 정합한다.

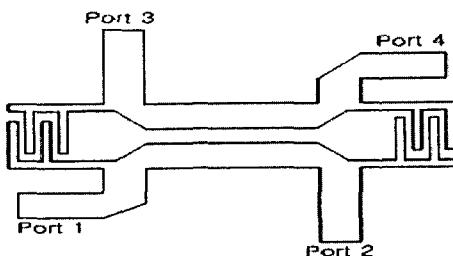


그림 6. Interdigital capacitor를 이용하여 소형화된 방향성 결합기 기본 구조

또한, 측정시를 고려하여 50 Ohm line은 네 방향으로 port를 설정하고 port 2와 port 3의 위상차를 정확히 측정하기 위해 microstrip 기판상에서의 discontinuity bend(right-angled corner)가 없는선로로 지정한다.

III. 제작 및 측정 결과

제작 및 측정시 사용된 부품 및 장비는 다음과 같다. 에칭 기계는 Sunhayato사의 ES-600을 사용하였고 커넥터는 기가레인사의 super SMA series인 PSF-S00 타입을 사용하였으며 측정장비는 Agilent Technologies사의 network analyzer ENA series 중 E5017B를 사용하였다.

그림 7에서 보는 바와 같이 산란계수와 위상차가 모의실험과 측정 값 모두 거의 유사함을 볼 수 있다. 동작 주파수 대역에서 S_{21} 과 S_{31} 은 각각 -0.9 dB와 -10 dB 내외의 값으로 모의실험 및 측정치가 유

사하며 S_{11} 도 큰 차이를 보이지 않았다.

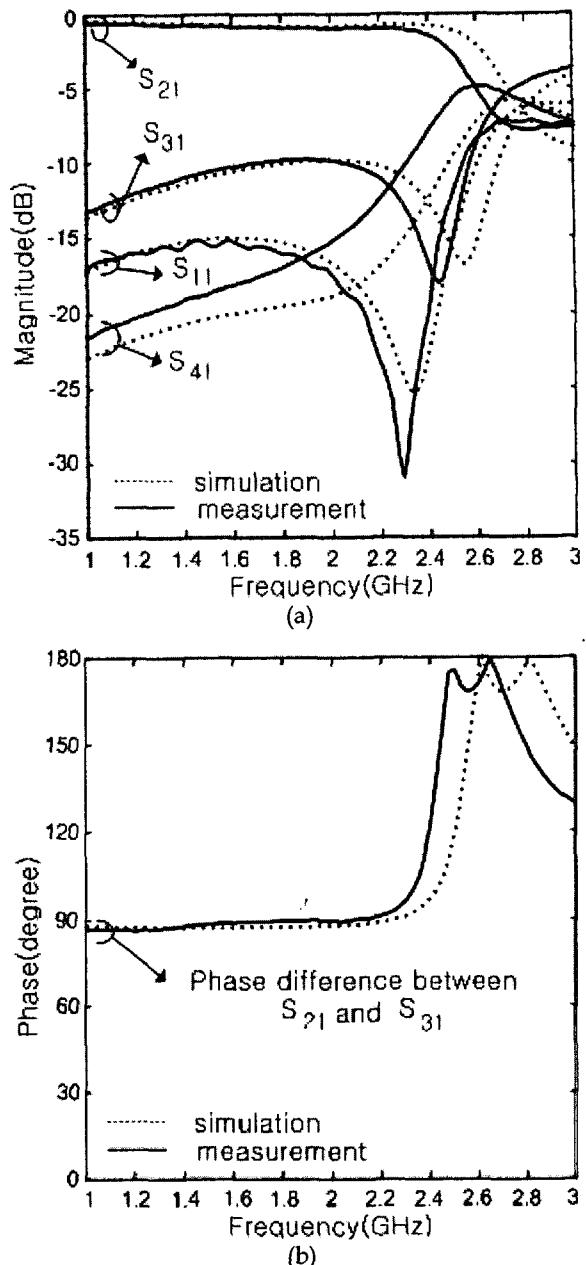


그림 7. (a) 모의실험과 측정된 산란계수
(b) 모의실험과 측정된 위상차

다만 S_{41} 의 경우 측정치가 모의실험값 보다 약 3.5 dB 정도 높게 측정되었는데 격리도 -15 dB 이하의 값으로 사양에 부합되는 격리도를 볼 수 있었다. 특히, port 4에 50 Ohm 저항을 연결시에는 S_{21} 과 S_{31} 의 영향은 거의 없이 S_{11} 과 S_{41} 의 값이 2 ~ 3 dB 정도 낮아지는 것을 확인 할 수 있었다. S_{21} 과 S_{31} 의 위상차 역시 약 89° 로 방향성 결합기 위상차 90° 의 특성을 정확히 갖고 있다.

소형화율은 interdigital capacitor가 coupled line 양 끝단의 외부로 나와 있어 전체적인 소형화율은 $4.5\text{ mm} \times 5.9\text{ mm}$ 에서 $4.5\text{ mm} \times 4.4\text{ mm}$ 로 약 25%이지만 coupled line은 27.5 mm 에서 11.5 mm 로 약 60% 감소하였다. 그러나 소형화된 방향성 결합기는 전체적으로 동작 주파수대에서 일반적인 방향성 결합기의 특성을 정확히 갖고 있다. 그럼 8은 실제 제작된 $\lambda/8$ 길이로 소형화된 방향성 결합기이다.

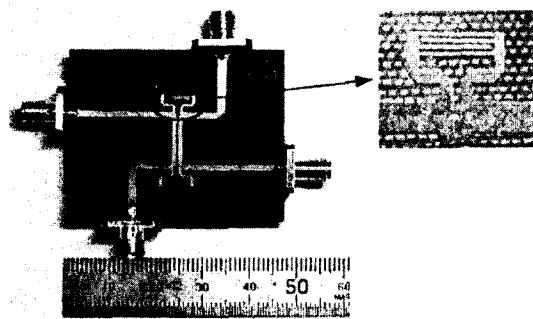


그림 8. 실제 제작된 소형화된 방향성 결합기

IV. 결 론

본 논문에서는 집중소자인 interdigital capacitor를 이용하여 일반적인 $\lambda/4$ 길이를 갖는 방향성 결합기의 특성을 보이는 $\lambda/8$ 길이를 갖는 소형화된 방향성 결합기를 설계 하였다. 이제까지 연구되어온 capacitor를 이용한 소형화 기술은 접지면과의 연결이 용이한 CPW상에서 MIM capacitor를 이용하였다. 뿐만 아니라 Wilkinson power divider나 Branch-line 그리고 Rat-Race 하이브리드 같은 전송선로가 다른 전송 선로에 결합되어 영향을 주지 못하는 소자를 대상으로 연구되어 왔다. 하지만 본 논문에서는 MIM capacitor 대신 단일 평면에서 구현되며 전송선로만으로 구성되는 interdigital capacitor를 이용하여 소형화에 필요한 capacitance를 구현하였고 설계가 용이한 microstrip 기판에서 전송선로의 결합에 의해서 구현되는 방향성 결합기를 소형화 하였다. 또한, 설계 절차를 체계적이고 용이하게 할 수 있도록 각 단계별 절차를 명시하였다. 이는 RF 설계자들에게 자유로운 회로 설계 구현을 가능하게 함으로써 설계의 어려움으로부터 극복할 수 있는 효과적인 방법이 될 수 있을 것이다.

V. 참고문헌

- [1] 위상혁, 김정민, 유태훈, 육종관, 박한규, “균일한 슬롯 폭을 갖는 5 GHz 대역 보우타이 형태의 미엔더 슬롯 안테나,” 한국전자파학회논문지, 제13권, 제8호, pp. 769~776, 2002년 9월.
- [2] Khelifa Hattak, Tony Laneve, and Malcolm G. Stubbs, “Size-Reduction Techniques for CPW and ACPS Structures,” *IEEE Transaction on Microwave Theory and Techniques*, Vol. 30, No. 11, pp. 2112~2116, November 2001.
- [3] Khelifa Hattak, C. J. Verver, M. G. Stubbs, and G. A. Morin, “A Novel Compact Uniplanar MMIC Wilkinson Power Divider With ACPS Series Stubs,” *Microwave Symposium Digest, 2003 , IEEE MTT-S International*, Vol 1, pp.59~62, June, 2003.
- [4] Tetsuo Hirota, Akira Minakawa, and Masahiro Muraguchi, “Reduced-Size Branch-Line and Rat-Race Hybrids for Uniplanar MMIC’s,” *IEEE Transaction on Microwave Theory and Techniques*, Vol. 38, No. 3, pp. 270~275, March 1990.
- [5] Maximilian C. Scardelletti, George E. Ponchak, and Thomas M. Weller, “Miniaturized Wilkinson Power Dividers Utilizing Capacitive Loading,” *IEEE Microwave and Wireless Components Letters*, Vol. 12, No. 1, pp. 6~8, January 2002.
- [6] 송택영, 이상현, 김영태, 천창율, 박준석, “평행 결합선로 이론에 근거한 새로운 집중 소자형 방향성 결합기 해석 및 설계,” 2002년도 한국전자파학회 종합학술발표회 논문집, Vol. 12, No. 1, pp. 157~160, 11월, 2002.
- [7] Inder Bahl and Prakash Bhartia, *Microwave Solid State Circuit Design*, John Wiley & Sons, Inc., Hoboken, New Jersey, Second Edition, pp. 193~195, 2003.
- [8] K. C. Gupta, Ramesh Garg, Inder Bahl, and Prakash Bhartia, *Microstrip Lines and Slotlines*, Artech House, Inc., Boston · London, Second Edition, pp. 132, 1996.
- [9] Sadhir, V. K., I. J. Bahl, and D. A. Willems, “CAD Compatible Accurate Models of Microwave Passive Lumped Elements for MMIC Applications,” *Int. J. Microwave and Millimeter-Wave Computer Aided Engineering*, Vol. 4, No. 2, pp. 148~162, April 1994.