L-C Library 박막 소자의 제조와 특성에 관한 연구

김인성, 민복기, 송재성
한국전기연구원 전자기소자연구그룹

The study on Characteristics and Fabrication of L-C Library components

In-Sung Kim, Bok-Ki Min, Jae-Sung Song
Korea Electrotechnology Research Institute

Abstract

In this work, the preparations and characteristics of capacitors and inductors for RF IC as a integrated devices are investigated. These kinds of capacitors and inductors can be applicable to the passive components utilized in voltage controlled oscillator(VCO), low noise amplifier(LAN), mixer and synthesizer for mobile telecommunication of radio frequency band(900 MHz to 2.2GHz), and in a library of monolithic microwave integrated circuit(MMIC). The results show that these inductors and capacitors array for RF IC may be applicable to the RF IC passive components for mobile telecommunication.

Key Words : Passive integration, Capacitors, Inductors, L-C Library, Passive components, Thin film,

1. 서 론

수동소자(passive element) 부품의 기술적 추이는 다양한 전자기적 특성을 어떻게 정확히 구현하여 부품화 하느냐에 주안점을 둔 삽입형 벌크(bulk) 형태가 주류를 이루었다. 그러나 1990년대 이후부터는 전자 시스템의 소형화, 특히 포켓용 포털 시스템(portal system)과 데이터 프로세싱 시스템에서는 높은 통신 주파수와 전기 자기적 소자의 소형화에 대한 요구가 증가하게 되었다. 이러한 요요구 증가로 인해 전자회로의 소형화는 능동소자의 크기 축소와 기능의 증가도 함께 이루어졌다. 수동소자의 크기 축소는 아날로그/디지털 회로로 이루어진 경우 70% 정도가 수동소자로 만들어진 회로에서 중요한 역할을 하고 있다. 이렇게 소형 경량화가 급격히 진행됨에 따라 삽입실장(insert mounted component)에서 작업효율의 향상을 위한 표면실장(surface mounted device)에 이르게 되었으며, 이를 위해 소형칩 부품들이 속속 개발되고 있다. 칩 형태에서 벌크 형태가 아닌 3차원적으로 적층하고 전극을 인쇄하여 구성하는 적층기술의 실용화를 통한 부품의 소형화가 빠른 속도로 진행되고 있다. 대부분의 소형 정보·통신기기에 있어서 이러한 수동소자가 차지하는 비율이 전체 기판 면적의 50~70 %나 되어 소형화에 큰 걸림돌이 되고 있다. 특히 IMT 2000 사업에 의해 파생되는 수동소자의 경우 집적화, 소형화, 고주파화, 고성능화의 필요성이 더욱 증대되고 있으며, 이 기술은 개별 수동소자를 조합하여 응용하는 기술, 수동소자가 내장된 다층 기판(multi-layer board, MLB) 제조 기술과 더불어 향후 휴대용 정보·통신 분야의 기술진보에 크게 기여할 것으로 기대되는 핵심 기반기술이다[1, 2, 3].

본 연구에서는 박막형 L C 개별 소자를 제조하고 특성을 파악하여 수동소자 집적화를 위한 L-C 라이브러리(library)를 설계하였으며, 이를 마스크로 제작하여 Si-O_2 기판위에 L-C 라이브러리를 제조하였다. 제조된 소자의 임피던스를 측정하여 수동소자 집적화의 기본 데이터베이스와 이를 응용한 디바이스의 라이브러리를 확립하고자 하였다.

2. 실 험

2.1 소자의 설계

개별소자는 커패시터 어레이 및 네트워크를 위한 초기 설계이므로 적용될 고주파 회로에 맞추어 1.8~2.2 GHz 영역의 정격용량을 기준으로 하고, 선행 연구를 통하여 얻어진 결과에 따라 표 1과 같은 변수를 산출해 적용하였으며, 각각 커패시터와 인덕터를 3의 어레이(array)가 하나의 라이브러리가 되도록 설계하였다[5, 6, 7].

표 1. 개별소자 설계를 위한 물리적 변수.

parameter [unit]	physical means	value
H_s[μm]	substrate thickness	550
T_s[Å]	transmission thickness	1000
ε_r	dielectric constant (substrate)	12.5
ε_r	dielectric constant (tantalum oxide)	22.3
d[Å]	dielectric thickness	540
Φ[mm]	electrode radius	400~600 (μm^2)

2.2 제조 공정

스퍼터링 방법으로 증착된 NiFe/SiO_2-p 위에 도선과 전극은 구리(Cu)를 2000 Å 정도 증착하였다. 증착된 박막과 도포할 감광막의 접착력을 향상시키기 위하여 먼저 HMDS(hexamethylisalane)을 도포한 후 스핀코팅기를 이용하여 음성 감광제(phtoresist AZ 1512)를 1.2 μm 정도의 두께로 균일하게 도포시켰다. 도포된 감광제의 용매를 증발시킨 후 100 ℃에서 60초간 소프트 베이킹(soft baking)한 후 노광하였다. 노광은 하부전극 모양이 형성된 소프트 마스크와 노광 및 정렬기(Quintel aligner)을 이용하였으며, UV 광을 20 mW 세기로 15 초간 노출시켰다. 감광막은 현상액과 물로 희석한 후 1분간 현상하여 감광제를 제거하였으며, 이때 감광막의 접착력을 향상시키기 위해 120 ℃에서 하드 베이킹(hard backing) 한후 $FeCl_3 \cdot 6H_2O$ 용액을 이용하여 습식 에칭하였다. 그림 1은 소자의 미세가공 공정을 나타낸 것이다.

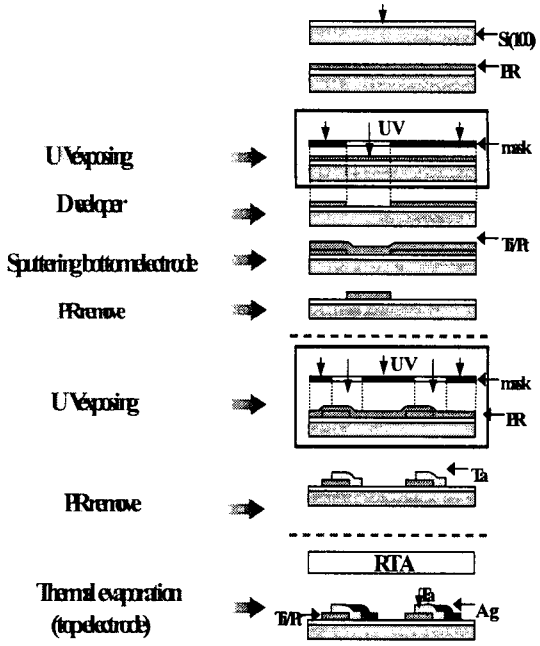


그림 1. 소자의 가공 공정.

3. 결과 및 고찰

본 연구에서 최종 목적으로 적용하고자 하는 고주파 소자의 경우는 정격 전압과 정전용량은 낮지만 손실이 작고 품질계수가 커야만 한다.

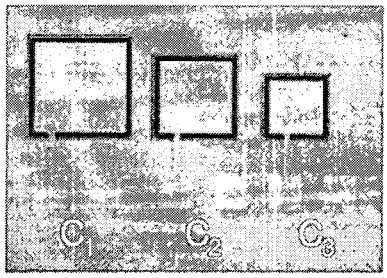
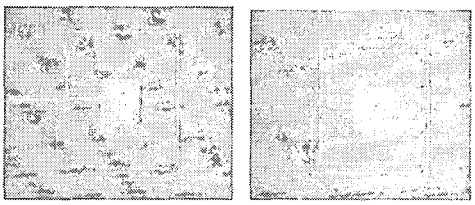


그림 2. 소자의 가공 공정.

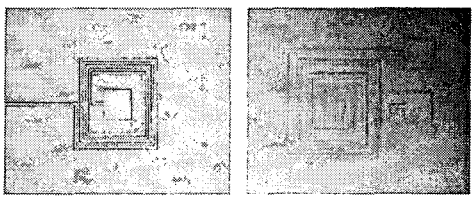
그러기 위해서 기판과 하부전극에 의해서 존재하는 용량 성분의 기생 커패시터를 기판의 버퍼에 SiO_2 절연층을 두어 저항을 증가시키는 방법으로 손실을 줄이므로 성능계수를 향상 시켰다.

그림 2는 제조된 커패시터 어레이를 나타내고 있으며, 그림 3은 인덕터 어레이를 나타내고 있다. 식각 조건을 고려하여 얻어진 소자임에도 불구하

고 약 5~15 % 정도 선폭이 감소하게 나타났으며, 일부 인덕터 코일의 경우 끊어진 부위도 다수 발견되어 임피던스 측정을 하지 못했다. 대략적으로 수율이 약 50 % 정도를 나타냈다. 그러나 연속 공정으로 대량 제조를 할 경우 해결 될 것으로 생각된다.



(a) 1 turn (b) 2 turns



(c) 1 turns (d) 2 turns

그림 3. 인덕터 어레이(선폭 20 ㎛).

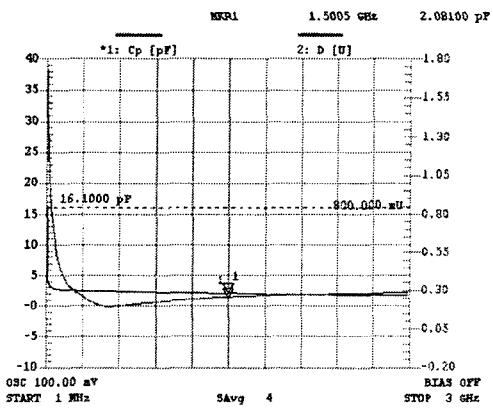


그림 4. 커패시터 어레이의 정전용량 특성.

그림 2의 커패시터 어레이 C_3에 대한 의 정전용량 특성을 고주파 대역에서 측정한 결과 그림 4에 나타내었다. 적용하고자 하는 주파수 대역인 1.8 ~2.2 GHz 범위에서 2 pF 정도가 측정되었으나 Q 값은 10 이하로 나타났다. padding 라인이 길고 폭이 작은 관계로 저항이 증가하여 손실이 커진 것으로 생각된다[7, 8].

4. 결 론

커패시터와 인덕터를 집적화하여 어레이로 제조한 후 고주파 물성을 측정해 본 결과 다음과 같은 결론을 얻었다.

커패시터의 pedding line의 길이가 길때와 공정에 의한 선로 폭의 오차가 존재할 때 손실이 크게 나타났다. 또한 박막으로 제조된 소자의 경우 공정에서 선폭이나 코일의 간격 등은 임피던스에 큰 영향을 주는 것으로 조사되었다.

참고 문헌

[1] M. Kee, U. Mackens, R. Kiewitt, G. Greuel and C. Metzmacher, Ferroelectrical Thin Films for Integrated Passive Component, Phillps Journal of Research Vol. 51 No.3 1998.

[2] V. Mikhelashvili, G. Eisenstein, Microelec tronics Reliability 40, 657, 2000.

[3] S. Zaima, T. Furuka, Y. Yasuda and M. Iida, J. Electrochem. Soc. 137, 1297, 1990.

[4] Gottilieb. S. Oehrien, J. Appl. Phys., 59, 5, 1587, 1986.

[5] S. Ezhilvalavan, Tseung-Yuen Tseng, "J. of Materials Science", Vol. 10, 9, 1999.

[6] Shin-Ichiro Kimura, Yasushiro Nishioka, Akira Shintani and Kiichiro Mukai, J, Eectrochem. Soc. 130, 129, 1983.

[7] 김인성, 송재성, 윤문수, 박정후, Au/Ta_2O_5/Pt MIM Capacitor의 annealing과 유전 특성" 한국전기전자재료학회 논문지, Vol. 14, No., 12, pp 1016 ~1022

[8] 김인성, 허정섭, 송재성, 김현식, "As-deposited TaN 박막의 열처리 온도에 따른 특성 변화", 한국전기전자재료학회 2001년 춘계학술대회 논문집, Vol. 1, 197, 2001.