

유전체 Paste를 이용한 LTCC 내장형 후막 Capacitor 제작 및 평가

조현민, 유명재, 박성대, 이우성, 강남기
전자부품연구원 고주파재료연구센터

Characterization of Embedded Thick Film Capacitor in LTCC Substrate

Hyun-Min Cho, Myung-Jae Yoo, Sung-Dae Park, Woo-Sung Lee, Nam-Kee Kang
KETI

Abstract

Low Temperature Co-fired Ceramics (LTCC) technology is a promising technology to integrate many devices in a module by embedding passive components. For the module substrate, most LTCC structures have dielectric constants below 10 to reduce signal delay time. Some components, which need high dielectric constants, have not been yet embedded in LTCC module. So, embedding capacitor with high capacitance by applying another dielectrics with high dielectric constants in LTCC is an important issue to maximize circuit density in LTCC module. In this study, electrical properties of embedded capacitor fabricated by dielectric paste of high dielectric constants ($K \sim 100$) and co-firing behavior with LTCC were investigated. To prevent camber development of co-fired structure, constrained sintering process was tested. Dielectric properties of embedded capacitors were calculated from their capacitance and impedance value. Temperature coefficient of capacitance were also measured.

Key Words : LTCC, Capacitor, Embedded, Thick Film, Paste

1. 서 론

LTCC 기술의 채용으로 인한 수동소자 3차원 집적화는 부품의 모듈화 및 사이즈 감소에 크게 기여하고 있다. 하지만, inductor의 경우 기판의 유전율이 낮을수록 좋으며, capacitor의 경우는 높을수록 집적화에 유리하다. 따라서 한 기판 내에 보다 많은 수동소자를 집적화 하기 위해서는 이중유전체를 동시 소성하는 기술이 필수적으로 요구되게 된다. 이중유전체를 동시 소성하는 기술은 개념적으로는 이미 정립되어 있지만, 유전체간 수축률 및 반응문제 등으로 인해 실제 제품에 적용되는 것은 많은 어려움을 겪고 있다.

Capacitor를 집적화하기 위한 이중접합 기술은 고유전율 tape를 이용하는 경우[1][2]와 paste를 이용하는 경우[2]로 나누어 볼 수 있다. tape를 이용하는 경우에 비해 paste를 이용하는 경우는 모듈 내에 국부적으로 사용할 수 있는 장점을 가지고 있다.

본 연구에서는 고유전율을 가진 유전체 분말을

paste로 제작하여 기존의 저유전율 기판에 동시소성을 통해 내장하는 경우, 수축률 변화 및 반응 여부, 기판의 휘어짐 정도 등 재료적인 특성을 관찰하였다. Free Sintering 시 기판의 휘어짐을 방지하기 위해 Alumina tape를 이용한 constrained sintering[3]을 도입하여 내장형 capacitor를 제작하였으며, 제작된 샘플로부터 capacitance를 고주파와 저주파 영역에서 측정하였으며 측정된 값으로부터 유전율을 유추해 보았다. 또한 capacitance의 온도특성도 함께 관찰하였다.

2. 실험

2.1 고유전율 유전체 페이스트 제작

유전율이 100으로 알려진 상용 유전체 분말을 이용하여 유전체 페이스트를 제조하였다. 페이스트 제작 전 유전체 분말의 유전특성을 확인하기 위해 유전체 분말을 Pellet 형태로 제작하여 소결하여 원하는 유전율이 얻어지는가를 평가하였다. 유전체 분말과 유기물을 혼합하여 Solid Contents 70%,

점도 약 150,000 cps 인 유전체 페이스트를 제작하였다.

2.2 페이스트와 기판과의 매칭성

제조된 유전체 페이스트를 기판의 Green Sheet 에 도포하였을 때, 소결후 기판의 휘어짐이 얼마나 발생하는지를 평가하였으며, 전극 페이스트를 함께 도포했을 때의 변화도 함께 연구하였다. 페이스트의 수축거동이 기판의 수축거동과 다름으로 인해 기판 자체의 수축률의 변화가 일어나며 도포 면적에 따라서도 수축률이 변화하므로, 이에 따른 수축률의 변화를 분석하였다. 또한, 계면을 SEM 으로 분석하여 계면에서의 반응이 일어나는지를 확인하였다.

2.3 유전체 페이스트를 이용한 Capacitor 제작

유전체 페이스트를 이용한 capacitor를 제작하여 capacitance 값과 함께 페이스트의 유전특성을 평가하고자 하였다. 낮은 주파수(1MHz)에서 LCR meter 로 측정하기 위한 저주파용 평판용 capacitor 와 높은 주파수(100MHz) 에서 네트워크 분석기와 On-wafer probe 로 측정하기 위한 CPW 구조와 probe point를 최상층에 가진 고주파용 capacitor 로 구분하여 제작하였다. 저주파수용 capacitor 는 radiation 에 의한 유전을 오차를 최소화하기 위해 guide pattern을 함께 제작하여 정확한 유전을 평가가 가능하도록 하였다. 고주파용 패턴은 면적에 따른 Capacitance 변화를 관찰하고자 Dimension을 변화시킨 여러 패턴을 함께 제작하였다(그림 1).

유전체 페이스트를 내장하기 위한 저유전율 LTCC green sheet 는 유전율 7.8 의 LTCC 분말을 tape casting을 통해 100 μm 두께로 제작하였다. 전극 페이스트는 Ag 페이스트로서 LTCC 기판과 매칭성이 우수한 내부 전극용 페이스트를 이용하였다. Capacitor 는 LTCC 의 중간층에 Symmetry 형태로 배치하여 기판의 휘어짐을 최소화 하고자 하였으며, 유전체 페이스트는 3회 인쇄하여 Pin-hole 에 의한 단락 현상을 방지하였다.

2.3 내장형 Capacitor 의 전기적 특성 평가

제작된 내장형 capacitor 는 저주파와 고주파 영역에서의 capacitance 값을 측정하였으며, 측정된 capacitance 값을 이용하여 내장된 유전체의 유전율을 유추하였다. 또한, 저주파용 capacitor를 LCR meter 와 camber를 연결한 뒤, camber 내 온도를 -55°C 에서 125°C 까지 20°C 간격으로 변화시켜가면서 용량 값을 측정, 온도 계수 값을 측정하였다.

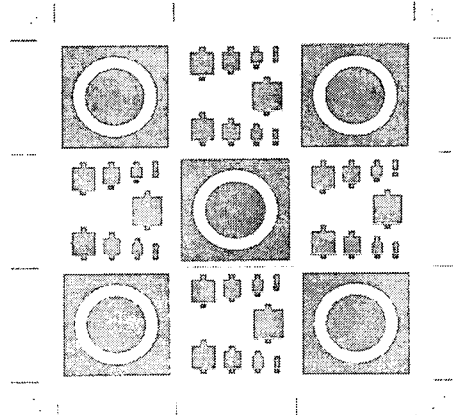


그림 1. 내장형 Capacitor 제작용 패턴.

3. 결과 및 고찰

3.1 유전체 페이스트와 기판의 동시소성

제작된 유전체 페이스트를 기판용 green sheet 최상층에 도포한 뒤 기존의 저유전율 기판의 profile(850°C 25 min)로 동시 소성하여 기판과 페이스트간의 매칭성 및 수축률을 평가하였다. 그 결과, Symmetry 구조인 경우가 Asymmetry 구조에 비해 휘어짐이 적었다. 페이스트용 유전체의 기존 소성온도는 960°C 이었으므로, 많은 Pore를 예상하였지만, 미세구조는 비교적 치밀한 것으로 나타났다(그림 2). 또한, 미세구조상에 계면 반응이 이루어진 transition layer 는 관찰되지 않아 기판과 페이스트와의 반응성은 없는 것으로 생각된다.

유전체 페이스트의 Constrained 효과로 인해 수축률은 기존의 기판에 비해 X-Y는 크게 감소하고 Z 는 증가하는 현상을 보였다(그림 3). 하지만, Ag paste를 함께 유전체 페이스트의 위, 아래에 인쇄하여 동시소성 한 경우, Ag paste 의 수축에 의해 수축률이 다소 증가하는 것을 확인하였다.

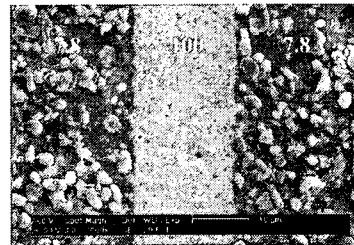


그림 2. 유전체 Paste 와 저유전율 기판 미세구조.

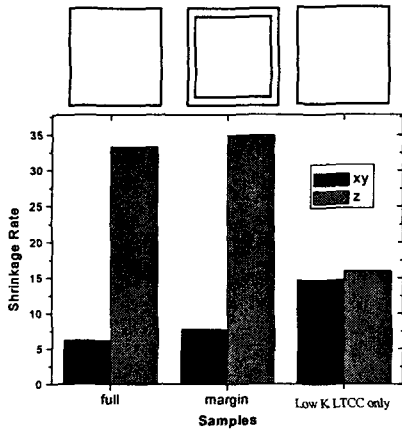


그림 3. 유전체 Paste/기판의 수축률.

3.2 유전체 페이스트를 이용한 내장형 capacitor의 제작 공정 최적화

유전체 페이스트를 이용한 내장형 capacitor의 제작은 Low K (100 μm , 2 layer)/Ag/high K Dielectric paste(3 times print)/Ag/Low K (100 μm , 2 layers)의 구조로 이루어졌다. 유전체 페이스트를 인쇄하기 위한 마스크는 325 mesh, 20 μm 유제막을 사용하였으며, Ag 전극은 400 mesh, 5 μm 유제막을 사용하였다. symmetry 구조를 이용하였으나, 그림 4와 같이 제작된 capacitor는 상당한 warpage가 발생하고 있음을 볼 수 있다.

기판의 휘어짐을 막기 위한 방법으로 알루미늄나 Green sheet를 최하층과 최상층에 이용한 무수축 소결(CS:Constrained Sintering)방법을 도입하였다. 기존의 구조에 각각 알루미늄나 green sheet(150 μm thickness)을 함께 도입하여 X-Y 방향의 수축, 변동을 거의 일어나지 않도록 제어하였다. 그림 5는 무수축 소결로 제작한 sample이다.

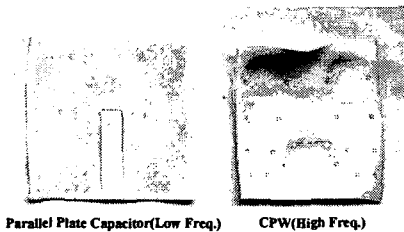


그림 4. Free Sintered Capacitor Sample.

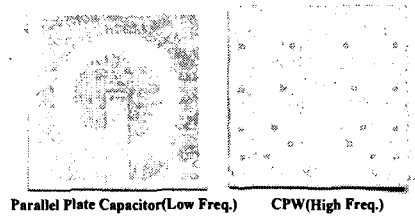


그림 5. Constrained Sintered Capacitor Sample.

3.3 내장형 capacitor의 특성 평가

내장형 capacitor의 저주파 특성은 HP4284A LCR meter로 1 MHz에서 측정하였다. 그림 6은 제작된 capacitor의 단면 형상이다. 측정된 capacitance 값은 약 3 nF 이었으며, 두께를 고려하여 계산시 약 112 정도의 유전율을 얻을 수 있었다.

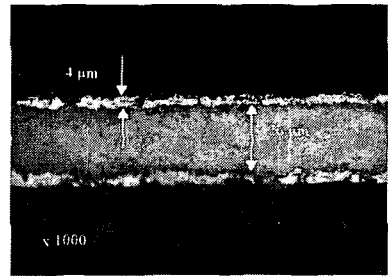
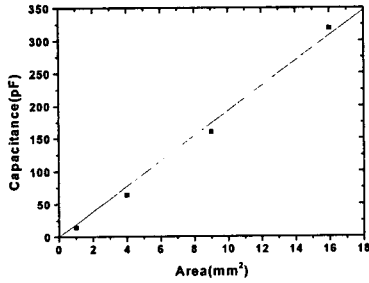


그림 6. LTCC 내장형 capacitor의 단면 형상.

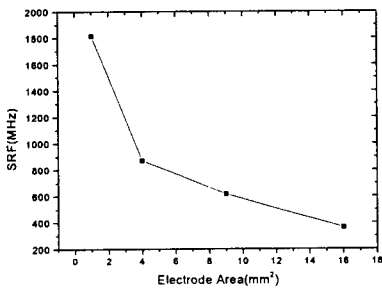
내장형 capacitor의 고주파 특성 평가의 경우, 네트워크 분석기와 On-wafer probe를 이용, 하나의 port를 Ground에 단락시킨 1-port 법으로 100 MHz에서 6 GHz까지 측정하여 capacitance와 SRF 값을 추출하였다(그림 7). 그림 7(a)는 capacitor 전극의 면적에 따른 용량값의 변화로서 측정결과 100 MHz를 기준으로 할 때, 면적 증가에 따라서 거의 Linear한 특성을 보여주고 있었으며, 평균 19.25 pF/mm²의 값을 가져 기존 저유전율 기판을 이용하였을 경우보다 약 10배의 용량값을 가지게 되었다. 그림 7(b)는 capacitor 전극의 면적에 따른 SRF(Self Resonant Frequency)의 변화로서 면적 증가에 따라서 크게 감소하는 경향성을 보여주고 있다.

4. 결론

고유전율을 가진 유전체 분말을 이용하여 페이스트를 제작하고 LTCC 기판 내부에 내장하여 동시 소성하여 고용량의 capacitor를 제작하고자 하였다. 수축률 차이로 인한 기판의 뒤틀림이 발생하였으며 이를 방지하기 위해 constrained sintering 기법을 도입하여 제작하였다. 제작된 샘플을 측정 결과, 19.25 pF/mm^2 의 용량을 가져 저유전율 LTCC 기판으로 제작된 내장 capacitor에 비해 약 10 배의 용량 증가를 가져왔다.



(a) 전극면적에 따른 Capacitance 변화



(a) 전극면적에 따른 SRF 변화

참고 문헌

- [1] Brian C. Foster et al., "Development of Ultra-Low Fire COG and X7R Dielectric Compositions for Multilayer Ceramic Chip Capacitor and Integrated Passive Component Applications", Int. J. of Microcircuits Electronic Packaging, Vol. 22, No. 1, p. 13, 1999.
- [2] A.H. Feingold et al., "Lead Free Dielectric Tape System for High Frequency Applications", IMAPS 2001 proceeding, p. 133, 2001.
- [3] Shin-Yu Tzeng et al. "Stress Development during Constrained Sintering of Alumina/Glass/Alumina Sandwich Structure", J. Am. Ceram. Soc., Vol. 85, No. 2, p. 335, 2002.

그림 7. 내장형 Capacitor의 고주파 특성.

그림 8은 제작된 저주파용 capacitor를 chamber 내에서 온도를 변화시키면서 capacitance 변화를 측정할 것이다. 온도증가에 따라 급격한 증가를 보이다가 125°C에서 갑자기 크게 감소한 값을 보여주고 있다.

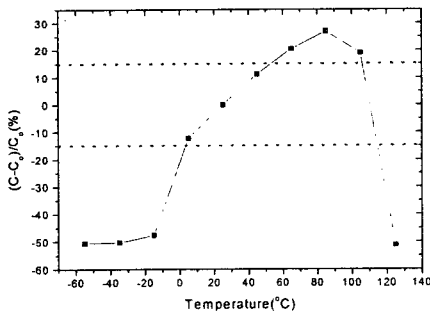


그림 8. 내장형 Capacitor의 온도 특성.