

## 3차원 매립형 수동소자의 특성 예측 및 분석에 대한 연구

신동욱, 오창훈, 이규복\*, 김종규\*, 윤일규

연세대학교 전기전자공학과, 전자부품연구원 무선통신연구센터\*

## Characteristic Prediction and Analysis of 3-D Embedded Passive Devices

Dongwook Shin\*, Changhoon Oh, Kyu-Bok Lee\*, Jong-Kyu Kim\*, and Ilgu Yun

Yonsei Univ., KETI

### Abstract

The characteristic prediction and analysis of 3-dimensional (3-D) solenoid-type embedded inductors is investigated. The four different structures of 3-D inductor are fabricated by using low-temperature co-fired ceramic (LTCC) process. The circuit model parameters of the each building block are optimized and extracted using the partial element equivalent circuit method and HSPICE circuit simulator. Based on the model parameters, predictive modeling is applied for the structures composed of the combination of the modeled building blocks. And the characteristics of test structures, such as self-resonant frequency, inductance and Q-factor, are analyzed. This approach can provide the characteristic conception of 3-D solenoid embedded inductors for structural variations.

**Key Words** : Embedded passives; Circuit modeling; Performance prediction; PEEC; LTCC

### 1. 서론

최근의 무선통신 시스템은 radio frequency 또는 microwave 신호를 이용하고 있다. 이러한 무선통신 시스템은 부품의 소형화, 고성능, 저전력소비 및 낮은 생산단가를 요구하고 있다. 기술이 발전함에 따라 위와 같은 사항을 충족시키고자 많은 off-chip 시스템은 집적형 수동소자(integrated passives)와 같은 on-chip 시스템의 형태로 변화하고 있다. 저온동시소성 세라믹공정(low temperature co-fired ceramic: LTCC)은 무선 이동통신 기기의 모듈화 된 집적 소자 제작을 위한 훌륭한 대안으로 평가받고 있다[1]. LTCC 공정의 장점을 극대화하기 위해서는 소자에 대한 정확한 모델링, 컴퓨터를 이용한 회로설계에 활용할 수 있도록 library화하고 구조 변화가 소자의 특성에 미치는 영향 등에 대한 연구가 필요하다. 이 논문에서는 다층(multi-layer) LTCC 공정으로 제작된 3차원 매립형 인덕터(3-dimensional embedded inductor)의 모델링과 추출된 파라미터의 분석 및 예측 모델링을 통하여 구조변화에 따른 소자의 특성에 대하여 연구하고자 한다. 4가지의 테스트 구조를 제작하여 부분요소등가회로(partial element equivalent

circuit: PEEC) 방법으로 HSPICE circuit simulation tool을 이용하여 모델링 하였으며 최적화된 모델 파라미터 값을 추출하였다. 그리고 빌딩블록을 조합한 다른 구조에 대해서 자기 공진 주파수(self-resonant frequency: SRF), 인덕턴스(inductance: L), 그리고 quality factor(Q) 등 인덕터로서의 특성을 예측 및 분석하였다.

### 2. 테스트 구조 설명 및 측정

테스트 구조는 Cadence Virtuoso로 패턴디자인을 하였으며 12-layer LTCC공정에 의하여 제작되었다. 유전상수 7.8 인 96% alumina 기판에 Ti/Au를 적층 하였으며 상부 도체와 하부 도체로 이루어졌다. 각각 다른 층의 도체를 thermal via를 형성하여 via stack으로 연결하여 solenoidal pattern을 만들었다.

집적화 된 수동소자로 제작된 테스트 구조는 기본 형태에 따라 테스트 구조 1, 2, 3, 4로 구분하였다. 테스트 구조 1은 양 끝 부분의 패드(pad)와 중간의 솔레노이드가 연결된 직선형태의 구조이다. 테스트 구조 2는 양쪽의 패드와 세 개의 솔레노이드 부분, 그리고 각각의 솔레노이드를 연결해 주는 두 개의

링크(link) 부분으로 구성되어 있다. 테스트 구조 3은 네 개의 솔레노이드 부분이 세 개의 링크부분으로 평행하게 연결된 구조이며, 테스트 구조 4는 테스트 구조 2와 동일한 구조를 갖지만 솔레노이드 패턴의 개수에 차이가 있다. 또한 솔레노이드 패턴간격에 따라 간격이 30-mil인 구조를 느슨한 구조(L), 10-mil인 구조를 촘촘한 구조(D)로 구분하였다. 이것을 정리한 것은 그림 1에 나타내었다. 테스트 구조 1과 2는 모델 파라미터 추출을 위해 사용하였고, 3과 4는 예측 모델링(predictive modeling)을 통하여 회로 모델 파라미터를 검증하였다.

테스트 구조는 HP8510C network analyzer와 Microtech probe station으로 측정하였고 LRM method로 calibration하였다. 각각의 테스트 구조에 대해서 50MHz~5GHz까지 scattering parameter (S-parameter)를 측정하였다.

인덕터의 성능을 결정하는 것은 테스트 구조의 입출력 전압과 전류의 관계를 나타내는 admittance parameter(Y-parameter)이므로 측정한 S-parameter를 Y-parameter로 변환하여 연구를 진행하였다.

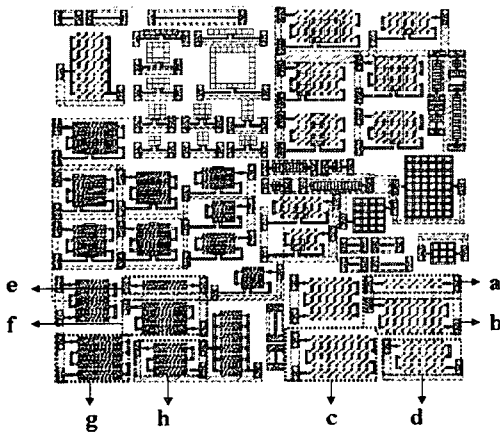


그림 1. 3차원 매립형 인덕터의 도식적인 구조.  
Fig. 1. Schematic diagram of 3-D inductors.

### 3. 모델링 및 최적화

HSPICE를 이용한 최적화 알고리즘은 Levenberg

- Marquardt(LM) 방법으로 수행하였다. 모델링 및 최적화를 위하여 그림 2와 같이 각 부분을 기본적인 building block으로 나누었다. 각 building block은 partial element equivalent circuit (PEEC) method를 이용하였다. 등가회로는 대칭적인 구조이며 일반화된 인덕터 모델을 사용하였다[2]. 테스트 구조 2, 3, 4와 같이 솔레노이드 부분이 병렬로 연결되어 있는 구조에서는 솔레노이드 부분끼리의 기생효과(parasitic effect)가 발생하게 되므로 솔레노이드를 통해 흐르는 전류의 방향을 고려하여 인덕턴스( $L_{mut}$ ), 그리고 솔레노이드 사이의 커패시턴스( $C_{mut}$ )를 고려하여 모델링하였다.

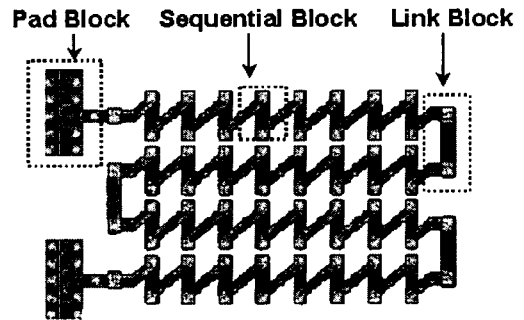


그림 2. 기본적인 빌딩 블록 정의.  
Fig. 2. Basic building block definition.

### 4. 결과 및 토의

테스트 구조 1, 2에 대한 모델링을 완료한 후에 각 building block에 해당하는 최적화된 회로 모델 파라미터 값을 추출하였고, 그에 대한 평균과 표준편차를 표 1에 나타냈다. 표 1에서 보는 바와 같이 모델 파라미터의 표준편차가 평균보다 훨씬 작으므로 최적화된 파라미터 값에 대한 신뢰성이 있음을 알 수 있다. 또한 각각의 테스트 구조를 구성하는 building block을 구성하는 파라미터 값이 유사한 범위 상에 존재하므로 building block을 조합하여 구성된 다른 구조에 대한 특성 예측이 가능하다.

테스트 구조 1, 2의 모델링 및 최적화 결과를 바탕으로 테스트 구조 3, 4에 대한 예측 모델링을 실시하였다. 테스트 구조 3-L의 예측 모델링 결과는 그림 2에 나타내었으며 다른 구조들에 대한 결과도 측정된 데이터와 예측된 데이터가 유사함을 볼 수 있었다. (실선: 측정된 데이터, 점선: 예측된 데이터)

표 1. 추출된 모델 파라미터 값과 통계.

Table 1. Summary of extracted circuit model parameters and statistics.

	Structure 1-L	Structure 1-D	Structure 2-L	Structure 2-D	Mean	Std_Dev
$R_{cond} [Q]$	1.48E-01	6.25E-01	3.20E-01	1.00E-01	2.61E-01	2.14E-01
$L_{cond} [H]$	3.79E-10	1.34E-09	4.01E-10	2.75E-09	9.10E-10	8.25E-10
$C_{cond} [F]$	1.50E-11	1.89E-12	4.42E-10	5.69E-12	1.38E-10	2.52E-10
$R_{seq} [Q]$	1.00E-03	1.00E-03	1.41E-02	1.38E-01	1.86E-09	4.37E-09
$L_{seq} [H]$	9.00E-10	7.84E-10	6.79E-09	5.22E-09	3.06E-09	2.93E-09
$C_{seq} [F]$	3.94E-13	4.82E-13	1.99E-12	5.20E-12	1.52E-12	1.49E-12
$R_{lin} [Q]$	.	.	6.10E+01	6.10E+01	6.10E+01	0.00E+00
$L_{lin} [H]$	.	.	8.90E-08	8.90E-08	8.90E-08	0.00E+00
$C_{lin} [F]$	.	.	1.16E-12	1.16E-12	1.16E-12	0.00E+00
$L_{mut} [H]$	.	.	1.13E-08	2.22E-08	1.40E-08	7.38E-09
$C_{mut} [F]$	.	.	3.94E-13	1.10E-13	3.23E-13	2.74E-13

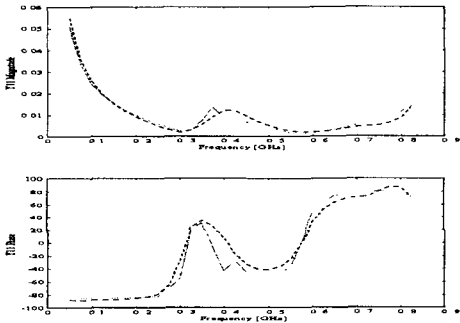


그림 2. 테스트 구조 3-L의 예측 모델링 결과.

Fig. 2. Predictive modeling results of Y-parameters for test structure 3-L.

예측 모델링을 통한 모델 파라미터의 신뢰성을 바탕으로 구조 변화에 따른 자기 공진 주파수(SRF), 인덕턴스(L), 그리고 Q-factor(Q)에 대한 분석을 실시하였다. 솔레노이드의 개수와 링크의 개수를 변수로 두었으며 느슨한 구조와 촘촘한 구조를 각각 분석하였다. 인덕턴스(L)와 Q-factor(Q)는 아래의 식을 사용하여 계산하였다[3].

$$\text{Inductance (L)} = \frac{\text{Im}[Z_{11}]}{2\pi f}$$

$$\text{Q-factor (Q)} = \frac{\text{Im}[Z_{11}]}{\text{Re}[Z_{11}]}$$

느슨한 구조의 자기 공진 주파수에 대한 분석결과는 그림 3에 나타내었다. 일반적으로 2차원 나선형 인덕터 (2-D spiral inductor)와 같이 회전수(no. of

sequential)가 증가함에 따라 도체 사이의 커패시턴스가 증가하여 SRF는 감소하는 경향을 볼 수 있다. 촘촘한 구조 또한 이와 유사한 결과를 갖는다.

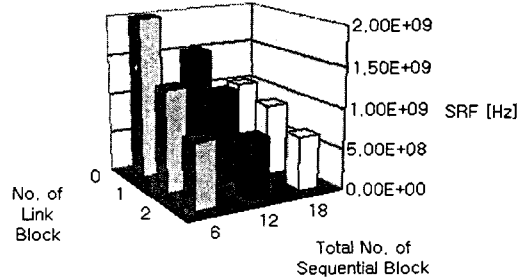


그림 3. 느슨한 구조의 SRF 특성 예측.

Fig. 3. Performance prediction results of self-resonant frequency for loose structure.

느슨한 구조의 인덕턴스에 대한 분석결과는 그림 4에 나타내었다. 일반적으로 시퀀셜 블록의 수가 증가함에 따라 인덕턴스도 증가한다. 하지만 링크 블록의 개수가 인덕턴스에 중요한 영향을 미치는 것을 볼 수 있다. 촘촘한 구조도 같은 경향을 나타내었다.

전체 인덕턴스는 자기 인덕턴스(self-inductance)와 상호 인덕턴스(mutual inductance)의 두 가지 성분으로 구성된다. 상호 인덕턴스는 병렬로 연결된 마이크로스트립 라인을 흐르는 전류 흐름의 방향에 따라 positive 또는 negative가 된다. Meander-type 인덕터와 같이 두 개의 근접한 마이크로 스트립 라인을 흐르는 전류의 흐름이 반대라면 negative 상호 인덕턴스가 발생하게 된다[4]. 링크 블록이 없는 테스트 구조의 경우는 온전히 자기 인덕턴스에만 영향을 받게 되고 이와 같은 경우 인덕턴스는 시퀀셜 블록의 개수에만 영향을 받는다. 하지만 한 개의 링크 블록을 갖는 테스트 구조는 negative한 상호 인덕턴스와 자기 인덕턴스를 동시에 갖게 된다. 이와 같은 경우 시퀀셜 블록의 개수가 증가함에 따라 자기 인덕턴스와 negative한 상호 인덕턴스가 동시에 증가하기 때문에 인덕턴스는 거의 일정하게 된다. 그러나 링크 블록을 두 개 갖는 테스트 구조의 경우 병렬로 연결된 시퀀셜 블록에 같은 방향으로 전류가 흐르게 되고 negative 상호 인덕턴스는 서로 완화되기 때문에 자기 인덕턴스가 전체 인덕턴스에 영향을 주게 된다. 따라서 시퀀셜 블록의 개수가 증가함에 따라 인덕턴스는 증가하게 된다. 게다가 링크 블록의 인덕턴스( $L_{lin}$ )가 시퀀셜 블록( $L_{seq}$ )이나 상호 인덕턴스( $L_{mut}$ )보다 더 큰 값을 갖는 것을 표 1에서 볼

수 있다. 즉, 두 개의 링크 블록을 갖는 테스트 구조의 경우 다른 구조들에 비해 큰 인덕턴스 값을 갖는다.

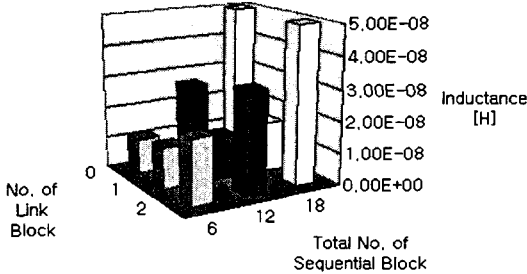


그림 4. 느슨한 구조의 인덕턴스 특성 예측.

Fig. 4. Performance prediction results of inductance for loose structure.

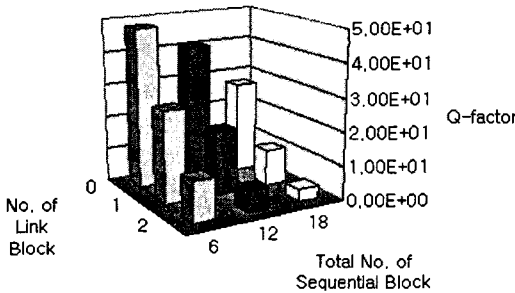


그림 5. 느슨한 구조의 Q-factor 특성 예측.

Fig. 5. Performance prediction results of Q-factor for loose structure.

Q-factor에 대한 느슨한 구조의 분석 결과는 그림 5에 나타내었다. 일반적으로 시퀀셜 블록과 링크 블록의 개수가 증가함에 따라 Q-factor는 감소하는 경향을 볼 수 있다. 촘촘한 구조도 이와 유사한 결과를 갖는다. Q-factor는 링크 블록의 개수가 증가함에 따라 더욱 큰 폭으로 감소하는 경향을 보인다. 이것은 시퀀셜 블록보다 링크 블록의 개수가 Q-factor에 더 큰 영향을 준다는 것을 보여준다.

## 5. 결론

본 논문에서는 다차원 패턴의 LTCC 공정으로 제작된 3차원 매립형 인덕터에 대해 PEEC 방법을 도입하여 HSPICE를 이용하여 수행하였고 최적화된 결과에서 추출한 파라미터 값에 대한 평균과 표준편차를 계산하였다. 다른 형태의 구조에 대한 예측 모

델링을 통해 모델 파라미터에 대한 신뢰성을 확보하였으며 이를 바탕으로 각기 다른 구조에 대한 SRF, 인덕턴스, 그리고 Q-factor에 대한 예측 모델링을 수행하여 각각의 빌딩 블록이 인덕터 전체에 미치는 영향에 대해 분석하였다. 이를 바탕으로 구조의 변화가 인덕터의 동작에 어떤 영향을 미치는지에 대해 예측할 수 있다. 또한 실제로 소자를 기획, 설계하거나 제작하는데 시간과 비용이 절감되며 수율을 향상시킬 수 있다.

## 감사의 글

본 연구는 전자부품연구원(KETI)의 유망전자부품 기술개발사업(Electro-0580)의 위탁 연구과제로 수행되었으며 시뮬레이션 툴은 반도체 설계 교육센터(IDECC)로부터 지원 받았습니다.

## 참고 문헌

- [1] R. L. Brown, A. A. Shapiro, and P. W. Polinski, "The Integration of Passive Components into MCMs Using Advanced Low-Temperature Cofired Ceramics", *The Int. Journ. of Microcircuits and Electron. Packaging*, Vol. 16, No. 4, p. 328-338, 1993.
- [2] 신동욱, 오창훈, 이규복, 김종규, 윤일구, "3차원 매립형 수동소자에 대한 통계적 분석", *한국 전기전자재료학회 하계학술대회*, 제주, Vol. 3, No. 2, p. 593-596, 2002.
- [3] C. Chao, S. Wong, C. Kao, M. Chen, L. Leu, and K. Chiu, "Characterization and modeling of on-chip spiral inductors for Si RFICs", *IEEE Trans., Semiconductor Manufacturing*, Vol. 15, p. 19-29, 2002.
- [4] S. Stalf, "Printed inductors in RF consumer applications", *IEEE Trans. Consumer Electronics*, Vol. 47, p. 426-435, 2001.