

PT IGBT의 Turn-on시 과잉캐리어 분포 특성

이정석, 박지홍, 안형근, 한득영
건국대학교 전기공학과 재료 연구실

Excess Carrier Distribution of PT IGBT at Turn on

(Jung Suk Lee, Ji Hong Park, Hyung Keun Ahn, and Deuk Young Han)
Konkuk Univ.

Abstract

In this paper, turn on characteristics of (Punch-Through Insulated Gate Bipolar Transistor) PT-IGBT has been studied. Based on the transient power loss, turn on charges first base to collector capacitance. Furthermore we present the charge variation in the base including n+ buffer layer to express the transient turn-on characteristics of the device.

Key Words : PT-IGBT, Transient, Modeling, Excess Carrier

1. 서 론

IGBT는 최근 반도체 전력용 제어소자로서 널리 쓰이고있는 소자이다. 전력용 반도체용 소자는 고 주파에서 전력 소모가 100W인 저전력으로 부터 저주파수에서 100MW인 고전력까지 폭 넓은 범위에 걸쳐서 사용되어 진다. 그러므로 이상적인 전력 스위치는 높은 전류와 전압을 다룰 수 있고 높은 속도로 스위칭 할 수 있는 power condition 에 사용된다. 전력 반도체로는 바이폴라 트랜지스터, MOSFET, MCT(MOS-Controlled Thyristor), GTO (Gate Turn-off)등이 있다. 여기서 BJT는 전류 제어 방식이고, Power MOS는 전압 제어 방식이다. BJT는 전류제어소자이고 전류이득이 상대적으로 작기 때문에 MOSFET이나 IGBT에게 그 역할을 넘겨주고 있다. IGBT의 해석적인 모델은 지금까지 많이 연구되고, 제시되어 오고있으며 특히 과도 특성에서 Turn-on 특성 보다 Turn-off 특성에 대해서 중점적으로 연구되고 있다[1][2]. 그 이유는 Turn-on시보다 Turn-off 시 소자에서 발생하는 스위칭 에너지 손실이 크기 때문이다. 이 스위칭 에너지를 줄일 수 있는 방법으로 에미터와 베이스 사이에 buffer 층을 삽입하는 방법이 있다. buffer층 삽입의 이점은 스위칭 속도가 높일 수 있다는 데 있다. buffer층이 삽입으로 인하여 에미터에서 베이스로의 캐리어 주입이 적어져서 그 많큼

Turn-off시 베이스에 남아 있는 전하량이 줄어들어 스위칭 시간이 빨라진다. PT-IGBT의 turn-on시의 해석은 turn-off 시의 해석과 달리 Base와 Collector사이의 가변 정전용량에 전하를 충전함으로써 나타나는 현상을 이용하여 베이스 영역에 나타나는 전하량의 분포를 해석하였고 또한 수명시간에 따른 전하량의 분포를 나타내었다.

2. IGBT의 동작 및 물리적 특성

2.1 IGBT의 구조와 동작원리

PT-IGBT는 NPT-IGBT의 구조에서 n-drift 영역에 n+buffer 층을 삽입하여 만든 소자이다.

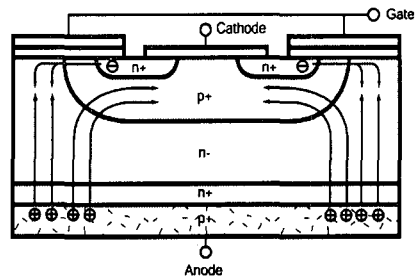


그림 1. PT-IGBT의 전류 흐름도.

IGBT를 구조적으로 나누어서 구분하여 보면 pnp 트랜지스터 BJT 부분인 컬렉터, 베이스, 에미터가 있고 소스, 드레인, 게이트로 연결되는 MOSFET 구조로 되어있다. 그림 1에서 IGBT의 내부에서의 전류 흐름도가 나타나 있다. IGBT는 forward bias 일 때 p+ substrate와 n+ buffer 층에는 정방향 bias가 n- drift층과 p+ collector와는 역방향 bias가 걸린다. On-state 상태시 MOSFET의 채널전류가 pnp 트랜지스터의 베이스에 전류를 주입하면서 소자가 도통하게 된다. 소자를 turn-off 상태로 하기 위해서는 gate에 인가된 신호를 zero로 해주면 된다.

이때 forward bias blocking 상태가 되면서 채널 전류인 전자 전류가 제거된다. 그러면 컬렉터 베이스 접합에 공핍층은 늘어나면서 애노드-캐소드 전압이 증가하게 된다. on-state일 때는 p+에미터에서 공급되는 홀에 의한 전류는 일부는 p+컬렉터로 이동하고 일부는 MOSFET의 채널에서 공급되는 전자에 의한 전류와 결합한다. 이와 같은 전류 흐름의 등가회로로 표현하면 그림 2[8]과 같이 표현할 수 있다.

2.2 Ambipolar Transport Equation

IGBT는 베이스가 넓고 베이스의 농도가 낮게 도핑 되어있다. 이러한 구조에서 에미터에서 베이스로의 과잉소수 캐리어의 주입 시 베이스의 도핑 농도보다 더 커지게 된다. 이 때 전자의 이동과 홀의 이동은 전자-홀 전송방정식에서 drift 항에서 전계 성분 에 의해서 결합된다. 또한 높은 이득 저준위 주입과 같은 전통적인 BJT 해석과는 달리 낮

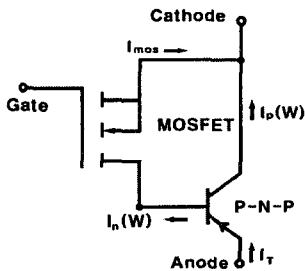


그림 2. IGBT 등가 회로.

은 이득과 고준위 주입에서는 drift 성분과 diffusion 성분과의 차이가 중요하고 전계성분을 0으로 놓을 수 없다. 따라서 전자와 홀을 따로 생각할 수 없고 또한 고준위 주입에서 준중성성 ($\delta p = \delta n$)에 의하여 전류를 ambipolar 전송이론으

로 생각하여야 한다.

과잉 캐리어들의 시간과 위치에 따른 변화를 다음과 같이 buffer층에 포함하여 표현하면

$$\frac{d\delta p}{dt} = -\frac{\delta p}{\tau_B} - \frac{1}{b} \frac{dJ_{pB}}{dx} \quad (1)$$

$$\frac{d^2\delta p}{dx^2} = \frac{\delta p}{L_{pB}^2} + \frac{1}{D_{pB}} \frac{d\delta p}{dt} \quad (2)$$

와 같이 구할 수 있고 Drift 층에서는

$$\frac{d\delta p}{dt} = -\frac{\delta p}{\tau_D} - \frac{1}{b} \frac{dJ_{pD}}{dx} \quad (3)$$

$$\frac{d^2\delta p}{dx^2} = \frac{\delta p}{L_{pD}^2} + \frac{1}{D_{pD}} \frac{d\delta p}{dt} \quad (4)$$

로 나타낼 수 있다[3][4][8]. 위의 식을 이용하여 과잉 캐리어 분포를 해석하고, 또한 버퍼층과 드리프트층에서의 전하량의 분포도 구할 수 있다.

II NOMENCLATURE

τ_B	버퍼층에서의 수명시간
τ_D	drift층에서의 수명시간
L_{pB}	버퍼층에서의 ambipolar 확산 길이
L_{pD}	drift층에서의 ambipolar 확산 길이
D_{pB}	버퍼층에서의 ambipolar 확산 계수
D_{pD}	drift층에서의 ambipolar 확산 계수
J_{pB}	버퍼층에서의 홀의 전류밀도
J_{pD}	drift층에서의 홀의 전류밀도
b	ambipolar 이동도 비

3.1 정상상태에서의 모델

PT IGBT의 정상 상태 해석을 위해 그림 3의 좌표 시스템을 이용하였다. 그림 3[4]은 PT-IGBT의 BJT 부분을 타나내었고, 과도 상태 초기조건으로 이용하는 정상 상태 값들을 제시하였다.

IGBT에서의 공핍층의 길이는

$$w_{bj} = \sqrt{\frac{2\epsilon_{si}(V_{bc} + V_{bi})}{qN_D}} \quad (5)$$

으로 나타낼 수 있고 총 베이스의 길이는

$$W = W_B + W_D \quad (6)$$

으로 나타낼 수 있다. 이때 drift층의 $x=0$ 인 곳에서의 과잉소수캐리어농도를 표현하면

$$\delta p(x) = P_{D0} \frac{\sinh\left(\frac{W-x}{L}\right)}{\sinh\left(\frac{W}{L}\right)} \quad (7)$$

로 나타낼 수 있다.[3][8]

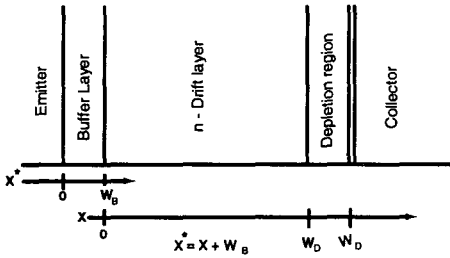


그림 3. 버퍼층 모델을 전개하기 위한 좌표 시스템.

3.2 과도상태에서의 모델

그림 4[4]에 과도시의 공핍층의 변화를 나타내었다. 이때의 공핍층의 변화는

$$W_{bc} \approx \sqrt{\frac{2\epsilon_{si} V_A(t)}{qN_D}} \quad (8)$$

로 표현할 수 있다. 시간에 따른 전하량의 변화량을 나타내면

$$\frac{dQ_T}{dt} = I_t - \frac{Q_L}{\tau_L} - \frac{Q_H}{\tau_H} \quad (9)$$

로 표현할 수 있고 식(10)을 얻을 수 있다

$$Q_T = \tau_L I_t (1 - e^{-\frac{t}{\tau_L}}) + \tau_L \left(\frac{Q_H}{\tau_H} - \frac{Q_L}{\tau_L} \right) (e^{-\frac{t}{\tau_L}} - 1) \quad (10)$$

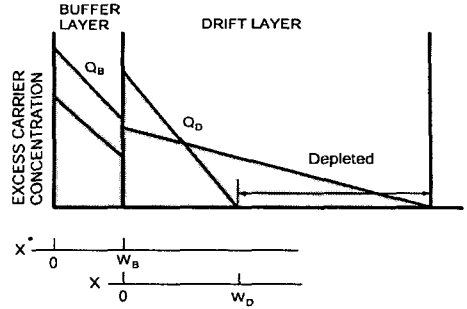


그림 4. buffer층과 drift층의 스위칭전후의 과잉소수 캐리어 변화 분포도.

으로 얻을 수 있다.

4. 시뮬레이션

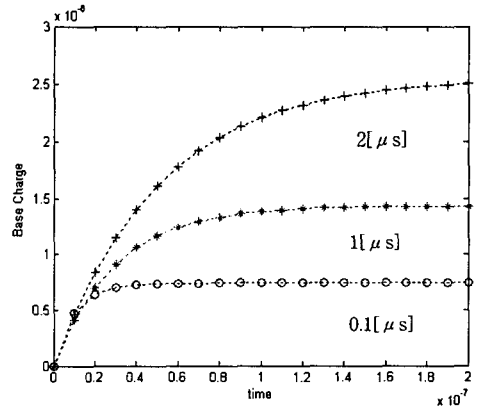


그림 5. 수명시간에 따른 베이스에 존재하는 총 전하 분포.

위 시뮬레이션 결과는 $\tau_L = 0.1[\mu s]$, $1[\mu s]$, $2[\mu s]$ 에 따른 베이스 전하에 대한 그래프이고, 수명시간이 길수록 베이스에 존재하는 전하량이 증가하고 이로서 수명시간과 포화 시간과는 반비례함을 알 수 있다.

5. 결론

본 논문에서는 턴-온 과도 상태 시 PT-IGBT의 드리프트 영역에서의 전하량의 분포를 buffer 층을

포함하여 해석적으로 제시하였다. 전하량의 분포는 수명시간이 길어질수록 늦게 포화됨을 알 수 있고 이러한 현상은 과도 상태 시 턴-온 시간을 증가시키는 원인으로 사료된다. buffer층을 포함한 해석으로 인하여 좀더 정확한 모델을 제시하였고 이러한 해석 모델은 과도 시의 스위칭 전력손실에 대한 연구에 기여할 것이다.

참고 문헌

- [1]. Allen R. Hefner, David L. Blackburn, "An Analytical Model for the Steady-State and Transient Characteristic of the Power Insulated-Gate Bipolar Transistor," *Solid-State Electronics*, Vol. 31, No. 10, pp.1513-1532, 1988
- [2]. Allen R. Hefner, JR, "Analytical Modeling of Device-Circuit Interaction for the Power Insulated Gate Bipolar Transistor(IGBT)," *IEEE Transaction on Industry Applications*, Vol. 26, No. 6, November/december 1990
- [3]. Allen R. Hefner, Jr. "Performance Trade-off The Insulated Gate Bipolar Transistor: Buffer Layer Versus Base Lifetime Reduction" *IEEE Transaction Power Electron*, PE-2, p. 194, 1987; also in IEEE PESC Conf. Rec., p. 27, 1986
- [4]. Allen R. Hefner, Jr. "Modeling Buffer Layer IGBT's for Circuit Simulation", *IEEE Transactions on Power Electronics*, Vol. 10, No 2, March 1995
- [5]. Robert F. Pierret, *Semiconductor Device Fundamentals*, Addison-Wesley company, Inc, p327~p343,1996
- [6]. B.J. Baliga, *Power Semiconductor Device*, PWS Publishing Company, pp. 426-502 1996.
- [7] Se-Hwan Ryu/Hyung-Keun Ahn/Deuk-Yong Han, "Transient analysis of PT-IGBTs at High Temperature", ICPE'01, pp 39-43, 10, October, 2001
- [8] Se-Hwan Ryu/Hyung-Keun Ahn/Deuk-Yong Han, "An analytical Transient Model for NPT IGBT", ICPE'01, pp 26-30, 10, October, 2001