GaAs MESFET의 Source 접지상태에 따른 게이트 누설 전류 특성

원창섭, 유영한, 안형근, 한득영
건국대학교

The GaAs Leakage Current Characteristics of GaAs MESFET's using Source Ground Status

Chang-Sub Won, Young-Han Yu, Hyungkeun Ahn, and Deuk-young Han
Konkuk Univ.

Abstract

The gate leakage current is first calculated using the experimental method between gate and drain by opening source electrode. Next, the gate to drain current has been obtained with a ground source. The difference of two current has been tested and provide that the existence of another source to Schottky barrier height against the image force lowering effect.

Key Words : MESFET, Barrier Height, Gate Current, Schottky Effect.

1. 서 론

GaAs는 빠른 이동도에 의한 고속 동작 특성, 넓은 밴드갭으로 인한 고온에서의 동작 특성, 직접천이에 의한 광 특성, 반 절연 기판 상의 소자분리에 의한 저 잡음 특성, 등의 다양한 장점을 가지고 여러 분야에 걸쳐 응용되고 있다[1][2]. 그러나, 이러한 여러 가지 장점에도 불구하고, GaAs가 좀 더 확실하게 차세대 반도체 물질로서 자리를 잡지 못하는 것은 재료의 희소성보다는 안정된 절연막을 만들 수 없어, 소자를 제작하는데 어려움을 가지고 있다는 것이다. 현재, GaAs가 적용되는 Trasistor 소자는 MESFET(Metal Semiconductor Field Effect Transistor), HBT(Heterojunction Bipolar Transistor), HEMT(High Electron Mobility Transistor) 등이 있다. HEMT는 이종접합의 접합면에 캐리어가 집중되는 것을 이용한 것으로, 채널을 통과하는 캐리어가 게이트의 인가한 전압에 의한 전장의 영향 적게 받으므로 자유로운 케리어 이동이 가능하여, 빠른 속도를 낼 수 있어, 현재 마이크로파 회로를 제작할 때 가장 많이 사용되는 소자이다. HEMT는 이종접합을 사용하므로 물질을 변경하여 성장층을 형성하여야 하므로 제작경비가 크다, 그리고 HEMT는 입력전압으로 음의 전압을 인가하여야 한다. HBT는 이종접합을 이용한 바이폴러형 트랜지스터이다. 일반적이 바이폴러 트랜지스터는 농도차에 의한 캐리어 확산에의한 전류가 주된 것이고, 베이스에 발생하는 과잉소수캐리어의 제거가 원활하지 않아 유니폴러 트렌지스터 보다 응답속도특성이 떨어지는 것으로 알려져 있다. 그러나. HBT는 이종접합을 이용하여 베이스에서 이미터로 주입되는 캐리어의 이동을 막으므로 해서 직류이득이 커지고, 베이스의 농도를 증가할 수 있으므로 속도를 빠르게 할 수 있다. HBT도 이종접합을 이용한 소자로서 제작비용이 크고, 이종접합에 의해 발생되는 스파이크에 의하여, 생성-재결합에의한 누설전류가 발생한다 .

MESFET은 공정이 단순하여, 제작단가가 싸고 수율이 높은 특성이 있으나, MS접합에 의한 공핍층을 사용하여 게이트 하부에 전계를 형성하므로, 누설전류가 상대적 크며, 입력 신호 전압이 작게 된다. 또한 회로를 제작할 때 게이트전압이 음의 전압을 가짐을 고려하여야 한다.[4]

MESFET의 구조적 단점인 누설전류는 반도체-금속접합에 의하여 생성되는 전위장벽의 높이에 가장큰 영향을 받는다.[5] 본 논문은 GaAs

MESFET동일소자를 Diod형태와 FET의 형태로 전압을 인가하였을 때 게이트의 누설전류가 다름을 실험하였고, 이것을 일반적으로 잘 알려진, 금속-반도체접합에서, 영상전하에 의한 전위장벽 강하 효과이외의 효과로 인하여 GaAs MESFET의 게이트전위장벽이 변화하고 있음을 설명하고 있다.

2. 게이트 누설 전류와 Schottky Effect

게이트 누설전류는 3가지의 캐리어 전달 프로세스에 의하여 흐르는 것으로 알려져 있다. 첫 번째는 열적주입에 의한 것이다. 충분한 에너지를 가지는 캐리어가 전위장벽 위에서 금속에서 반도체로 이동하는 것이다.

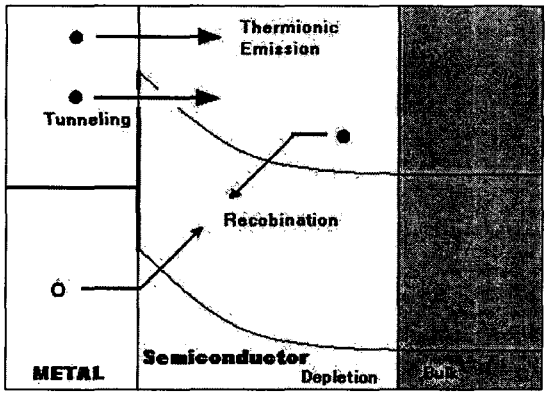

그림 1. 게이트 누설 전류의 캐리어 전달 프로세스.
Fig. 1. Carrier transport process of gate leakage current.

전류를 발생하는 두 번째 원인은 전위장벽을 통과하는 캐리어에 의하여 발생한다. 전위장벽의 두께가 좁고, 장벽에너지가 크지 않으면 캐리어는 장벽을 뚫고 지나간다. 마지막으로 전류에 영향을 주는 것은 재결합에 의한 것이다. 이러한 세 가지의 원인에 의하여 게이트 누설전류가 발생하는데, 열적주입은 Schttky Barrier Height로 알려진 전위장벽의 크기에 영향을 많이 받고, 터널링은 전위장벽의 크기와 두께에 영향을 받고, 재결합은 트랩농도에 관련한 함수이다.

금속-반도체 접합에서 전위장벽을 변화시키는 영향은 Schottky Barrier Effect로 잘 알려진 영상전하에 의한 전위장벽 강하이다.[2] 이것은 공핍층에 쌓여있는 전하에 의하여 게이트 금속에 영상전하가 발생하고, 이 영상 전하에 의한 전기적 에너지가 금속과 반도체 사이의 전위장벽을 낮추는 역할을 한다. 금속과 반도체 사이의 전압을 증가시키면, 공핍층의 두께가 증가하고, 또한 공핍층내에 축적되는 전하도 증가하게된다. 공핍층에서 증가된 전하는 금속부분에 영상전하를 생성하고, 생성된 영상 전하에 의한 전계는 금속과 반도체 사이에 인가된 전압에 의한 전계를 약화시킨다. 이때 발생된 영상전하에 의한 전계는 거리제곱에 반비례하므로 금속과 반도체의 접합면의 에너지 프로파일을 변경하며 공핍층 전체의 크기를 줄이지는 않는다. 금속면의 영상전하로 인하여 전위장벽이 감소하며, 게이트 누설전류가 증가하게된다. 이러한 Schottky Barrier Effect는 금속-반도체접합 시스템에서 역전압이 인가될 때, 전류가 증가하는 것을 설명할 수 있다. 금속-반도체접합에서 역전압이 인가되고, 전위장벽의 크기가 고정된다면, 장벽의 두께가 줄어들므로 전류 변화의 대부분은 터널링 프로세스에 의한 전류일 것이고, 터널링 프로세스에 의한 전류의 증가는 실제로 흐르는 전류 증가를 설명할 수가 없다.

금속-반도체 접합을 이용한 소자로 현재사용하고 있는 것은 Schottky 다이오드와 MESFET이다. 두 소자는 전류의 방향이 다르고, 전류흐름의 프로세스가 다르나, 역전압을 인가하였을 때 금속에서 반도체로 흐르는 전류의 크기는 전류를 발생시키는 캐리어이동 프로세스가 동일할 것으로 예상된다.
그러나 본 논문의 실험에 의하면 두 가지의 소자를 동일조건에서 실험하였을 때 전류의 흐름이 다른 것으로 나타나고 있다. 이것은 전류흐름의 다른 영향이 있음을 보여주고 있다.

3. 게이트 누설 전류 실험

본 논문에서의 실험재료로 사용한 소자는 상용소자로서 일반용 증폭기로 도 사용되는 2에서 16 GH의 주파수 대역에서 사용하고, $0.3\times250[\mu m]$의 게이트를 가지는 소자를 사용하였다. 측정기기는 HP4156B를 이용하여 측정하였다.
처음에는 소스를 개방한 상태에서 게이트에 0V에서 -2.5V를 -250 [mV]씩 변화하며 인가하였고, 드레인에 0에서 2V의 20 [mV]단위로 전압을 변화하며 인가하며 게이트 누설전류를 측정하였다..

다음에는 소스를 0V의 일정전압을 인가한 후에 위의 실험을 반복하였다. 마지막으로 소스에 드레인전압과 동일한 전압을 인가하며 위의 실험을 반복 하였다.

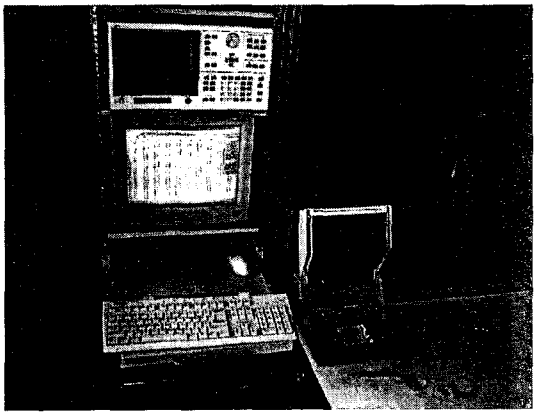

그림 2. 실험 장치.
Fig. 2. Test Equipment.

4. 결과 및 고찰

그림3은 MESFET의 전류전압특성곡선을 나타내고 있다.

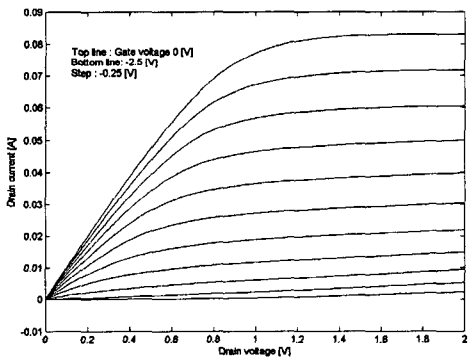

그림 3. 전류전압특성곡성.
Fig. 3. DC Characteristics of MESFET.

게이트 전압은 -2.5V부터 0V까지 0.25V씩 증가하면 전압을 인가하였고, 드레인 전압은 0V에서 2V까지 0.02V씩 증가하며 인가하였다. 게이트 문턱전압은 -2.5V이고, 드레인 핀치오프전압은 게이트전압 0V에서 약1.2V정도 되는 것으로 보여진다.

그림4는 소스를 개방시킨 실험에서 게이트의 누설전류를 측정한 것이다.

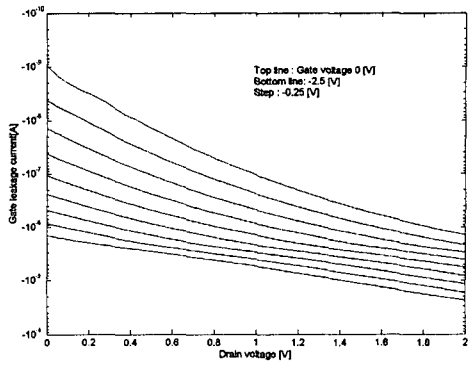

그림 4. 소스 개방 상태에서 게이트 누설 전류
Fig. 4. Gate leakage current at open source

게이트 전압은 -2.5V부터 0V까지 0.25V씩 증가하면 전압을 인가하였고, 드레인 전압은 0V에서 2V까지 0.02V씩 증가하며 인가하며 게이트의 누설전류를 측정하였다. 게이트 전압이 음의 전압을 크게 할수록 누설전류가 증가하고, 드레인 전류가 증가할수록 들인 전류가 증가하였다. 이것은 역전압이 증가하므로 Schottky Barrier Effect에 의하여 전위장벽이 낮아져 누설전류를 증가시킨다. 그림4에서 게이트의 0V를 인가였을 때보다 -2.5V를 인가하였을 때 드레인 전압변화에 대한 게이트 누설전류의 변화가 적은 것을 볼 수 있다. 이는 Schottky Barrier Effect가 역전압의 제곱근의 형태로 영향을 주기 때문이다.

그림5는 소스를 단락 시킨 실험에서 게이트의 누설전류를 측정한 것이다. 실험은 위의 실험과 동일한 조건에서 동일한 전압을 인가하여 실험 하였다. 이실험에서도 게이트전압이 음의 방향으로 증가할수록 드레인 전압이 증가할수록 게이트 누설전류가 증가한다. 그러한 그림4와 비교할 때 게이트 전압이 0V일 때, 드레인 전압변화에 대한 게이트 누설 전류의 변화가 작다. 또한 드레인 전압이 2V일 때는 개방하였을 때의 누설전류가 9×10^{-5} [A] 정도이나 그림5의 소스를 단락시킨 실험에서는 8×10^{6}[A] 정도로 약10배가 감소하는 것을 볼 수 있다.

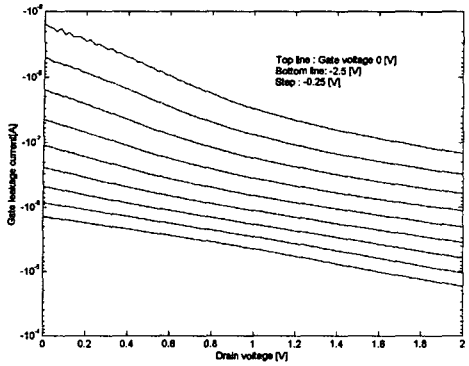

그림 5. 소스 단락 상태에서 게이트 누설 전류.

Fig. 5. Gate leakage current at short source.

그림6은 소스를 개방하고 실험하였을 때와 단락하고 실험하였을 때의 게이트 누설전류의 차이를 나타내었다. 드레인 전압이 증가할수록 두 실험의 차이가 커지고 있다. 이것은 발생한 영향이 드레인 전압이 커질수록 증가한다는 것을 나타내고 있다. 또한 그림6에서 게이트전압이 작을수록 두 실험의 차이가 커짐을 볼 수 있다.

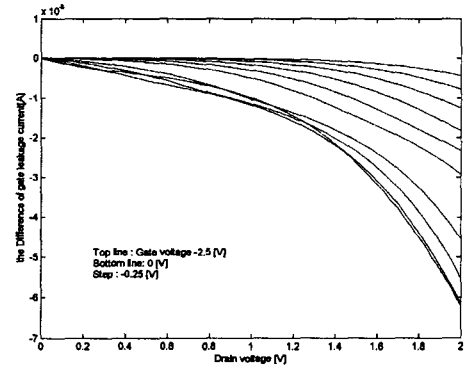

그림 6. 소스를 개방과 단락실험의 게이트 누설전류의 차.

Fig. 6. The Difference of Gate leakage current between open source and short source .

4. 결 론

본 논문에서는 두 가지의 실험을 하였다. 첫 번째는 소스를 개방한 상태에서 게이트와 드레인에 역전압을 인가하고, 게이트 누설전류를 측정하는 실험이었다. 이것은 Schottky Diode와 같은 특성을 갖는 것으로 사료된다. 두 번째 실험은 소스를 단락한 상태에서 게이트와 드레인 사이에 역전압을 인가하고, 게이트 누설전류를 측정하는 실험을 하였다. 이것은 FET의 특성을 나타내는 것으로 사료된다. 이 두 실험에서 게이트 누설 전류는 영상전하의 영향에 의한 전위장벽강하의 영향만 있으므로 거의 유사한 전류가 흐를 것으로 사료되나. 실제로는 많은 차이를 나타내고 있다. 이것은 채널내의 전하에 의해 영상 전하에 의한 전위장벽 감소 전계의 영향을 줄이기 때문인 것으로 사료된다.

참고 문헌

[1] S.M. Sze, "Physics of Semiconductor Devices", 2nd ed., John Wiley & Sons, 1981

[2] Won C. S., Ahn H. K., Han D. Y., El Nokali, "DC Charateristic of MESFET's at High Temperatures", Solid-State Electronics, Vol. 43. No. 3, pp.537-542 , 1999.

[3] Michael Shur, "GaAs Devices and Circuits", Plenum Press, 1987.

[4] Shigeru Nakagima,"Hihg-Performance GaAs MESFET's with Advanced LDD Structure for Digital, Analog, and Microwave Applications" IEEE Trans. on Electron Devices, Vol.46, No.1, pp.38-47, 1999

[5] Mansoor M. Ahmed, "Schottky Barrier Depletion Modification - A Source of Output Conductance in Submicron GaAs MESFETs" IEEE Tans. on Electron Devices, Vol.48,No. 5, pp.830-834 , 2001.