

실리콘 기판을 이용한 Ku-band용 Band Pass Filter 설계에 관한 연구

이태일, 최명률, 박인철, 김홍배*

청주대학교 대학원 전자공학과, 청주대학교 이공대학 정보통신공학부*

Study on a design of Band Pass Filter C-band using silicon substrate

Lee tae-il, Cuiminglu, Park in-chul, Kim hong-bae*

Dept. Electronic Engineering, Chongju Univ.,

Division of Information and Communication Engineering, Chongju University*

Abstract

In this paper, we designed a Ku-band BPF(Band Pass Filter) by microstrip line that most usually used a microwave device design and fabrication. Here a substrate of designed BPF were silicon substrate($\epsilon_r=11.8$), and metal line was copper and silver/copper structure. And a configuration of BPF was used hairpin pattern.

A center frequency of designed BPF was 10GHz and their FBW(Fractional Band Width) was 20%(2GHz). It presented simulated results obtained for a 10GHz filter which yields an insertion loss of 0.1dB that ripple vaule related chebyshev reponse. Finallt we tried to make that a 30dB attenuation frequency was 20% of center frequency .

Key Words : microstrip line, BPF(Band Pass Filter), hairpin

1. 서 론

최근 무선통신 분야의 급속적인 발전은 사용주파수의 고주파화를 초래하여 현재 수 GHz이상의 상용 주파수를 이용하고 있다. 현재 상용화된 기술로는 IMT-2000, Bluetooth, WLAN 등이 있으며, 이는 모두 2GHz 이상의 주파수 대역을 사용하고 있다. 이와 같이 본격적인 마이크로파 대역의 무선통신이 주요 수단으로 대두되어지고 있는 즈음, 기존의 저주파 회로 기술로는 구현하기 힘든 이유로 초고주파 회로 기술의 해석에 필수적인 전송선로이론이 중요시되고 있다.[1]

초고주파(또는 마이크로파) 회로와 기존의 저주파 회로 기술과의 가장 근본적인 차이는 전기적 길이에서 발생하게 된다. 이는 일반 전자회로에서 다루던 주파수는 회로의 크기와 상관없이 크게 문제시 되지 않았지만 GHz이상의 초고주파 대역의 신호를 이용하게 되면 파장이 cm 수준으로 감소하게 되어 회로에 사용되는 모든 소자나 선로까지도

회로 동작에 영향을 미치게 된다. 특히 주파수에 관련된 리액티브 소자를 보면 개개의 소자가 갖고 있는 소자값의 허용한계(tolerance)가 있고, SRF(Self Resonance Frequency)라는 한계 주파수가 정해지는데, SRF 이상의 주파수에서 소자를 사용하게 되면 소자값의 변화량이 허용한계를 초과함을 물론 소자 특성 자체가 바뀌어 버리는 현상까지 초래하기 때문에 회로에 사용할 수가 없게 된다.[2]

이와 같은 저주파 회로 기술의 단점을 극복하기 위해 도입된 것이 전송선로(transmission line) 구조이며, 전송선로는 일반적으로 일정한 유전율을 가지는 유전체 기판과 금속 선로로 구성된다. 여기서 기판의 유전율, 두께(기판, 금속), 사용 주파수에 따라 신호를 전달하는 금속 선로의 폭 및 길이가 변하게 되는데, 이 금속 선로의 폭을 조절하여 임피던스를 정하고, 길이를 이용하여 리액턴스 성분을 조절하여 사용하게 된다. 본 논문에서 사용한 전송선로 구조는 여러 가지 전송선로 중에서도 가

장 널리 사용되고 있는 마이크로스트립 선로(microstrip line)로써 그 구조는 유전체 기판을 중심으로 밑면에 접지면, 윗면에 신호선이 위치한 구조를 가지고 있다. 마이크로스트립 선로는 신호 전송 관점에서 볼 때 신호선의 위쪽은 공기이고, 아래쪽은 유전체인 이유로 quasi-TEM 모드 전송을 하게 된다.[3]-[4]

한편 MMIC와 같은 마이크로파 소자 및 회로의 집적화에서 예전부터 가장 많이 사용되고 있는 G aAs($\epsilon_r = 12.9$) 기판은 재료의 특성상 high-mobility의 강점을 이용하여 무선 통신 분야의 회로 제작에 널리 사용되고 있는 실정이다. 하지만 기판 자체가 갖고 있는 제품 단가 상승요인이나 기존 공정라인의 활용도면에서는 개선의 여지를 두고 있다.

따라서 본 논문에서는 실리콘 기판을 이용한 Ku-band용 BPF(Band Pass Filter)를 설계하여 현재 상용화되고 있는 제품에 적용가능성을 알아보고자 한다. 시뮬레이션은 2.5D Field simulation 프로그램인 Zeland사의 IE3D(Ver.9.0)을 사용하였다.

2. 이론적 배경

대역 통과 여파기를 특성을 가지는 구조는 스텝을 이용한 구조와 전송선로 사이의 커플링을 이용한 경우로 크게 나눌 수 있다. 스텝을 이용한 경우는 $\lambda/4$ (quarterwave) 길이를 가진 개방 회로 스텝 공진기를 이용한 방식, $\lambda/4$ 공진기를 이용한 구조의 단점을 보완한 용량성 결합 $\lambda/4$ 공진기를 사용한 구조로 볼 수 있다. 그리고 커플링을 이용한 구조로는 커플링이 되는 전송선로의 위치로부터 end-coupled와 parallel-coupled 형으로 분류할 수 있다. 물론 이 외의 개선된 구조가 있으나 여기서는 스텝을 이용한 방식과 커플링을 이용한 개략적인 두 가지만을 소개한 것이다.

본 논문에서는 parallel-coupling의 기본구조를 가지면서 커플링 효과를 개선한 구조인 머리핀(hairpin) 구조의 대역 통과 여파기를 설계하였다. parallel-coupling의 접근은 두 개의 전송선로 사이에 흐르는 전류 방향의 일치에 따르는 even-mode와 odd-mode 임피던스의 정의부터 이루어진다. 다음의 식(1)~(5)은 여파기 설계에 필요한 몇 개의 식들을 소개한 것이다.

$$Z_0 J_1 = \sqrt{\frac{\pi \Delta}{2g_1}} \quad (1)$$

$$Z_0 J_n = \frac{\pi \Delta}{2\sqrt{g_{n-1} g_n}}, \text{ for } n = 2, 3, \dots, N \quad (2)$$

$$Z_0 J_{N+1} = \sqrt{\frac{\pi \Delta}{2g_N g_{N+1}}} \quad (3)$$

$$Z_{0e} = Z_0 [1 + JZ_0 + (JZ_0)^2] \quad (4)$$

$$Z_{0o} = Z_0 [1 - JZ_0 + (JZ_0)^2] \quad (5)$$

여기서 N은 여파기의 차수, Δ 는 비대역폭(FB W), Z_0 는 특성 임피던스, Z_{0e} 와 Z_{0o} 는 각각 even-mode 임피던스, odd-mode 임피던스이다.[5]-[6]

3. 시뮬레이션

여파기 설계에서 가장 먼저 구해야 하는 것은 여파기의 차수이다. 이것은 여파기의 중심 주파수(저역인 경우 차단 주파수), 비대역폭 그리고 원하는 감쇠값을 갖고자하는 주파수(정지대역)를 이용한 정규화를 통해 구할 수 있다. 본 논문에서는 10GHz의 중심 주파수와 20%의 비대역폭을 가지며, 8GHz에서 40dB의 감쇠를 가지는 조건으로 하여 구한 결과 N이 5인 결과가 나왔다. 이 결과를 가지고 통과 대역 리플이 0.1dB인 chebyshev 응답을 가지는 기본형(prototype) 여파기 소자값을 구했다. 이 소자 값과 여파기에 사용되는 선로의 임피던스를 이용하여 설계를 하였다.

그리고 초고주파에서는 표면 효과(skin effect)라는 선로(저주파에서 도선)의 표면쪽의 전류 밀도가 높아지는 현상을 고려하기 위해 설계된 여파기에 사용된 마이크로스트립의 금속 선로의 층을 구리만을 이용한 것과 표면 효과를 고려해 은/구리의 구조를 가지는 두 가지 경우의 금속층을 사용하였다. 10GHz에서의 표피 두께는 아래의 식(6)을 이용하여 구한 결과 약 $0.1\mu\text{m}$ 가 나왔다.[7]

$$\delta_s = \frac{1}{\alpha} = \sqrt{\frac{2}{w\mu\sigma}} \quad (6)$$

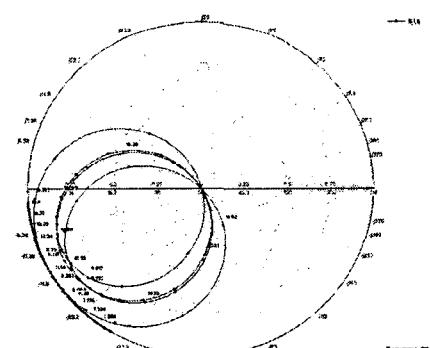
그림 1에는 IE3D로 설계한 Hairpin 구조의 대역 통과 필터의 Layout을 나타내었다. 이 구조를 이용하여 시뮬레이션을 수행하였다. 시뮬레이션 조건은 7~13GHz의 주파수 sweep을 하였고, 간격은 60MHz(100point)로 해주었다. 그리고 필드 해석시 정확도와 관련된 mesh는 셀 당 40λ 로 설정하여 총 6000개의 meshing 조건을 설정하였다. 위의 조건

으로 시뮬레이션 한 결과를 그림 2에서 그림 5까지 나타내었다.

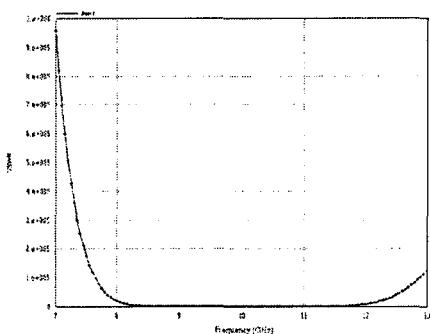
그림 2는 S11과 VSWR 결과로 여파기의 반사(Reflection) 특성을 보여주고 있는데, 그림 2(a)에서 보면 통과 대역 내의 특성 임피던스가 50 Ω 점에서 원형의 궤적을 보여주고 있는데, 이는 통과 대역의 내의 리플 용답에 기여한 것이다. 그리고 VSWR은 통과 대역 내에서 0의 값을 유지하고 있다.



그림 1. 설계된 Hairpin 구조의 대역 통과 여파기.



(a) S11

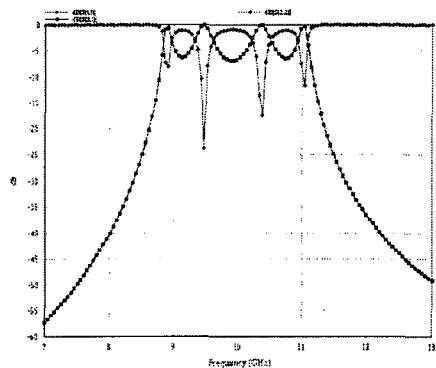


(b) VSWR(Voltage Standing Wave Ratio)

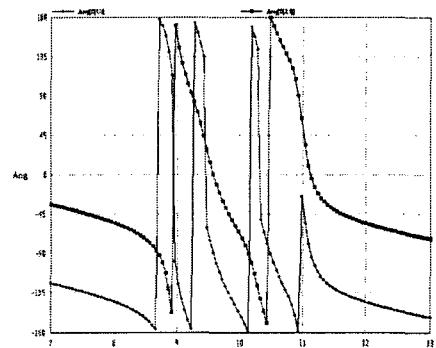
그림 2. 설계된 여파기의 S11(smith chart)와 VSWR 특성.

그림 3에는 S11과 S21의 주파수 용답을 도시하였다. 시뮬레이션 결과 통과 대역내의 리플 값이 원래 설계시 적용한 리플 값보다 큰 5dB이상의 값을 나타내었다. 이것은 일반 마이크로파 소자에 사용되는 기판보다 큰 손실 성분에 의한 것이다. 그리고 8GHz에서 감쇠는 40dB였다. 한 편 위상 용답의 지연은 통과 대역내에서 발생하였으며, 이는 진폭 용답 특성이 비교적 좋은 chebyshev 용답의 단점인 관계로 위상 용답이 중요시 되는 곳에서의 적용이 어렵다는 것을 나타낸다.

마지막으로 그림 4에서는 정지 대역인 8GHz와 통과 대역인 10GHz에서의 E-field 분포를 보여주고 있다. 그림에서 보여지는 바와 같이 10GHz의 경우 각 hairpin 간의 모서리 부근에서의 전계의 손실이 0dB에 가까운 것을 알 수 있으며, 이는 그 부근의 커플링을 통한 신호의 전송이 잘 되고 있다는 것을 말해주고 있는 것이다.



(a) S11, S21(dB scale)



(b) S11, S21(phase)

그림 3. 설계된 대역 통과 여파기의 주파수 용답 특성(S11, S21).

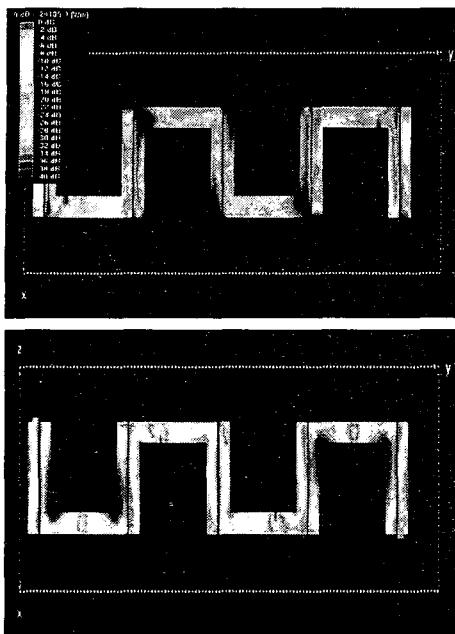


그림 4. 정지 대역(8GHz-위)과 통과 대역(10GHz-아래)에서의 E-field(평균값) 분포성, 정렬 방식을 따른다.

마지막으로 선로의 금속층 변화에 따른 시뮬레이션 결과에서는 1dB 이하의 차이만이 발생하여 시뮬레이션 상의 뚜렷한 특성 차이를 발견하지 못하였다. 물론 실제 제작시 적용에 있어서는 금속 손실의 감소가 있겠으나, 시뮬레이션 상에서 적용한 구리($5.7 \times 10^{-7} [\text{S/m}]$)와 은($6.17 \times 10^{-7} [\text{S/m}]$)의 도전율이 근소한 차이를 나타냈기 때문에 이에 대한 효과를 제시하지는 못하였다. 그래서 주파수에 따른 표피 효과를 고려해 줌으로써 개선된 응답 특성을 가질 수 있다는 이론적인 제안만 언급하는데 그치게 되었다.

4. 결 론

본 논문에서는 마이크로스트립 선로를 이용하여 설계한 10GHz의 중심 주파수를 가지는 대역 통과 여파기에 설계하였다. 이 때 적용된 기판은 유전율이 11.8이고 두께가 $500\mu\text{m}$ 인 실리콘 기판을 사용하였고, 여파기 설계 형태는 차수가 5인 Hairpin 형태로 설계하였다. 그리고 응답 특성은 0.1dB chebyshev 응답을 가지도록 하였다.

시뮬레이션 결과 통과 대역내의 삽입 손실(insertion loss)은 예상되는 리플 값보다 큰 5dB 정도를

나타냈고, 통과 대역외의 outband reject 특성은 8GHz에서 40dB의 감쇠를 갖는 skirt 특성을 보여주었다. 이는 설계시 고려된 값이었다.

이와 같은 결과를 토대로 볼 때 예상보다 큰 삽입 손실이 실제 제작에서 증가 된다고 볼 때 구조 및 재료에 대한 개선 및 시뮬레이션 결과의 통계적 분석이 필요함을 알 수 있었다. 물론 위 결과가 구현이 불가능할 정도로 특성이 안좋은 것은 아니었으나 현재 상용되고 있는 여파기의 경우 3dB이내의 삽입 손실을 가지는 것을 볼 때 여파기 설계에서 삽입 손실과 trade-off한 인자를 가지고 추가적인 연구가 필요함을 알 수 있었다.

감사의 글

본 연구는 과학기술부·한국과학재단 지정 청주대학교 정보통신연구센터의 지원에 의한 것입니다.

참고 문헌

- [1] Mike Golio, "The RF and Microwave handbook", CRC Press, 2001
- [2] Matthaei, Young and Jones, "Microwave Filters, Impedance Matching Networks and Coupling Structure", McGraw-Hill, 1964
- [3] T. C. Edwards, M. B. Steer, "Foundations of Interconnect and Microstrip Design", Wiley, 2000
- [4] Kai Chang, Inder Bahl, and Vijay nair, "RF and Microwave Circuit and Component Design for Wireless Syetems", Wiley, 2002
- [5] Allan W. Scott, "Understanding Microwaves", Wiley, 1993
- [6] Robert E. Collin, "Foundations for Microwave Engineering", McGraw-Hill International Editions, 1992
- [7] David M. Pozar, "Microwave Engineering", Addison-Wesley, Massachusetts, 1990