

새로운 등가회로모델을 이용한 AC PDP의 유지방전시의 벽전하 특성 분석

김준엽, 임종식  
 세종대학교 전자공학과

Wall Charge Characteristic Analysis during the Sustain Period Using an  
 New Equivalent Circuit Model for AC PDPs

Joon-Yub Kim, Jong-Sik Lim  
 Dept. of Electronics Engineering, Sejong University

**Abstract** - 본 논문에서는 AC PDP의 유지방전구간에  
 서의 인가전압에 따른 방전전류, 공간전압, 벽전하 등의  
 변화를 새로운 AC PDP를 위한 등가회로모델을 사용하  
 여 효율적이고 간편하게 시뮬레이션 한 결과를 소개한  
 다.

벽전하의 정확한 분석은 안정적이고 효율적인 AC  
 PDP의 구동 방법을 개발하기 위해 계속 연구, 보고 되  
 어 왔지만, 인가되는 전압의 변화에 따른 시간적인 셀  
 내부의 변화를 빠르고 편리하게 분석하고 이해하는데 효  
 과적인 방법은 제시되지 못하였다. 본 논문에서는 AC  
 PDP의 전극간 물리적인 특성을 고려하여 3개의 직렬 커패시터와 1개의 병렬 커패시터, 2개의 싸이리스터를 사  
 용하여 AC PDP를 위한 등가회로모델을 구성하여 제시  
 하였다. 제안된 등가회로모델은 SPICE와 같은 표준 회  
 로시뮬레이션 툴에 손쉽게 적용가능하며, 이러한 방법으  
 로 분석된 패널내의 전류, 공간전압, 벽전하의 동특성을  
 소개하였다. 등가회로모델을 이용한 시뮬레이션 결과  
 는 실험을 통한 측정 결과와 비교하여 그 정확성을 검증하  
 였다.

인가전압의 시간적 변화에 따른 유입전류 및 셀 내의  
 전압 및 전하의 분포를 손쉽게 정확하게 시뮬레이션 할  
 수 있는 본 AC PDP의 등가회로모델은 AC PDP의 특성  
 을 이해하는 데에 중요한 도구가 될 것이며 효율적인 구  
 동 방식의 개발 및 분석 등에 널리 활용될 수 있을 것이  
 다.

1. 서 론

지금까지 AC PDP의 특성을 파악하고 향상시키기 위  
 한 다양한 노력들이 시도되어 왔다. 하지만 주로 AC  
 PDP의 전기적 특성은 실험을 바탕으로 이루어 졌기 때  
 문에 벽전하를 직접 측정하기는 불가능 하였으며, 특성  
 또한 파악하기 어려웠다 [1-2]. 벽전하의 특성을 파악하  
 기 위한 여러 간접적인 방법들이 연구되었지만, 이 또한  
 아직까지 효율적인 벽전하 측정방법은 보고되고 있지 않  
 다. 수학적인 모델들은 AC PDP의 비선형적 특성을 시  
 뮬레이션 하기위해 개발되었다. 하지만 시간에 따른 방  
 전특성을 정확히 시뮬레이션 하기에는 많은 시간이 소요  
 된다 [3]. 또한 AC PDP를 위해 개발된 몇몇 등가회로모  
 델들은 AC PDP의 시간적 방전 동특성을 정확하고, 편  
 리하게 시뮬레이션 하기에는 충분하지 않았다 [4-5].

본 논문에서는 새로운 등가회로 모델을 제시하고, 이  
 용하여 AC PDP의 유지방전구간에서의 인가전압에 따른  
 전류, 공간전압, 벽전하의 동특성을 정확히 시뮬레이션  
 할 수 있으며, 새로운 등가회로모델은 기존의 SPICE와  
 같은 표준 회로시뮬레이션 툴에 손쉽게 적용할 수 있다.

2. 본 론

2.1 벽전하 입-출력 곡선.

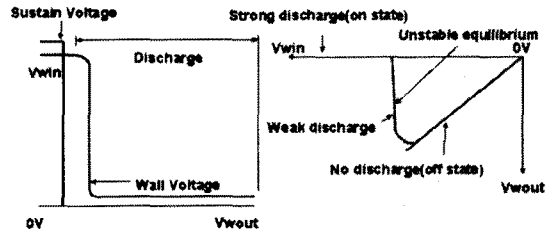


그림. 1 벽전하 입-출력 곡선

그림. 1은 벽전하 입-출력 곡선을 보여준다 [6-8]. 그  
 림. 1에서  $V_{WIN}$ 은 초기 공간전압을 나타내며,  $V_{WOUT}$ 은  
 방전이후의 공간전압을 나타낸다.  $V_{WIN}$ 이 약방전 전압보  
 다 낮을 때  $V_{WOUT}$ 은  $V_{WIN}$ 과 같다. 이는 어떠한 방전도  
 일어나지 않는 것을 의미하며, 셀 내부의 벽전하의 변화  
 가 없음을 나타낸다.  $V_{WIN}$ 이 약방전 구간에 들어서면 약  
 방전은 발생되며,  $V_{WIN}$ 이 약방전 전압 이상 높아지면 강  
 방전이 발생하게 된다. 강방전후 셀 내부의 공간전압은  
 0으로 떨어진다.

2.2 싸이리스터의 전류-전압 특성

그림. 2는 전형적인 싸이리스터의 전류-전압 특성을  
 보여준다 [9]. 싸이리스터 양단간의 전압이 문턱전압에  
 이르기 까지 전류는 흐르지 않으며, 문턱전압에 이르면  
 싸이리스터는 turn-on 되어 다량의 전류가 싸이리스터를  
 통하여 흐르게 된다. 싸이리스터가 turn-on 되면 전류는  
 싸이리스터 양단간의 전압이 0으로 떨어질 때 까지 계속  
 하여 흐르게 되며, 이러한 싸이리스터의 전류-전압 특성  
 은 AC PDP의 방전특성과 매우 흡사하다.

2.3 새로운 AC PDP를 위한 등가회로모델

AC PDP의 상판은 MgO층, 유전체층, X-Y 투명유지  
 전극, 유리층으로 구성되어 있다. 이러한 물리적 구성으  
 로 인하여 X-Y 유지전극 사이에서는 커패시턴스가 존  
 재하며, 이는 3개의 직렬 커패시터와 1개의 병렬 커패시

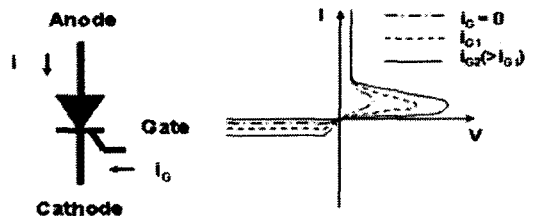


그림. 2 싸이리스터의 전류-전압 특성

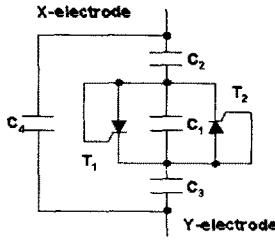


그림. 3 새로운 등가회로모델

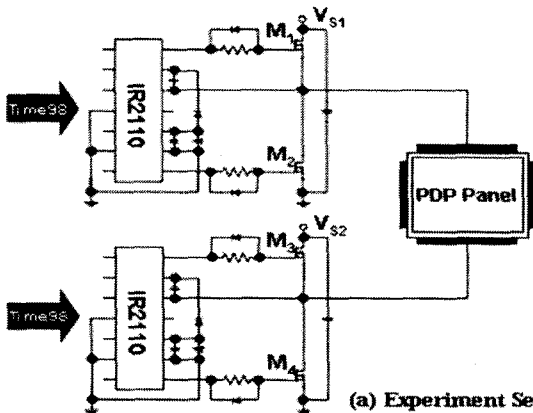
터로 구성할 수 있다 [10]. 3개의 직렬 커패시터 중에 가운데 커패시터인  $C_1$ 은 셀 내부의 방전공간의 커패시턴스를 나타낸다. AC PDP의 방전공간에서의 전류-전압 특성은 싸이리스터의 전류-전압 특성과 매우 비슷하기 때문에 그림. 3에서 제시된 등가회로모델은 두 유지전극 사이의 전기적 특성을 편리하게 시뮬레이션 할 수 있으며, 실제 AC PDP의 전기적 특성과 매우 유사하다.

유지전극 사이의 전압이 방전전압에 이를 때까지 소량의 전류가  $C_4$ 와 직렬 커패시터  $C_1, C_2, C_3$ 를 충전하기 위해 흐른다. 인가전압이 방전전압에 이르게 되면 2개의 싸이리스터 ( $T_1, T_2$ ) 중 하나가 turn-on 되며,  $C_1$ 에 충전된 전하가 싸이리스터 turn-off 시 까지 계속하여 방전되기 시작한다. 싸이리스터는 양단간의 전압이 0으로 떨어질 때 turn-off 되기 때문에  $C_1$ 에 충전된 전하는 인가전압이 0으로 떨어질 때까지 계속하여 방전되는 것이다.  $C_1$ 에 전하들이 싸이리스터를 통하여 방전되는 동안 두 유지전극간의 전압은 일정하게 유지되어야 하므로 다량의 전류가  $C_2$ 와  $C_3$ 에 흘러야 한다. 방전시 3개의 직렬 커패시터 중  $C_1$ 은 싸이리스터에 의하여 쇼트되어지므로 커패시턴스는 급격히 증가하게 되는 것이다.

#### 2.4 실험결과와 시뮬레이션결과와의 비교

• 그림. 4은 유지방전구간 동안의 AC PDP의 전기적인 특성을 측정하기 위해 사용된 실험 시스템을 보여주며, 그림. 3에서 제시된 새로운 등가회로모델을 사용한 시뮬레이션 시스템을 보여주고 있다. 실험에 사용된 실제 패널은 42개의 스캔라인과 108개의 어드레싱 라인을 가진 4인치 패널을 사용하였다.

그림. 5(a)는 측정된 X-Y 유지전극 사이의 전압과 휴지시의 시간에 따른 패널 내부에 흐르는 전류를 보여준다. 이는 공급된 전압이 강방전을 일으키기에 충분히 높지 않은 경우를 나타낸다. 그림. 5(b)는 시뮬레이션된 X-Y 유지전극 사이의 인가전압, 공간전압, 벽전압과 휴지시의 시간에 따른 패널 내부에 흐르는 전류를 보여준다.



(a) Experiment Setup

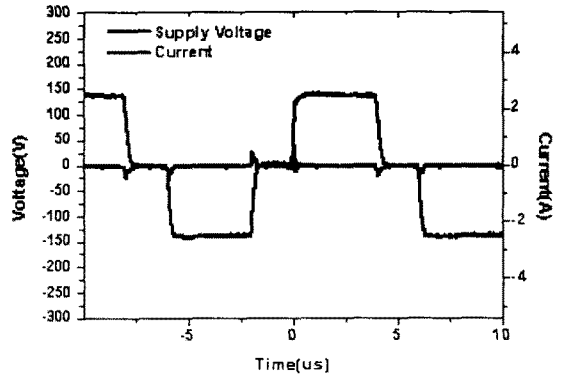


그림. 5(a) 측정된 전류-전압 특성

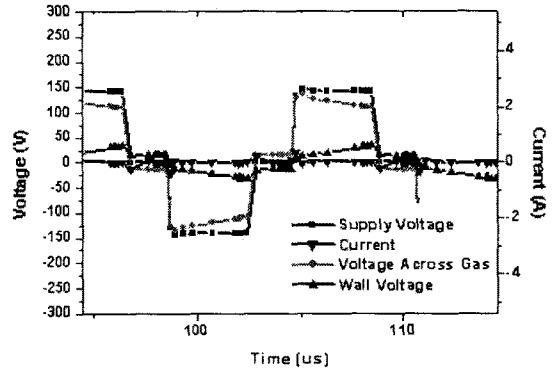
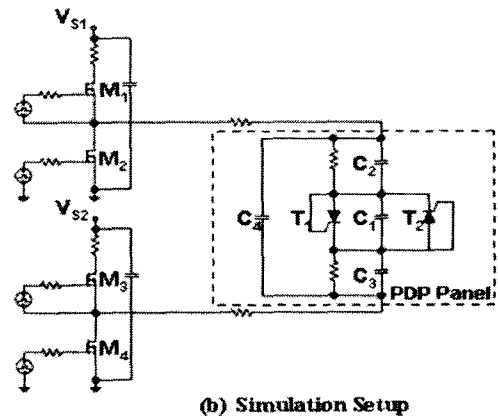


그림. 5(b) 시뮬레이션된 전류-전압 특성

다. 공간전압과 벽전압을 실험적으로 측정하기는 매우 어렵지만 새로운 등가회로모델을 사용할 경우 두 유지전극 사이의 인가전압, 공간전압, 벽전압과 패널 내에 흐르는 전류 또한 간단히 시뮬레이션 할 수 있다는 것을 그림. 5(b)에서는 보여준다.

그림. 6(a), (b)는 방전시에 측정된 실험결과와 시뮬레이션결과로 두 유지전극사이에 공급전압이 강방전을 일으키기에 충분히 높은 상태이다. 이와 같은 이유로 그림. 6(a), (b)에서는 변위전류뿐만 아니라 패널 내에 흐르는 다량의 방전전류 또한 나타난다. 시뮬레이션결과로부터 우리는 시간에 따른 공간전압, 벽전압의 변화를 볼 수가



(b) Simulation Setup

그림. 4 실험 시스템

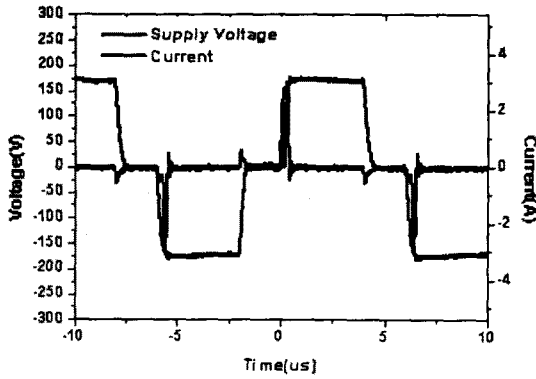


그림. 6(a) 측정된 전류-전압 특성

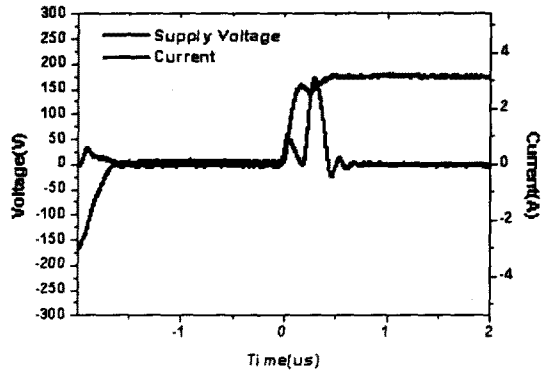


그림. 7(a) 측정된 전류-전압 곡선

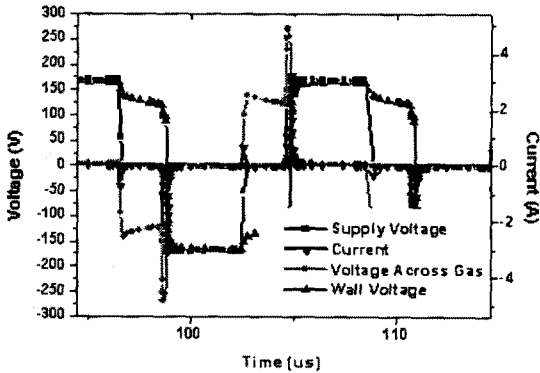


그림. 6(b) 시뮬레이션된 전류-전압 특성

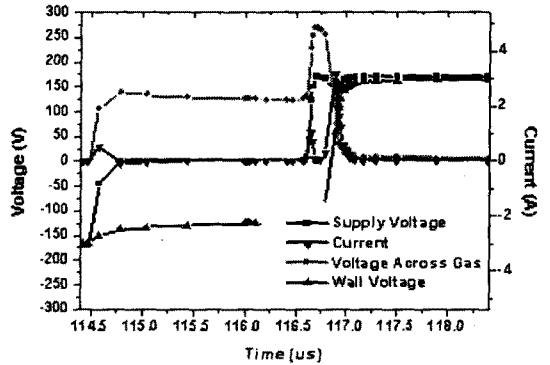


그림. 7(b) 시뮬레이션된 전류-전압 특성

있다. 방전전압은 실제 방전 셀 내부에 나타나는 전압이며 이 전압은 셀 내부에서의 방전의 직접적 원인이 된다.

그림. 7(a), (b)는 그림. 6(a), (b)의 확장된 전류-전압 곡선을 보여준다. 인가전압의 상승이 시작되는 시점에서의 상대적으로 낮은 전류는 변위전류이며, 이는 AC PDP의 커패시턴스를 충전한다. 낮은 전류 후에 나타나는 큰 전류는 방전전류이며, 인가전압이 방전전압에 이를 때 패널 내에 흐르는 전류이다.

인가전압이 방전전압에 이르기 전, 변위전류는 직렬로 연결된  $C_1$ ,  $C_2$ ,  $C_3$ 를 충전시킨다. 이 때 AC PDP의 방전 공간의 커패시턴스를 나타내는  $C_1$ 은  $C_2$ ,  $C_3$ 에 비하여 매우 작기 때문에 유지전극사이에 인가된 전압은 대부분  $C_1$  양단에 나타난다. 패널에 인가된 전압이 방전전압에 이를 때 방전은 일어나며  $C_1$ 은 방전에 의해서 쇼트된다. 등가회로 모델에서는 방전시 turn-on 된 싸이리스터  $T_1$ 이나  $T_2$ 에 의해서 구성된다.  $C_1$  양단간의 전압은 급격히 0로 떨어지며  $C_2$ 와  $C_3$ 은 각각의 전극 사이의 절반의 전압으로 충전되어 진다.  $C_2$ 와  $C_3$ 은  $C_1$ 에 비하여 매우 크기 때문에 방전시에 직렬로 연결된  $C_2$ ,  $C_3$ 에 흐르는 방전전류는 변위전류에 비하여 매우 크다. turn-on 된 싸이리스터는  $C_1$  양단간에 전하를 충전하게 되어 벽전하를 형성하게 된다. 싸이리스터의 양단간의 전압이 0로 떨어질 때 싸이리스터는 스스로 turn-off 된다. 패널에 인가전압이 역전될 때 벽전압은 공간전압의 일부분으로 작용하게 되며 그 결과 공간전압은 두 유지전극사이의 공급된 전압이 낮아도 방전상태에 이르게 된다.

그림. 8은 자기 소거 방전시 시뮬레이션 전류-전압 특성을 나타낸다. 이 경우 X-Y 유지전극사이에 과도한 전압이 공급되며, 그 결과 매우 많은 양의 벽전하가 축적되고 공간전압은 두 유지전극사이의 공급전압이 0으로 떨어질 때 자기 소거 방전을 일으키기에 충분히 높은 전

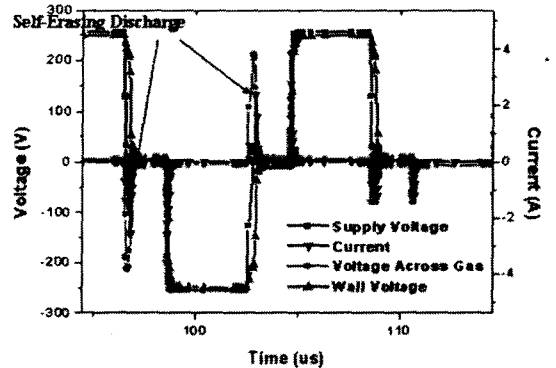


그림. 8 자기 소거 방전

압이 된다. AC PDP의 이러한 특성은 그림. 8에서 잘 나타난다. 패널 내 인가된 전압이 0으로 떨어질 때 공간전압은 스스로 방전을 일으키기에 충분히 높은 것을 그림. 8을 통해 볼 수가 있다. 또한 두 유지전극사이의 전압이 0으로 떨어지면 높은 전류가 나타나며, 벽전압이 0으로 떨어져 전하가 소거되는 것을 알 수가 있다.

### 3. 결 론

본 논문은 AC PDP를 위한 새로운 등가회로모델을 제시하였으며, AC PDP의 전류-전압 특성을 시뮬레이션하여 실험을 통해 측정된 결과와 비교 설명하였다. 벽전하, 벽전압, 공간전압의 직접적인 측정은 매우 어려우나 본 논문에서 제시된 등가회로모델을 사용하면 정확하고 효율적인 시뮬레이션결과를 얻을 수 있다. 또한 전압이

나 전류의 변화조차도 인가된 전압이나 시간에 따른 함수로써 쉽게 시뮬레이션 할 수 있다. 이 등가회로모델은 SPICE와 같은 표준 회로시뮬레이션 툴에 쉽게 적용 가능하다.

AC PDP의 동작에 관련된 전류, 전압, 전하의 특성에 대한 정확한 양적분석과 이해는 AC PDP의 개발에 밑바탕이 되며, 본 논문에서 제시된 등가회로모델은 이러한 양적분석과 이해를 도와 효율적이고 안정적인 AC PDP 구동방법을 개발하기 위한 유용한 툴이 될 것이다.

#### [참 고 문 헌]

[1] D.S. Kim, S.S. Lee and S. Lim, "Wall Charge Measurement of an AC Plasma Display Panel (PDP) Cell," IDRC'98, P-42, 1998.  
[2] Sang-Jin Yoon et al, "Measurement of wall charge characteristics for three electrode AC PDP." IMID'02, pp605~607, 2002.  
[3] J.-P Boeuf, C. Punset, L.C. Pitchford, "Two-Dimensional Model of ac Plasma Display Panels in Complex Geometries," SID 96 Digest, pp.1~5, 1997.

[4] J.W. Shon et al, "Plasma Chemistry and Modeling of Rare-Gas/Xenon Plasma Display Cell," SID 95 Digest, pp.495~498, 1995.  
[5] Takashi Furutani, Eishi Mizobata, and Kaoru Toki, "PDP Cell Driving Simulator with Newly Developed Equivalent Circuit and Simple Discharge Models," SID 01 Digest, pp.1336~1339, 2001.  
[6] H.G. Slottow and W.D. Petty, "Stability of Discharge Series in the Plasma Display Panel," IEEE Trans. Electron Devices, vol. ED-18, pp.650~654, 1971.  
[7] L.F. Weber, K.W. Warren and G.S. Weikart, "Quantitative Wall Voltage Characteristics of AC Plasma Displays," IEEE Trans. Electron Device, vol.ED-33, pp1159~1168, 1986.  
[8] L.F. Weber, "Plasma Display Device Challenges," ASIA DISPLAY 98, pp15~27, 1998  
[9] B.G. Streeman, S. Banerjee, "Solid State Electronic Device," 5 th Ed, Prentice Hall, pp504~518, 2000.  
[10] Joon-Yub Kim, "An Equivalent Circuit Model for AC PDP," IDW'01, pp1001~1004, 2001.