PSCAD/EMTDC를 이용한 거리계전기 동특성 시험에 관한 컴포넌트 모델 개발

이홍학*, 이태영*, 김호표**, 노장현**, 강근수**, 장성훈***, 이재욱***
*성균관대, **한국전력공사, ***한전 전력연구원

Development of User-defined Components for Dynamic Test of Distance Relay Models Using PSCAD/EMTDC

Lee Hong-Hak*, Lee Tae-Young*, Kim Ho-Pyo**, Nho Jang-Hyun**,
**Kang Kun-Soo, ***Jang Sung-Hoon, ***Lee Jae-Wook

Abstract - The functional test of protection relays is divided into two kind of test types; the steady-state test and dynamic test. Because the steady-state test is comparatively easy, this test is used to test the characteristics of the relaying elements, operating values, resetting values and etc. using equipment such as Doble. But the dynamic test has to be performed on the test environment with RTDS(real time digital simulator) because of the dynamic characteristics of real protection relays. Therefore, it is not usually easy to perform dynamic test of relays using power system simulation tool based on PC(personal computer) such as PSCAD/EMTDC.

This paper discusses how to develop and implement a test model and user-defined components that can be performed dynamic test using PSCAD/EMTDC.

1. 서 론

현대의 전력계통은 점차 복잡해지고 대용량화 되어가고 있는 반면, 전력 고객들은 보다 안정적인 전력 수급을 원하고 있다. 이러한 환경에서 보다 신뢰성 있는 원활한 전력수급을 위해 보호계전기의 역할은 점차 증가되고 있다. 계전기의 중요성이 강조되면서 계전기 형태가 아날로그 형태에서 디지털 형태로 빠르게 변화하고 있지만 계전기 성능을 검증하기 위한 계전기 시험(정특성시험, 동특성 시험)은 계전기 발전을 따라가지 못하는 실정이다. 근래들어 여러종류의 동특성 시험이 연구되고 있으나, 디지털 보호계전기 시험의 특성상, 계전기의 응동특성 시험을 수행할 수 있는 RTDS(real time digital simulator)와 같은 고가의 계전기 시험장비가 필요하다.

그러나 PC기반의 일반적인 전력계통 시뮬레이션 tool을 사용하는 연구기관이나 실험실에서는 고가의 RTDS를 이용하는 것은 그리 쉬운 일이 아니므로 계전기 동특성 연구를 하는데 많은 어려움이 있었다.

본 논문에서는 이러한 문제점을 해결하기 위하여 디지털 보호계전기의 동특성시험을 위한 시험계통과 시험을 위한 계전요소를 PC 기반의 PSCAD /EMTDC에 구현함으로써, PC기반의 거리계전기 동특성 시험의 초석을 제시하고자 한다.

2. 동특성 시험계통 및 계전요소 구현

2.1 시험계통 구현

시험계통을 구현하는데 있어서 가장 중요한 요소는 전원계통의 전원 파라미터와 송전선로의 선로 파라미터이다. 시험계통은 그림 2에서 보는 바와 같이 2개의 전원, 4개의 모선, 6개의 송전선로, 1개의 부하, 12개의 차단기, 2개의 스위치로 구성된다. 모델 계통은 154[kV]이고, 그 중 계통에 가장 밀접한 영향을 주는 전원 모델과 송전선로 데이터는 아래와 같다.

표 1 전원 및 선로 임피던스

Impedance	Sequence	R[Ω/km]	L[Ω/km]	C[μF/km]
전 원 (source)	Positive		18.285 0.0485[H]	
선 로 (line)	Zero	0.3434	1.3158	0.0052
	Positive	0.1342	0.4765	0.0090
	Negative	0.1342	0.4765	0.0090

2.2 계전요소 구현 part I

계전요소 part I 에서는 입력받은 전압과 전류 신호를 계전기 입력에 맞게 임피던스 값으로 신호처리 한다. 계측된 전류와 전압은 그림 1에서 보는 바와 같이 고조파나 aliasing을 제거하기 위해 LPF(low pass filter)를 통해 필터링하고 필터링된 신호를 DFT(discrete Fourier transform)를 통해 R과 X의 기본파를 추출하였다.

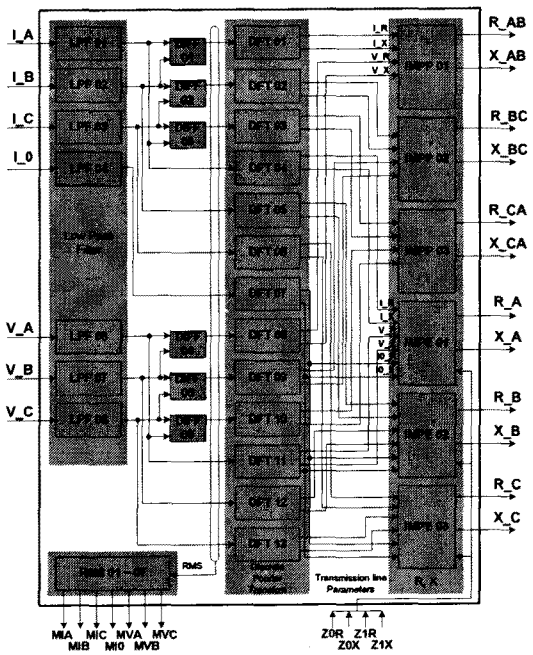

그림 1 계전요소 Part I 의 블록도

추출된 기본파를 다시 임피던스 계산 컴포넌트(component)인 IMPP와 IMPE를 통해 R과 X 임피던스

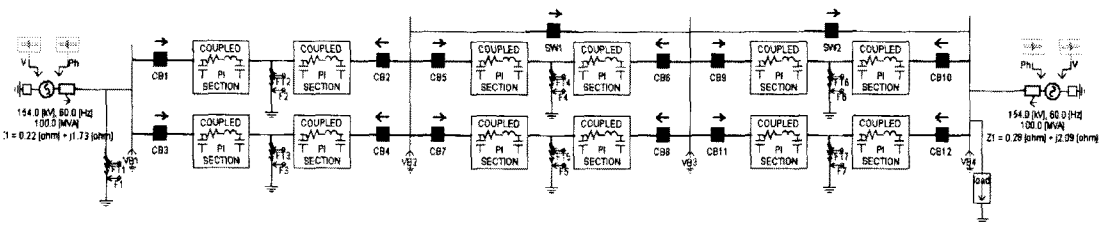

그림 2 PSCAD/EMTDC에서 구현한 모델 계통

값을 출력하게 된다. LPF를 제외한 각각의 컴포넌트는 현재 디지털 거리계전기의 샘플링 주파수와 같은 32 [sampling]을 사용하였으며, 컴포넌트에 대한 자세한 내용은 다음과 같다.

2.2.1 LPF(low pass filter) component

저역 통과 필터(low pass filter)는 2차 Butterworth Low pass filter를 사용하여 aliasing과 고조파 성분을 제거하였으며, 샘플링 주파수는 18000[Hz](300samples /cycle)이고, 필터링 원리와 구현된 컴포넌트는 다음과 같다.

$$H(z) = \frac{a_0 + a_1 Z^{-1} + a_2 Z^{-2}}{1 + b_1 Z^{-1} + b_2 Z^{-2}} \quad (1)$$

$a_0 = 0.000108058$, $a_1 = 0.000216116$
$a_2 = 0.000108058$
$b_1 = -1.9708328899$, $b_2 = 0.970815132$

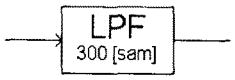

그림 3 Low pass filter

2.2.2 RMS(root mean square) component

본 논문에서는 현대의 디지털 거리계전기에서와 같은 36[samples/cycle]을 사용하였으며, 이산시간에서 실효치(RMS)를 구하는 공식과 구현된 컴포넌트는 다음과 같다.

$$V_{rms}(n) = \sqrt{\frac{\sum_{k=0}^{36} [V(n-k)]^2}{36}} \quad (2)$$

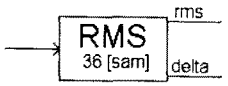

그림 4 Root mean square

2.2.3 DFT(discrete Fourier transform) component

DFT를 이용하여 기본파를 추출하기 위해서는 다음과 같은 공식을 사용하였다. 샘플링 주파수는 36[samples /cycle]이다.

$$X_1(n) = \sum_{k=0}^{35} x_k \cos\left(\frac{2\pi k}{36}\right) - j \sum_{k=0}^{35} x_k \sin\left(\frac{2\pi k}{36}\right) \quad (3)$$

여기서, $x_n = x[n-(N-1)+k]$ 이다.

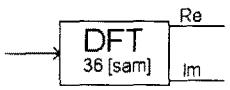

그림 5 Discrete Fourier transform

2.2.4 SYM(symmetric) component

각 상의 전류를 I_A, I_B, I_C 라 하면, 대칭성분 계산은 다음과 같다.

$$\begin{bmatrix} I_0 \\ I_1 \\ I_2 \end{bmatrix} = \frac{1}{3} \begin{bmatrix} 1 & 1 & 1 \\ 1 & a & a^2 \\ 1 & a^2 & a \end{bmatrix} \begin{bmatrix} I_A \\ I_B \\ I_C \end{bmatrix} \quad (4)$$

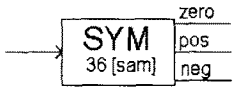

그림 6 Symmetric

2.2.5 IMPP(phase-to-phase impedance) component

단락고장 임피던스를 구하기 위한 컴포넌트 구현부분으로 임피던스 계산 공식은 다음과 같으며, 실제로 입력받은 전압은 상전압이기 때문에 선간전압으로 변환하기 위해서 그림 1에서 보는 바와 같이 DFT 변환하기 전에 단락고장 임피던스를 계산하기 위해서 $V_{AB} = E_A - E_B$ 할 수 있는 컴포넌트를 만들어 사용하였으며, 외관은 다음과 같다.

그림 6 Phase → line

DFT에 의해 추출된 기본파 입력은 real 값과 image 값으로 나눠지며, 임피던스 식과 컴포넌트는 다음과 같다.

$$xZ_1 = \frac{V_{AB}}{I_{AB}} = \frac{V_{real} + jV_{image}}{I_{real} + jI_{image}} = \frac{V_{real}I_{real} + V_{image}I_{image}}{I^2_{real} + I^2_{image}} + j\frac{V_{real}I_{real} - V_{image}I_{image}}{I^2_{real} + I^2_{image}} \quad (5)$$

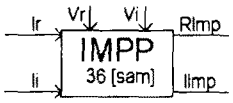

그림 7 Phase-to-phase impedance

2.2.6 IMPE(phase-to-earth impedance) component

지락고장 임피던스를 구하는 식은 다음과 같다.

$$xZ_1 = \frac{E}{I + I_0 \dfrac{Z_0 - Z_1}{Z_1}} \qquad (6)$$

PSCAD/EMTDC로 구현한 컴포넌트 외관은 다음과 같다.

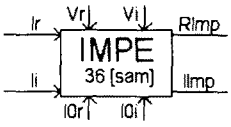

그림 8 Phase-to-earth impedance

선로 임피던스에 따라 컴포넌트 내부의 변수를 바꿀 수 있는 외부 입력 파라메터를 통해 변화시킬 수 있게 했다.

2.3 계전요소 구현 part II

계전요소 partⅡ는 입력 받은 임피던스가 정정된 계전기 동작 Zone의 내부구간에 위치하는지 외부 구간에 위치하는 지를 검출하여 계전기 트립신호를 내보내는 역할을 한다

구조는 다음과 같으며, Zone1, Zone2, Zone3 정정치를 외부 입력 파라미터를 통해 변화시킬 수 있게 했다.

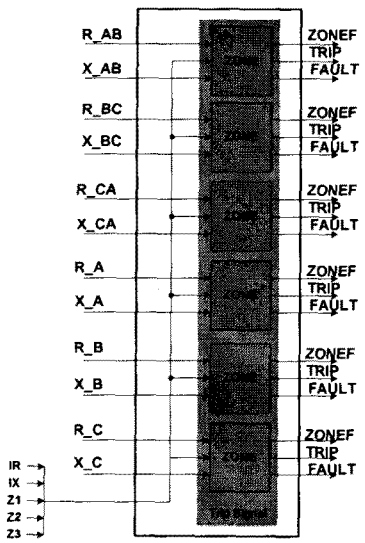

그림 9 계전요소 Part II의 블록도

3. 시뮬레이션 및 결과 검토

PSCAD/EMTDC를 이용한 거리계전기를 시뮬레이션은 앞에서 언급한 시험계통에 계전요소 Part I 과 PartⅡ를 연결하여 여러 가지 고장을 시뮬레이션 해보았다. 시뮬레이션 조건은 run time은 0.5[s], EMTDC time step은 11.574[μs], PSCAD plot step은 1000[μs] 이다. 아래 그림은 A상 지락고장에 대해 각각의 요소가 동작하는 모습이다.

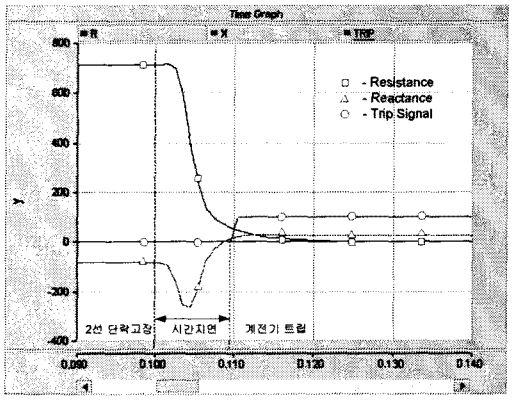

그림 10 2선 단락고장 시뮬레이션 결과

4. 결 론

본 논문에서는 PSCAD/EMTDC를 이용하여 거리계전기의 동특성 시험을 위한 시험모델과 계전요소를 구현하여 각 요소가 정상적으로 동작함을 보였다.

앞으로 계전기 동특성 알고리즘을 보다 자세히 구현하여 본 논문에서 구현된 계전기 시험모델과 계전요소를 이용하여 거리계전기의 동특성을 보다 자세하게 조사하고 관찰할 수 있을 것이다.

감사의 글

본 논문은 한전 전력연구원의 지원으로 이루어졌으며 이에 감사 드립니다.

[참 고 문 헌]

[1] "보호계전기 시험기준 수립에 관한 연구-최종보고서" 한국전력연구원 2002.8

[2] Jeong-Yong Heo, "A Dynamic Simulation of Distance Relay Using EMTP MODELS", KIEE, 2002.12

[3] "154kV 송전선로 보호용 디지털 거리계전기 매뉴얼" 기인시스템

[4] "PSCAD User's Guide"

[5] "Instruction manual of MDT-H distance protection relay scheme for 154kV Transmission line" YOUHO

[6] 154kV 송전선로 보호용 거리계전기 응동특성 시험 결과 보고서" 한국 전력연구원 1999.1

[7] 최신 송전선로용 보호계전기 성능시험 결과 보고서 (REL561, 521 Type) 한국 전력연구원 1997.4