

### 3-레벨 반브리지 인버터로 구성된 새로운 UPFC의 동특성 분석

°백승택\*, 소용철\*\*  
 명지대학교\*, 경기공업대학\*\*

#### Dynamic Characteristic Analysis of Novel Unified Power Flow Controller without Series Injection Transformer

°Seung-Taek Baek\*, Yong-Cheol Soh\*\*  
 Myongji University\*, Kyonggi Institute of Technology\*\*

**Abstract** - 본 논문에서는 직렬주입변압기가 없는 다중 브리지 형태의 새로운 UPFC를 제안하고 그 특성을 분석한 내용에 대해 기술하고 있다. 송전계통에 적용 가능한 UPFC의 새로운 토폴로지를 제안하고 상세모델을 통하여 계통의 전력조류제어 및 과도상태시의 동특성을 시뮬레이션 한다. 1기무한모선 전력계통인 138kV 송전선로에 UPFC가 연결되어 있는 것으로 가정하여 제안하는 시스템의 동특성을 EMTDC 시뮬레이션으로 분석하였다. 제안하는 시스템은 직렬주입변압기가 없이 직접 선로에 연결하는 것이 가능하다. 3-레벨 반브리지 인버터의 수를 증가시킴으로써 동작전압을 유연하게 높일 수 있다.

되어 있다. 병렬측의 3-레벨 반브리지 모듈은 절연을 목적으로 하는 단상 다중권선 변압기를 통해서 직렬로 연결되어 있다. 또한 직렬측의 3-레벨 반브리지 모듈은 선로에 직접 연결되어 있다.

## 1. 서 론

GTO를 이용한 전압원인버터식 FACTS 기기인 UPFC는 전력계통의 조류제어, 과도안정도, 저주파공진 감쇠등에 탁월한 효과가 기대되어 선진국에서 많은 연구가 진행되고 있다.[1] 현재 개발된 UPFC의 직류전압은 대략 20kV이고 이것은 전력계통의 동작전압보다 훨씬 낮은 전압이다. 이는 전력용 반도체 기술의 제약 때문이다. 실제 적용 가능한 GTO의 최대전압은 약 6000V이다.

UPFC의 직류링크전압을 증가시키기 위해서 GTO 소자의 직렬운용 기법이 개발되었다. 하지만 GTO 소자의 직렬운용은 대단히 난이하고 직렬운용이 가능한 소자 수에도 많은 제약이 따른다. 따라서 전력계통과 원만한 결합을 위해 강압변압기를 사용하는 것이 보편적이다.[2] 소자의 직렬운용을 피하고 시스템의 동작전압을 높이기 위해서 다중레벨 인버터가 제안되었다.[3] 그러나 다중레벨 인버터는 출력전압의 형성이 복잡하고 많은 역결합 다이오드를 필요로 한다. 이러한 단점을 보완하고자 Peng은 한 상당 5개의 단상 풀브리지로 구성된 다중브리지 STATCOM을 제안하고 그 동작과 성능을 축소모형을 통한 실험으로 분석하였다.[4,5] 한 상당 6개의 단상 풀브리지와 3개의 3레벨 풀브리지로 구성된 두 가지 형태의 SSSC를 저자가 제안한 바 있다.[6,7] 이 시스템은 직렬주입변압기 없이 동작이 가능하고 인버터 모듈의 수를 추가함으로써 동작전압을 유연하게 확장할 수 있다.

본 논문은 단상 다중변압기로 절연된 3-레벨 반브리지를 이용한 새로운 UPFC를 제안하고 제안한 시스템의 동특성을 EMTDC 시뮬레이션을 통해서 검증하였다. 제안하는 시스템은 직렬 주입용 변압기 없이 선로에 직접 결합이 가능하다.

## 2. 본 론

### 2.1 제안하는 UPFC

본 논문에서는 그림 1에 나타낸 것처럼 상당 여러 쌍의 3-레벨 반브리지 모듈로 구성되어 있는 새로운 UPFC를 제안한다. 각 쌍은 직류링크 캐패시터를 통해서 두개의 3-레벨 반브리지 모듈이 병렬로 연결된 구조로

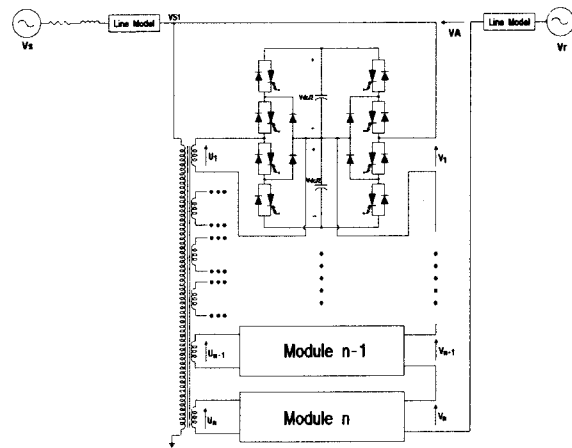
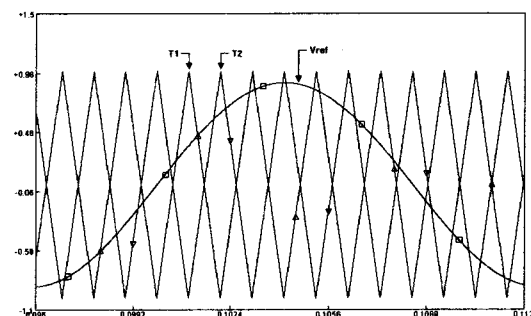


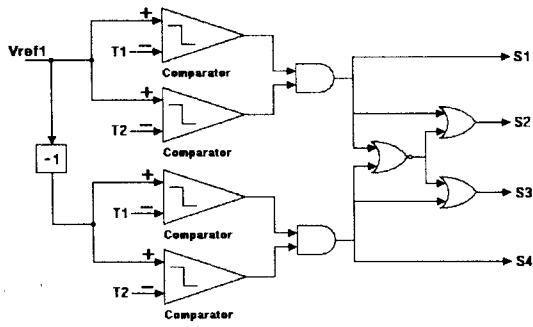
그림 1. 제안하는 UPFC의 단상회로도

본 논문에서 제안하는 UPFC구조는 그림 1과 같이 N개의 3-레벨 반브리지 인버터로 구성되어 있는 형태이지만 시뮬레이션에서는 편의상 한 상당 세 쌍의 인버터 모듈로 구성하여 동특성을 분석하였다.

그림 2는 제안하는 UPFC의 PWM 게이트 펄스 발생 원리를 나타낸 것이다. 그림 2(a)는 3-레벨 반브리지 인버터의 게이트 펄스를 만들기 위한 캐리어와 기준 신호를 보여준다. 캐리어 T1, T2의 주파수는 360[Hz]이며, 서로 180°의 위상차를 가지고 있다. 그리고 기준 신호 Vref의 주파수는 60[Hz]인 정현파이다. 그림 2(b)는 그림 2(a)의 신호를 가지고 어떻게 Gate 펄스를 만드는가를 나타낸다. 그림 2(b)의 원리에 의해 생성된 단상 풀브리지 인버터의 출력전압은 절연변압기를 통해 합성된다. 다른 상의 인버터 게이트 펄스는 그림 2(a)의 기준신호가 120°의 위상차가 있는 정현파로 바뀌는 것만 빼고 모두 동일하다.



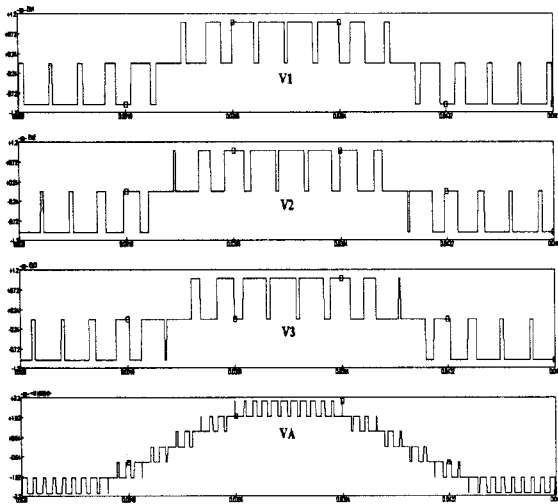
(a) 캐리어와 기준신호



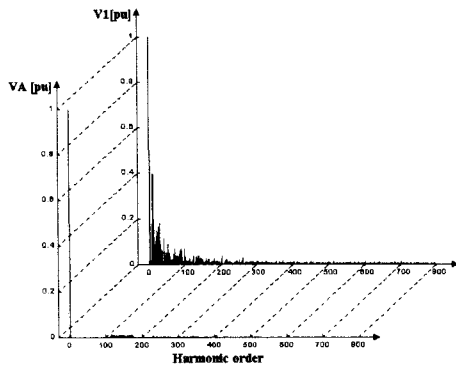
(b) 게이트펄스 발생원리

그림 2. 게이트 펄스 생성원리

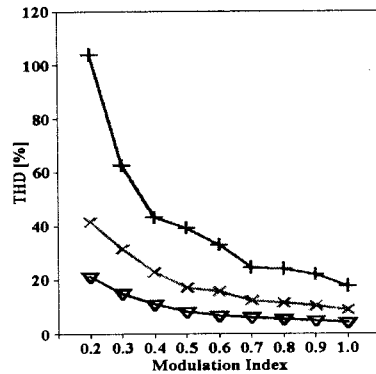
그림 3은 한상의 인버터 출력전압과 출력전압의 고조파분석 결과를 나타낸 것이다. 그림 3(a)는 각 인버터 모듈의 출력전압과 다중브리지 인버터의 출력전압을 보여 주고 있다. 각각의 인버터 모듈의 캐리어 주파수가 360Hz이므로 다중브리지 인버터의 출력전압 VA는  $N \times 360\text{Hz}$ 의 스위칭 주파수를 나타낸다. 여기서, N은 인버터 모듈수를 의미한다. 그림 3(b)는 하나의 인버터 모듈과 다중인버터의 출력전압을 FFT분석한 결과를 보여 준다. 한 개의 인버터 모듈은 많은 고조파를 함유하고 있지만 다중브리지 인버터의 출력전압에는 고조파가 현저히 감소되어 있는 것을 알 수가 있다. 그림 3(c)는 다중브리지 인버터의 모듈 수에 따른 THD 분석을 나타낸 것이다. 인버터의 모듈수가 증가함에 따라 출력전압의 THD가 현저히 줄어들음을 알 수가 있다. 변조비(MI)가 0.4보다 작은 경우 비교적 THD가 크게 나타나기 때문에 시스템의 안정적인 동작을 위한 변조비(MI)는 0.5에서 1.0 사이가 적절함을 보여주고 있다.



(a) 인버터 출력전압



(b) V1과 VA의 FFT 분석



(c) 출력전압의 THD 분석(+:N=3, x:N=6, v:N=12)

그림 3. 인버터 출력전압과 고조파분석

## 2.2 제어기 구성

제안하는 UPFC는 각 상당 여러 개의 직류링크 캐패시터를 가지고 있다. 동일한 상에서 각 캐패시터는 서로 절연이 되어 있기 때문에 평균전압보다 전압편차 있게 된다. 직류 캐패시터의 불균등한 누설전류, 인버터의 데드타임, 과도와 외란시의 비대칭동작 등과 같은 다양한 원인에 의해 직류전압의 불평형이 발생하게 된다. 직류전압을 평형하게 제어하므로써 인버터 출력전압의 고조파 레벨을 감소시킬 수가 있다.

그림 4는 직류 캐패시터의 직류전압 불평형제어를 나타낸 것이다. 각 상을 분리제어하기 때문에 시뮬레이션 편의상 제안하는 UPFC는 세 개의 직류전압 불평형 제어기로 구성된다.

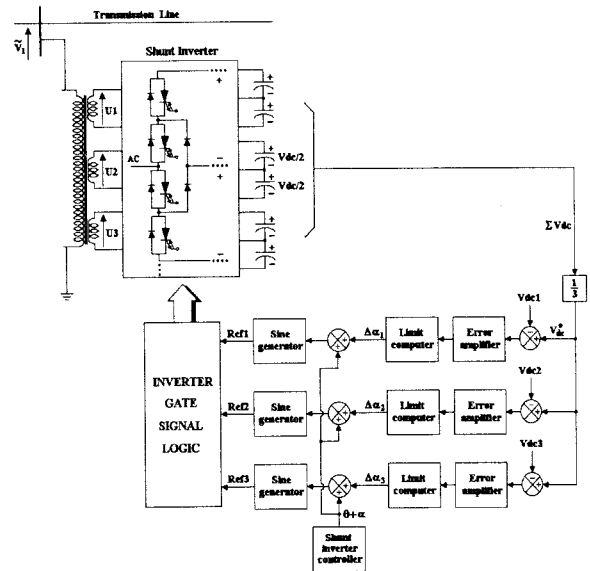


그림 4. 직류전압 불평형 제어기

## 2.3 EMTDC 시뮬레이션

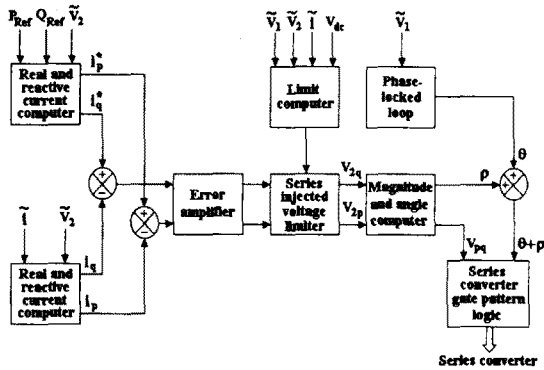
제안하는 UPFC의 동특성을 분석하기 위해서 EMTDC 시뮬레이션을 실시하였다. 시뮬레이션에서 사용된 회로 정수를 표 1에 나타내었다.

그림 5는 시뮬레이션에서 사용된 UPFC 제어기의 구조를 보여주고 있다. 그림 5(a)와 5(b)는 자동조류제어를 수행하는 직렬인버터와 병렬인버터의 제어기를 나타낸 것이다. 정상상태시 직류 신호로 나타나는 제어양을 이용하여 선로전류를 조절하는 벡터제어로 자동조류제어를 수행한다. 기준 유효·무효전력 성분인  $i_q^*$ 와  $i_d^*$ 는 유구되는 유효·무효전력인  $P_{Ref}$ 와  $Q_{Ref}$ 로 결정이 된다. 이 기준 성분은 측정된 선로전류의  $i_p$ 와  $i_q$  성분과 비교되고 직렬 인버터 출력전압의 크기와 위상각을 결정하는  $V_{pq}$ 와  $p$ 를

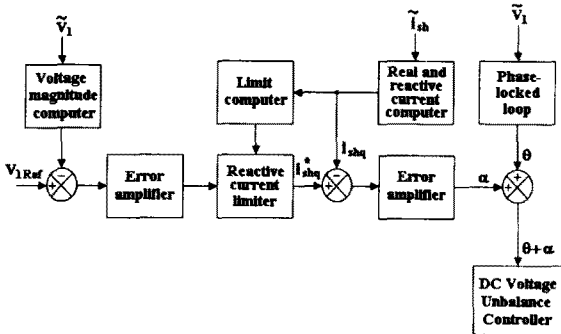
생성한다. 병렬인버터의 제어기에서 출력전압의 크기는 직류전압의 크기에 의존하고 출력전압의 위상각만을 제어한다. 제어기의 외부제어루프는 선로측 모선단 전압을 조절하고 또한 직류전압을 제어한다. 요구되는 무효분을 보상하는데 필요한 값으로 직류전압이 형성될 때까지 외부제어기는 선로측 모선단 전압에 대해서 인버터 출력전압의 위상각  $\alpha$ 를 가변한다.

표 2. 시뮬레이션 회로정수

Base 전압	112.676kV
Base 전류	946A
송수전단 전압	138kV
위상각	20°
선로모형 1	1.0053Ω
	19.73mH
선로모형 2	3.0159Ω
	59.19mH
직류캐패시터	1000μF



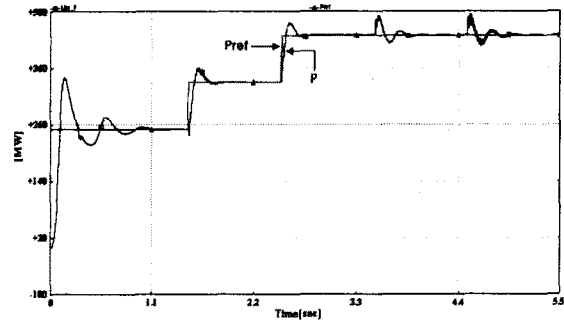
(a) 직렬인버터 제어기



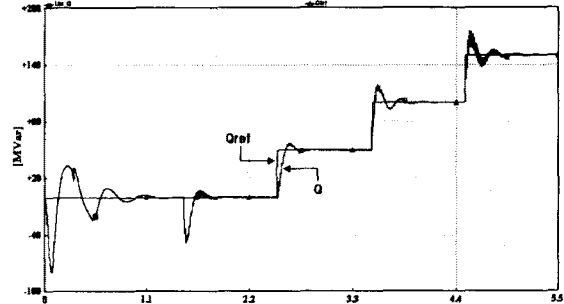
(b) 병렬인버터 제어기

그림 5. UPFC 제어기

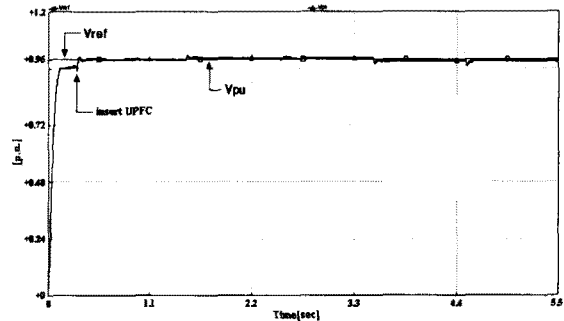
그림 6은 제안하는 UPFC의 시뮬레이션 결과를 나타낸 것이다. 그림 6(a)와 6(b)는 선로 P와 Q의 기준값을 스텝변화 시켰을 때 UPFC의 추종성능을 보여주고 있다. 기준값  $P_{ref}$ 와  $Q_{ref}$ 에 따라 송전선로에 직렬인버터가 적절한 전압을 주입하므로써 선로의 P, Q가 변화됨을 알 수가 있다. 그림 6(c)는 병렬인버터의 동작에 의해 모선단 전압이 일정하게 유지되고 있음을 보여주고 있다. 그림 6(d)는 A상의 직류링크전압을 나타낸 것이다. 인버터의 PWM 동작으로 인한 직류전압의 편차 존재하기는 하지만 각 캐패시터의 전압이 평형을 이루고 있음을 알 수가 있다. 그림 6(e)는 불평형제어기가 동작이 될 때 직류링크전압  $V_{dc1}$ ,  $V_{dc2}$ ,  $V_{dc3}$ 와 평균 직류링크전압  $V_{dc}$ 의 변화를 나타낸 것이다. 각 캐패시터가 초기에 평형을 이루고 가정하고 1.4초에 갑자기 불평형을 발생시킨다. 전압 불평형제어기가 1.8초에 동작이 되면 각 캐패시터의 전압이 평형을 이루고 있음을 알 수가 있다.



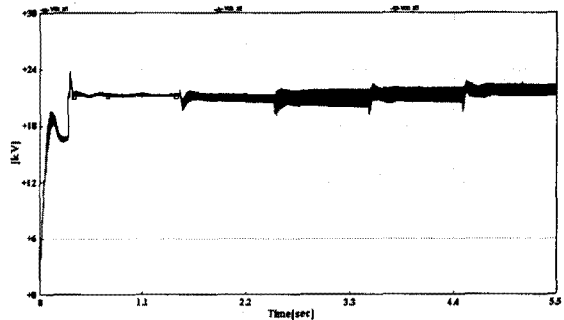
(a) 유효전력 기준치( $P_{ref}$ )와 선로 유효전력(P)



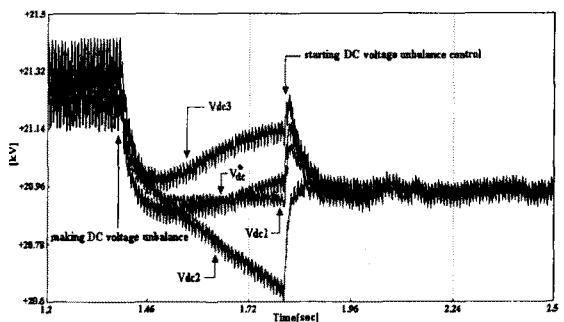
(b) 무효전력 기준치( $Q_{ref}$ )와 선로 무효전력(Q)



(c) 모선전압 기준치( $V_{ref}$ )와 모선전압( $V_{pu}$ )



(d) 직류 캐패시터 전압(A상)



(e) 직류 캐패시터 전압(전압불평형제어)

그림 6. 시뮬레이션 결과

### 3. 결 론

본 논문에서는 직렬주입변압기가 없는 새로운 UPFC의 토폴로지를 제안하고 시뮬레이션을 통하여 시스템의 동특성을 검증하였다. 제안하는 UPFC는 직렬주입변압기가 없기 때문에 시스템 규모가 작고 가격이 저렴하며 송전선압에 따라 이에 적합하도록 브리지의 수를 가감하여 융통성 있는 시스템 운용이 가능하다는 장점이 있다.

본 논문의 목적은 직렬주입변압기가 없이 송전선로에 직접 연결이 가능한 새로운 UPFC를 제안하는 것이다. 직렬변압기는 UPFC에 있어서 낮은 포화영역과 낮은 누설 임피던스를 가져야 하므로 중요한 부분을 차지한다.

본 논문에서 개발한 시뮬레이션 모델의 동특성 분석의 결과를 토대로 실 규모의 시스템 개발에 활용 가능한 기본기술을 확보할 수 있다.

#### [참 고 문 헌]

- [1] C. D. Schauder, L. Gyugyi, M. R. Lund, D. M. Hamai, T. R. Rietman, D. R. Torgerson, A. Edris, "Operation of the Unified Power Flow Controller(UPFC) under Practical Constraints," IEEE Trans. on Power Delivery, Vol. 13, No. 2, pp.630-639, April 1998.
- [2] Renz, B. A., Gyugyi, L., "AEP Unified Power Flow Controller Performance," IEEE Trans. on Power Delivery, Vol. 14, No. 4, pp.1374-1381, October 1999.
- [3] Yiqiang Chen, Mwinyiwiwa, B, Z. Wolanski, Boon-Teck Ooi, "Regulating and Equalizing DC Capacitance Voltages in Multi-level STATCOM," IEEE Trans. on Power Delivery, Vol 12, No.2, pp.901-907, April 1997.
- [4] F. Z. Peng, J. S. Lai, "A Multilevel Voltage-Source Inverter with Separate DC Sources for Static Var Generation," IEEE/IAS Annual Meeting. pp. 2541-2548, Orlando, FL, Oct. 8-12, 1995.
- [5] F. Z. Peng, J. S. Lai, "Dynamic performance and control of a static var compensator using cascade multilevel inverter," IEEE/IAS Annual Meeting. pp.1009-1015, San Diego, CA, Oct. 6-10, 1996.
- [6] B. Han, S. Baek, H. Kim, G. Karady, "Dynamic Characteristic Analysis of SSSC Based on Multibridge Inverter", IEEE Trans. on Power Delivery, Vol. 17, No. 2, April 2002.
- [7] B. Han, S. Baek, H. Kim, "Performance analysis of SSSC based on three-level multi-bridge PWM inverter", Elsevier Science, Electric Power System Research, Vol. 61, No. 3, pp.195-202, June 2002.