

위상이동 방식을 적용한 ZVZCS Interleaving Two-Transistor Forward 컨버터에 관한 연구

한경태* . 김용* . 배진용* . 이규훈** . 조규만***

*동국대학교 . **스마트비전텍 . ***청주기술대학

A Study on the ZVZCS Interleaving Two-Transistor Forward Converter using Phase Shift Control

Kyung-Tae Han* . Yong Kim* . Jin-Yong Bae* . Kyu-Hoon Lee** . Kyu-Man Cho***

*Dongguk University . **Smartvision Tech . ***Chonju Polytechnic College

Abstract - This paper presents a zero voltage and zero current switching (ZVZCS) interleaving two-transistor forward converter for high input voltage and high power application. A phase shift has a disadvantage that a circulating current and RMS current stress, conduction losses of transformer and switching devices increases. Due to this circulating current and RMS current stress, conduction losses of transformer and switching devices increases. To alleviate these problems, we propose an improved interleaving two-transistor forward Zero Voltage and Zero Current Switching (ZVZCS) dc/dc converter using a tapped inductor, a snubber capacitor and two snubber diodes attached at the secondary side of transformer. The proposed ZVZCS converter is verified on a 1.8kW, 55kHz experimental prototype.

첨 방식은 회로설계가 간단한 반면에, 주 스위치의 텐오프시, 소자내 기생 커페시터와 변압기 누설인덕터에 의해 심각한 기생진동과 서지(Surge)전압이 발생하게 되어 높은 스위칭 손실을 발생시킨다. 그 결과 TTFC의 스위칭 손실을 감소시키기 위한 많은 소프트 스위칭 기술들이 발표되고 있다[7-9].

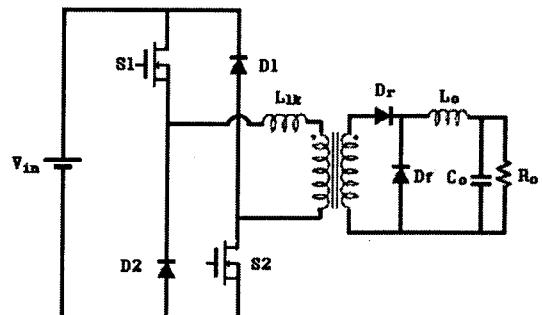


그림 1. 기존의 Two-Transistor Forward Converter

1. 서 론

최근 SMPS의 입력전원에 포함된 고조파 문제의 해결과 입력역률의 개선을 위해 AC/DC Boost 컨버터에 대한 연구가 활발히 이루어지고 있다. 그러나 AC/DC Boost 컨버터의 출력전압 상승으로 인해 AC/DC Boost 컨버터 후단에 연결되는 컨버터의 스위칭 소자 전압정격이 상승하게 된다. 그 결과 대용량 응용분야의 경우 IGBT를 주로 이용하게 되나, IGBT의 경우 텐오프시 발생하는 꼬리(tail) 전류로 인해 스위칭 주파수가 제한되는 문제를 지니게 된다. 한편, MOSFET의 경우 스위칭 주파수의 상승을 기할 수 있으나, 비교적 높은 도통손실로 인하여 시스템의 효율을 저하시키는 원인으로 지적된다. 이러한 문제점을 해결하기 위해 소프트 스위칭 Three-level 컨버터[1-3]와 입력직렬 출력병렬 풀브리지 컨버터[4]등이 광범위하게 연구되고 있으며, 이러한 DC/DC 컨버터는 스위칭 소자에 인가되는 전압 스트레스를 입력전압의 1/2로 감소시킬 수 있으나, 충분한 데드타임을 필요로 한다[5,6].

따라서, 본 논문에서는 MOSFET의 고주파 스위칭과 ZVZCS의 소프트 스위칭을 이용하여 스위칭 손실을 줄이고, 또한, 상대적으로 작은 데드타임을 필요로 하는 TTFC를 이용한 ZVZCS Interleaving TTFC에 대해 동작원리 및 특성에 대해서 논하였으며, MOSFET를 사용하여 1.8kW급 시작품을 제작, 55kHz에서 실험하였다.

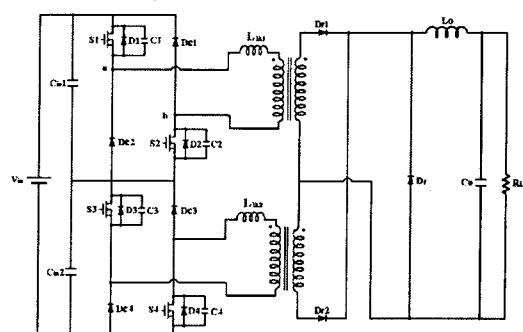
2. 본 론

2.1 기존의 하드 스위칭 TTFC

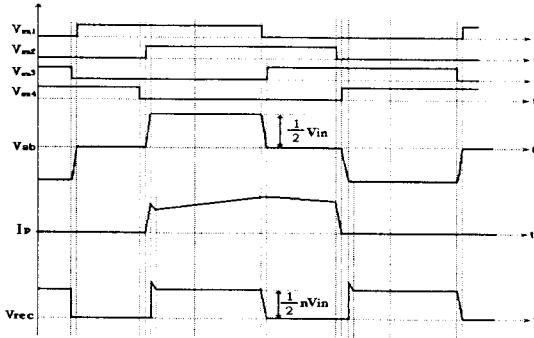
그림 1은 TTFC의 회로를 나타낸다. 기존의 하드 스위

2.2 위상이동 방식을 적용한 ZVS Interleaving TTFC

그림 2는 ZVS Interleaving TTFC의 회로 및 각부 과정을 나타낸다. 포워드 컨버터의 한 단(stage)은 스위치 S1, S2, 환류 다이오드 D_{c1}, D_{c2}, 정류 다이오드 D_{r1}로 구성되어 있으며, 또 다른 한 단은 스위치 S3, S4, 환류 다이오드 D_{c3}, D_{c4}, 정류 다이오드 D_{r2}로 구성된다. 여기서 L_{lk1}과 L_{lk2}는 변압기의 누설인덕턴스이다. 2차측은 정류다이오드 D_{r1}, D_{r2} 그리고, 출력필터 L_o와 C_o를 이용한 센터 탭(center tap) 정류 방식을 사용한다.



(a) 컨버터 회로



(b) 컨버터 각부파형

그림 2. 위상이동 방식을 적용한 ZVS Interleaving TTFC

본 논문에서는 기존의 하드 스위칭 TTFC의 토템폴로지에 위상이동을 적용한 Interleaving ZVS 방식을 이용하였다. 이 방식에서는 변압기의 누설인덕터와 스위칭소자의 기생커판시터 사이의 기생진동문제를 해결하기 위한 저 임피던스 경로를 제공한다. 따라서 스위치 전압 스트레스를 저감시킬 수 있는 장점이 있다. 그러나, 순환모드 구간동안 스위칭 소자와 변압기를 통해 흐르는 순환전류에 따라 도통손실이 증가하는 단점이 가지고 있으며, 특히, 2차측에서 변압기 누설인덕터와 출력정류ダイオード의 기생커판시터 사이의 기생진동에 의한 서지(Surge)전압이 발생하는 문제점을 지니고 있다.

2.3 제안된 ZVZCS Interleaving TTFC

그림 3은 제안된 ZVZCS Interleaving TTFC 회로를 나타내며, 텁 인덕터(L_d), 스너버 커판시터(C_s), 두 개의 스너버 다이오드(D_{s1}, D_{s2})로 구성된다. 제안된 회로는 고주파 변압기의 순환전류를 신속히 저감시킬 수 있으며, 정류다이오드(D_{r1}, D_{r2})와 환류다이오드(D_r)의 전압 스트레스를 줄일 수 있는 특징을 지닌다. 또한, 고주파 변압기의 누설인덕터와 2차측 보조커판시터, 2차측 텁 인덕터가 공진을 일으킴에 따라 고밀도 고효율의 전력전달 특성을 지닌다.

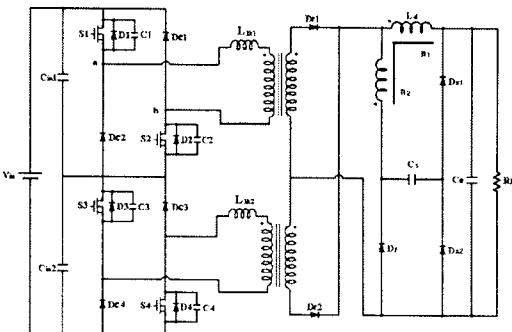


그림 3. 제안된 ZVZCS Interleaving TTFC 회로

그림4와 그림5는 ZVZCS Interleaving TTFC의 모드별 동작파형과 동가회로를 나타낸다. 제안된 회로는 반주기에 7개의 모드를 가지고 있으며, 거의 50%의 둑티 주기마다 위상이동 방식의 스위칭 형태로 동작한다. 위상이동은 스위치 S1과 S2, S3와 S4사이에서 일어난다.

- 모드별 정상상태 해석을 위해서 다음과 같이 가정한다.
- 1) 모든 소자는 이상적이다.
 - 2) 두 변압기의 일차측 권선은 각각 동일한 누설인덕턴스 $L_{lk1} = L_{lk2} = L_{lk}$ 를 가진다.

스위치 $L_{lk1} = L_{lk2} = L_{lk}$ 를 가진다.

3) 커판시턴스 C_{in1} 과 C_{in2} 는 이상적으로 $C_{in1} = C_{in2} = C$ 이며, 충분히 큰 값이므로 전압 리플은 무시할 정도로 작다.

4) 출력 텁 인덕터 L_d 는 변압기 1차측 누설 인덕턴스 L_{lk} 보다 충분히 큰 값이므로, 정전류원으로 동작한다.

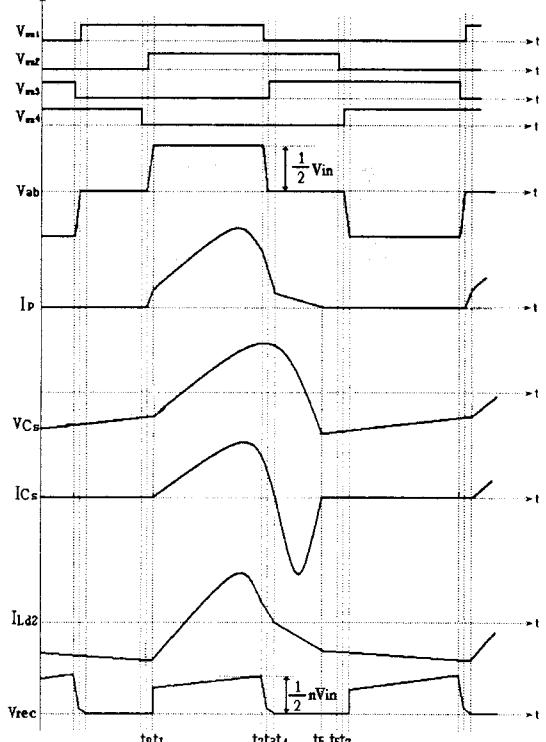
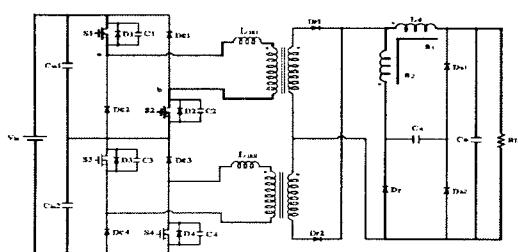
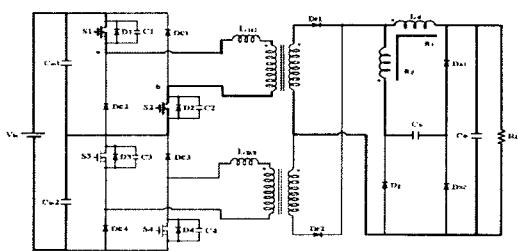


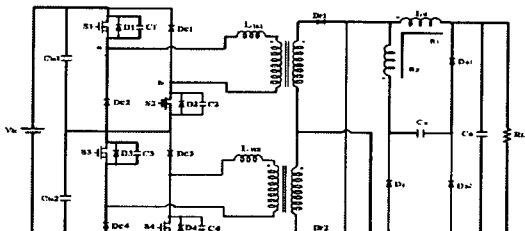
그림 4. 이론적인 회로 각부 파형



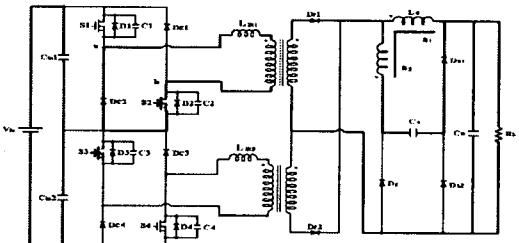
MODE 0 ($t_0 \sim t_1$)



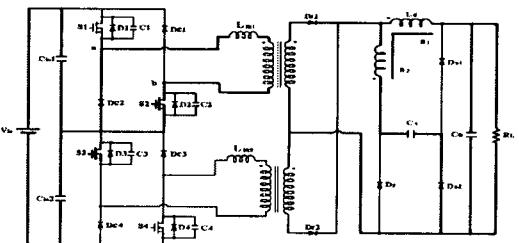
MODE 1 ($t_1 \sim t_2$)



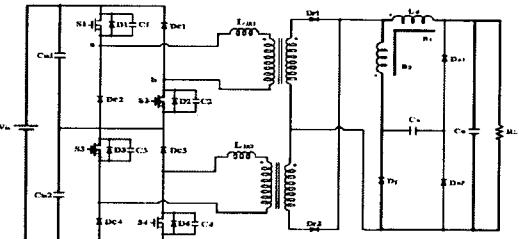
MODE 2 ($t_2 \sim t_3$)



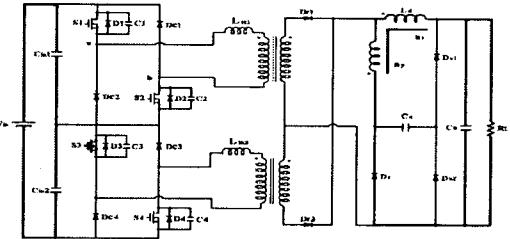
MODE 3 ($t_3 \sim t_4$)



MODE 4 ($t_4 \sim t_5$)



MODE 5 ($t_5 \sim t_6$)



MODE 6 ($t_6 \sim t_7$)

그림 5. 제안된 회로의 모드별 동작

1) 모드 0 : $t_0 \leq t \leq t_1$

t_0 시점에서 S2가 영전류에서 턴온되면 $1/2V_{in}$ 전압이 스위칭 소자 S1, S2를 통해 고주파 변압기에 인가된다. 고주파 변압기 1차 측 전류(I_p)는 식(1)로 표현된다. 이 때, 고주파 변압기 2차 전류(I_s)는 출력부하전류(I_o)에 이르지 못하므로 출력부하전류(I_o)는 환류다이오드(D_f)와 텁 인덕터 1, 2차 권선을 통하여 환류한다. 따라서, 텁 인덕터 1, 2차 권선의 전압극성은 이전 상태와 변화가 없다.

$$I_p(t) = \frac{V_{in}}{2L_{dk}} \cdot t \quad (1)$$

2) 모드 1 : $t_1 \leq t \leq t_2$

이 모드는 입력전력이 출력측으로 전달되는 구간이다. t_1 시점에서 고주파 변압기의 1차전류(I_p)가 1차측으로 유도된 출력부하전류(I_o)에 이르게 되면, 텁 인덕터의 2차권선과 환류다이오드(D_f)를 통해 흐르던 전류가 0으로 저감되어 환류다이오드(D_f)가 소프트하게 턴오프되고, 텁 인덕터 1, 2차 권선전압의 극성이 반전된다. 이 때, 스너버 커페시터(C_s)를 통해서 충전전류가 흐른다. 스너버 커페시터(C_s)와 텁 인덕터의 누설인덕턴스(L_{dk})와의 공진에 의한 전류는 식(2)로 표현된다. 텁 인덕터 1, 2차 권선전압의 합은 커페시터 전압과 같다. 따라서, 변압기 2차측 전압은 식(4)에서처럼 텁 인덕터 2차측 역바이어스 전압(V_{Ld2})과 스너버 커페시터 전압(V_{cs}) 그리고, 출력전압(V_o)의 합이다.

$$I_{cs}(t) = \frac{1}{N_d} \left(\frac{nV_{in}}{2} - V_o \right) \sqrt{\frac{C_s}{L_{dk}}} \cdot \sin \frac{1}{\sqrt{L_{dk}C_s}} \cdot t \quad (2)$$

$$V_{cs}(t) = \frac{1}{N_d} \left(\frac{nV_{in}}{2} - V_o \right) \left[1 - \cos \frac{1}{\sqrt{L_{dk}C_s}} \cdot t \right] \quad (3)$$

$$\text{여기서, } n = \frac{N_s}{N_p}, \quad N_d = \frac{n_2}{n_1 + n_2}$$

$$V_d(t) = -N_d V_{cs}(t) + V_{cs}(t) + V_o \quad (4)$$

여기서, $V_d(t)$ 는 변압기 2차측 전압.

3) 모드 2 : $t_2 \leq t \leq t_3$

t_2 시점에서 스위칭소자 S1이 턴오프되면, 고주파 변압기 누설인덕터(L_{dk1})와 출력 필터 인덕터(L_{d1})에 축적된 에너지에 의해 스위칭 소자 S1과 S3의 기생커패시터($C1, C3$)를 충·방전시킨다. 스위칭 소자 S1의 기생커패시터($C1$)에 충전된 전압이 $V_{in}/2$ 에 도달하고, 동시에 스위칭 소자 S4의 기생커패시터($C2$) 전압이 0으로 방전되어 스위칭소자 S1과 S4의 기생 커패시터의 충·방전이 끝나면 이 모드는 종료된다.

4) 모드 3 : $t_3 \leq t \leq t_4$

S3의 기생 커패시터($C3$)의 전압이 0이 된 후에 S3가 턴온되면 영전압 상태에서 턴온되고, 고주파 변압기 1차 전류(I_p)는 1차측 환류다이오드(D_{c2})를 통하여 순환된다. 이 때, 순환전류에 의해 고주파변압기 1차측 전압(V_{ab})은 0이 되고, 텁 인덕터의 2차권선 전압(V_{Ld2}) 및 스너버 커페시터 전압(V_{cs})의 합이 고주파변압기 2차측에 역으로 인가됨에 따라 순환전류는 신속히 저감된다.

5) 모드 4 : $t_4 \leq t \leq t_5$

스너버 커페시터는 지속적으로 방전하며, 텁 인덕터의 누설인덕턴스(L_{dk})와의 공진에 의해 커패시터 전압의

극성이 반전된다. 그리고, D_{s1} 을 통해 충전된 스너버 커패시터는 D_{s2} 를 통하여 방전하게 되고, 스너버 커패시터의 방전이 끝날 때 이 모드는 종료된다.

$$\frac{dI_p(t)}{dt} = -\frac{V_d(t)}{L_{lk}} \quad (5)$$

$$V_d(t) = V_{Ld2}(t) + V_{cs}(t) = N_d(V_o - V_{cs}(t)) + V_{cs}(t) \quad (6)$$

6) 모드 5 : $t_5 \leq t \leq t_6$

t_5 시점에서 순환전류가 거의 0으로 저감됨에 따라, 2차측 정류다이오드(D_{r1})는 터오프되고, 출력 부하전류(I_o)는 환류 다이오드(D_f)와 템 인덕터 1, 2차 권선을 통해 흐르기 시작한다.

7) 모드 6 : $t_6 \leq t \leq t_7$

t_6 시점에서 S_2 는 영전류에서 터오프되며, S_4 가 영전류 터온될 때 이 모드는 종료된다.

나머지 반주기는 상기의 과정과 동일하다.

2.4 실험 결과

제안된 방식의 타당성을 입증하기 위해 55kHz, 1.8kW ZVZCS TTFC를 제작하여 실험하였다. 표 1은 하드웨어 제작에 사용된 소자와 회로 파라미터 값을 나타낸다.

표 1. 하드웨어 제작에 사용된 소자와 회로 파라미터

입력 전압	DC 400 V
출력 전압	DC 27 V
주 변압기	PQ5050. TDK 18 : 7, $L_{lk} = 1.5 \mu H$
분압 커패시터	100 uF
주 스위치	IXFH 32N50. IXYS
1차측 환류 다이오드(D_1, D_3)	SF20L60U. SHINDENGEN
1차측 환류 다이오드(D_3, D_4)	APT30D60B. APT
2차측 정류 · 환류 다이오드(D_{r1}, D_{r2}, D_f)	DSEI 2 × 121-02A. IXYS
2차측 보조 커패시터(C_s)	376 nF
2차측 보조 다이오드(D_{s1}, D_{s2})	DSSK60-0045B. IXYS
2차측 출력 인덕터(L_{dn1})	94 uH
2차측 템 인덕터(L_{dn2})	25 uH
출력단 커패시터	6000 uF
스위칭 주파수	55 kHz

그림 6, 7은 위상이동 방식을 적용한 ZVS Interleaving TTFC, 제안된 ZVZCS Interleaving TTFC의 1차측 변압기 전압(V_{ab}) 및 전류(I_p) 파형을 나타낸다. 그림으로부터 제안된 ZVZCS Interleaving TTFC는 ZVS Interleaving TTFC에 비해 고밀도의 전력을 출력측으로 전달함을 알 수 있다.

제안된 컨버터에서 스위치 S_1 과 S_3 은 영전압 스위칭을 하고, 스위치 S_2 와 S_4 는 영전류 스위칭을 한다. 그림 8은 스위치 S_1 의 영전압 스위칭(ZVS) 파형을 나타내고, 그림 9는 스위치 S_2 의 영전류 스위칭(ZCS) 파형을 나타낸다. 그림 10은 제작된 컨버터의 효율 측정 결과로 제안된 컨버터는 경부하시 양호한 효율특성을 나타내었다.

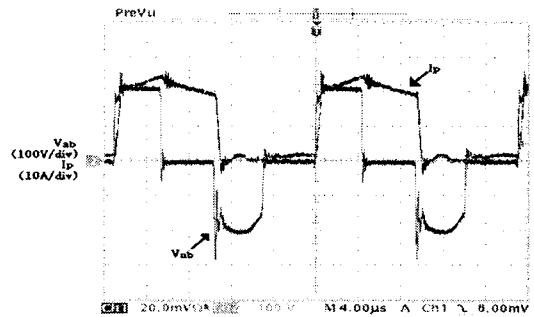


그림 6. ZVS Interleaving TTFC의
변압기 전압전류 파형

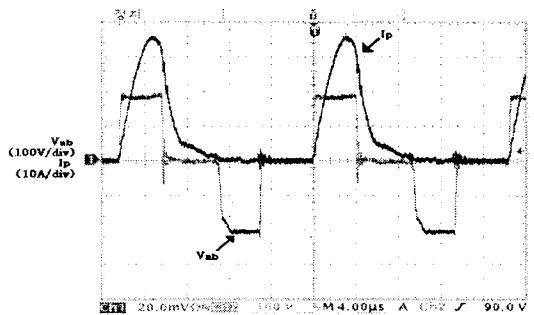


그림 7. 제안된 ZVZCS Interleaving TTFC의
변압기 전압전류 파형

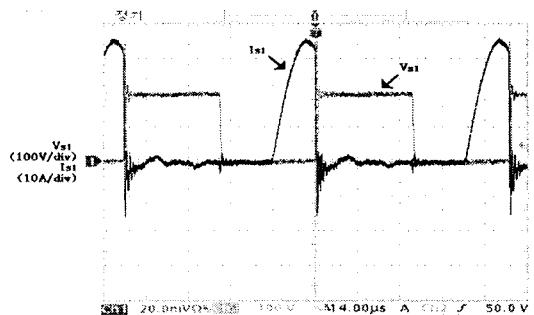


그림 8. 스위치 S_1 의 영전압 스위칭(ZVS) 파형

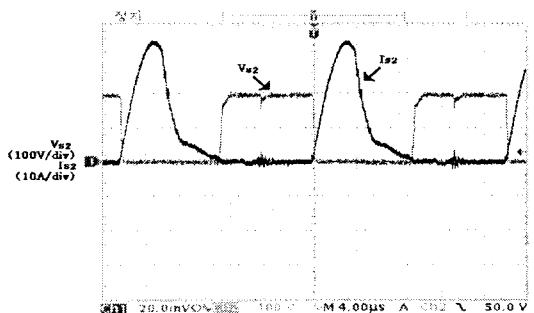


그림 9. 스위치 S_2 의 영전류 스위칭(ZCS) 파형

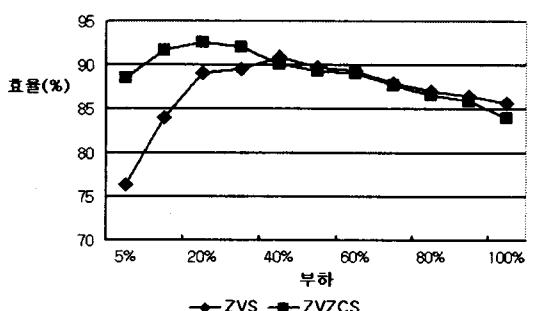


그림 10. 효율 측정

3. 결 론

본 논문에서는 위상이동 방식을 적용한 Interleaving ZVZCS TTFC를 제안했다. 1차측에는 TTFC로 결선하고 여기에 위상이동 스위칭 방법을 이용하여 S1과 S3가 영전압 스위칭을 한다. 또한 2차측에는 템 인더터를 이용한 보조회로를 부가함으로써, 스위치 S2과 S4의 영전류 스위칭이 가능하다. 제안한 컨버터는 기존의 TTFC에 비하여 스위칭 손실이 적고, 또한 Interleaving 방식을 이용함으로써, 출력주파수가 입력주파수의 두 배가 되므로 출력 필터의 크기를 줄일 수 있는 장점을 지닌다. 또한 스위칭 소자에 인가되는 전압은 입력전압의 절반이 인가되므로 고전압 입력, 대전력 응용에 적합하다.

(참 고 문 헌)

- [1] Ivo Barbi, R. Gules, R. Redl, N. O. Sokal, " DC/DC Converter For High Input Voltage: Four Switch With Peak Voltage of $V_{in}/2$ Capacitive Turn-Off Snubbing, and Zero-Voltage Turn-on ", IEEE PESC Conference, pp.1~7, 1998.
- [2] Eduardo Deschamps and Ivo Barbi, " A New DC-DC ZVS PWM Converter for High Input Voltage Application ", IEEE PESC Conference, pp.967~972, 1998.
- [3] J. Renes Pinheiro, and Ivo Barbi, " The Three-level ZVS PWM Converter A New Concept in High-Voltage DC-To-DC Conversion ", IEEE IECON, pp.173~178, 1992.
- [4] Jung-Won Kim, Jung-sik You and B. H. Cho, " Modeling, Control, and Design of Input-Series-Output -Parallel-Connected Converter for High-Speed-Train Power System ", IEEE Transactions on industrial electronics, VOL. 48 No.3, pp.536~544, 2001.
- [5] Kenneth Dierberger, Richard Redl and Leo Saro, " High Voltage MOSFET Behavior in Soft-Switching Converters Analysis and Reliability Improvements ", Advanced Power Technology, Application Note No.-APT9804, Web:<http://www.advancedpower.com>.
- [6] Alexander Fiel and Thomas Wu, " MOSFET Failure Modes in the Zero-Voltage Switched Full Bridge Switching Mode Power Supply Applications ", International Rectifier, Technical Paper No.-PCIM2000, Web:<http://www.irf.com>.
- [7] C. H. G. Treviso, A. A. Pereira, V. J. Farias and L. C. de Freitas, " A 1.5kW Operation with 90% Efficiency of a Two Transistor Forward Converter with Non-dissipative Snubber ", IEEE PESC Conference, pp.696~700, 1998.
- [8] Basile Margaritas Et al, " turn-off Relief

Network for a Direct Voltage Converter ", U.S. Patent, Patent No-5,438,501.

[9] Eun-Soo Kim, Young-Bok Byun, Tae-Geun Koo, Kye-Yeon Joe, Yoon-Ho Kim, "An improved three level ZVZCS DC/DC converter using a tapped inductor and a snubber capacitor ", Power Conversion Conference, vol.1, pp.115~121, 2002.