

LTCC 기술을 이용한 초소형 전원 모듈

최 동 찬*, 김 찬 영*
 한양대 전자전기제어계측공학과*

김 희 준**
 한양대 전자·컴퓨터 공학부**

A micro DC-DC converter using LTCC technology

Dong-Chan Choi*, Chan-Young Kim*
 Dept. of Electronic & Electrical
 & Control & Instrumentation Engineering
 Hanyang Univ.*

Hee-Jun Kim**
 School of Electrical Engineering
 & Computer Science
 Hanyang Univ.**

Abstract - This paper describes a micro DC-DC converter using LTCC(Low Temperature Cofired Ceramics) technology. We have designed an inductor, an embedded structure to maximize the effect of miniaturizing, and applied the Neumann's formula to calculate inductance. Also, we have implemented a micro DC-DC converter of which whole volume is $13 \times 18 \times 0.73(\text{mm}^3)$ by embedding other passive components such as resistors and capacitors.

출력전압 5V, 최대 출력전류 100mA, 최대 스위칭 주파수 770KHz 이고, 출력전압의 제어에는 PFM(Pulse Frequency Modulation)방식을 적용하고 있다.

1. 서 론

최근 이동 통신 및 디지털 전자 기기는 소형화 및 높은 신뢰성을 요구 하고 있다. 이를 위하여 수동소자 및 반도체 소자로 구현되는 전체 시스템을 칩이나 고밀도 패키지에 내장 시키는 연구가 활발히 진행 중이다. 특히, SOP(System On a Package)의 경우 저온 동시 소성 세라믹 기판(LTCC : Low Temperature Cofired Ceramic)을 중심으로 연구가 진행되고 있다. 이러한 LTCC 기술을 이용한 수동소자의 개발은 주로 고주파, 저전력 에서 응용되는 전자장치 분야에 초점이 맞춰져 연구되고 있으며 사용 분야 및 빈도가 점차 증가하는 추세이다.

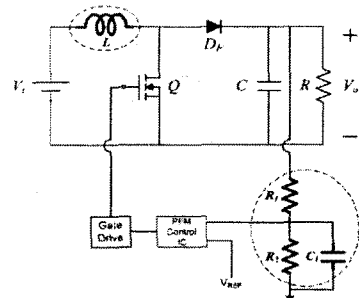
전자장치중 전원회로부분을 담당하고 있는 DC-DC 컨버터는 자성 소자 및 용량성 소자로 대표되는 수동소자가 중요한 구성요소중의 하나가 될 뿐만 아니라 이 수동소자가 차지하는 공간으로 인하여 전원회로의 소형화에 장애가 되고 있는 실정이다. 따라서 이러한 장애를 극복할 수 있는 한 방법으로서 앞서 언급한 LTCC 기술을 전원회로에 적용함으로써 전원회로의 소형화가 가능하고 특히 LTCC의 다층 세라믹 기판의 효율성을 이용하여 자성 소자, 용량성 소자, 저항 소자등 가능한 한 많은 부분을 내장화(embedded)시킴으로써 초소형 DC-DC 컨버터의 구현이 가능할 것으로 기대되고 있다

본 논문에서는 LTCC기술을 이용한 초소형 DC-DC 컨버터 모듈의 개발에 관하여 논의 하였다. 특히 전원모듈의 초소형화에 가장 큰 난점으로 지적되고 있는 자성소자에 있어서, LTCC기술에 의한 마이크로 인덕터의 모델링을 통하여 그 효율성을 입증 할 수 있었다.

2. 본 론

2.1 승압형 DC-DC 컨버터

<그림1>는 휴대용 전자 통신 기기의 직류 안정화 전원으로서 적용될 수 있는 승압형 DC-DC 컨버터의 회로도를 나타낸다. 설계사양으로서는 입력전압 1.8V~4V,

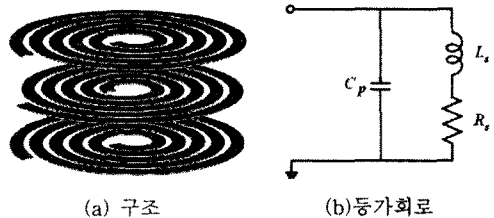


<그림 1> 승압형 DC-DC 컨버터의 회로도

다층 세라믹 기판을 특징으로 하는 LTCC기술이 <그림 1>의 승압형 DC-DC 컨버터에 적용될 것이며 특히 점선으로 표시된 부분인 인덕터 L과 저항 R_1 , R_2 , 커패시터 C_1 은 다층기판과 회로도선의 패턴을 이용하여 내장화(embedded)된 소자로 구현함으로써 이 전원회로모듈의 마이크로화에 더욱더 기여할 것이다.

2.2 마이크로 인덕터의 모델링

<그림2>는 LTCC기술을 적용하여 내장화된 인덕터의 개념도와 등가 모델을 나타낸다. 인덕터 권선의 구조는 원형 맴돌이형(spiral)구조로 되어 있으며 층수는 LTCC 세라믹 기판의 층수에 의해 결정된다.



(a) 구조 (b) 등가회로

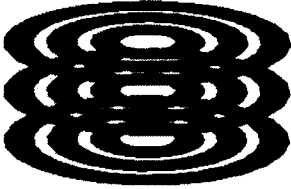
<그림 2> 인덕터의 등가 모델

<그림2(b)>는 이 인덕터의 등가 회로를 나타내며 인덕턴스값 L_s 와 기생성분인 저항 R_s 와 커패시터 C_p 로 구

성되는 집중 정수 회로 모델로 나타내고 있다.[1],[2]

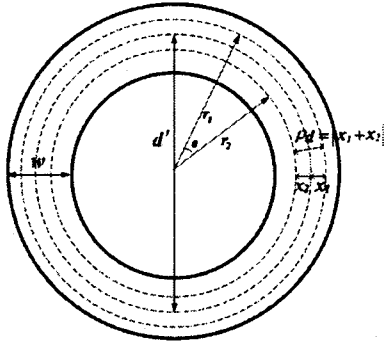
a. 인덕턴스(Ls)

전체 spiral의 각 턴을 <그림3>과 같이 동심 박판으로 등가 하였고 다시 각 박판을 여러 개의 동심원으로 나누어 각각을 미소 전류 선소로 등가 하였다.



<그림 3> 다층 마이크로 인덕터의 동심 박판 등가모델

이러한 등가 모델을 통하여 좀더 쉬운 방법으로 Aircore에서의 인덕턴스 값을 계산할 수 있다.



<그림 4> 인덕터의 원형 박판 등가모델

<그림4>는 다층의 나선형 spiral 구조로 된 인덕터 중 하나의 원형 박판의 자기 인덕턴스를 구하기 위한 등가 모델을 나타낸 것이다.[2] 여기서 원형 박판의 평균 지름을 d' , 폭을 w 로 나타내었다. 지름이 각각 $(d'+2x_1)$ 과 $(d'+2x_2)$ 인 두개의 원형 미소 전류 선소의 상호 인덕턴스를 구하기 위하여 Neuman's double integral을 이용하여 전개하여 보면 식(1)과 같이 표현 할 수 있다.[3],[4]

$$M = \frac{\mu}{4\pi} \iint \frac{1}{R} dl_1 \cdot dl_2 = \frac{\mu}{4} \int_0^{2\pi} \frac{2r_1 r_2 \cos \theta}{\sqrt{r_1^2 + r_2^2 - 2r_1 r_2 \cos \theta}} d\theta \quad (1)$$

위 식에서 미소 전류 선소 사이의 반지름 벡터간의 거리 R 과 반지름 r_1, r_2 는 식(2)와(3)과 같이 구해진다.

$$R = \sqrt{r_1^2 + r_2^2 - 2r_1 r_2 \cos \theta} \quad (2)$$

$$r_1 = \frac{d'}{2} + x_1, \quad r_2 = \frac{d'}{2} - x_2 \quad (3)$$

$$-\frac{w}{2} \leq x_1, x_2 \leq \frac{w}{2}$$

여기서, 전류의 벡터 성분은 dl_1, dl_2 이고 θ 는 두 미소 전류 선소의 반지름을 나타내는 벡터의 사이각 이다. 위의 식(1)을 Complete elliptic integral을 이용하여 다시 정

리하면, 식(4)의 결과를 얻을 수 있다.[4],[5]

$$M = \frac{\mu d'}{2} [(2-m)K(m) - 2E(m)] \quad (4)$$

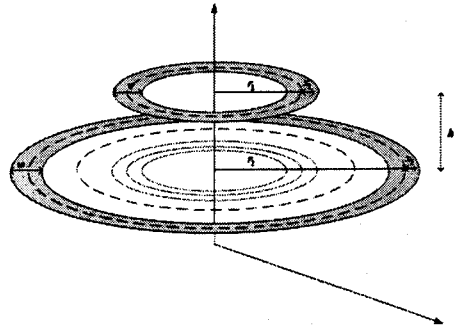
$$K(m) = \int_0^{\frac{\pi}{2}} (1 - m \sin^2 \theta)^{-\frac{1}{2}} d\theta$$

$$E(m) = \int_0^{\frac{\pi}{2}} (1 - m \sin^2 \theta)^{\frac{1}{2}} d\theta$$

$$m = 1 - \rho^2 = \left(1 - \left(\frac{|x_1 + x_2|}{d' + x_1 - x_2} \right)^2 \right)$$

여기서, $K(m)$ 과 $E(m)$ 은 complete elliptic integral 의 첫 번째 항과 두 번째 항을 나타내고 있다.

<그림5>는 다층구조로 이루어진 인덕터의 상호 인덕턴스를 구하기 위한 동심의 원형 박판을 나타낸 것이다.[5]



<그림 5> 2층 인덕터의 동심 원형 박판 등가모델

그림에서 두개의 원형 박판의 반지름이 각각 $r_1 + x_1, r_2 + x_2$ 이고 층간거리 h 인 미소 전류 선소 사이의 벡터간의 거리 R 은 식(5)과 같이 나타낼 수 있다.

$$R = \sqrt{(r_1 + x_1)^2 + (r_2 + x_2)^2 - 2(r_1 + x_1)(r_2 + x_2) \cos \theta + h^2} \quad (5)$$

i 번째 원형 박판과 j 번째 원형 박판의 인덕턴스 값은 Neuman's double integral과 complete elliptic integral을 이용하여 계산하여 보면 식(6)과 (7)과 같이 구할 수 있다.

$$M_{ij} = \frac{\mu \sqrt{(r_1 + x_1 + x_2 + r_2)^2 + h^2}}{2} [(2-m)K(m) - 2E(m)] - \frac{w}{2} \leq x_1, x_2 \leq \frac{w}{2} \quad (6)$$

$$m = 1 - \rho^2 = 1 - \frac{(r_1 + x_1 - r_2 - x_2)^2 + h^2}{(r_1 + x_1 + x_2 + r_2)^2 + h^2}$$

$$L_{ij} = \int_{-w/2}^{w/2} \int_{-w/2}^{w/2} M_{ij} dx_1 dx_2 \quad (7)$$

위에서 보여준 두 가지 모델을 사용하여 다층 나선형 인덕터의 인덕턴스를 계산할 수 있다. 다층기판에 N 턴으로 구현된 인덕터의 전체 인덕턴스 값은 식(8)과 같이 나타낼 수 있다.[6]

$$L_{total} = \sum_{i=1}^N \sum_{j=1}^N L_{ij} \quad (8)$$

위의 식에 i 와 j 가 같으면 자기 인덕턴스를, 서로 다른 상호 인덕턴스를 나타낸다. 층간 거리 h 가 0이면 동일 층에 존재하는 서로 다른 턴 간의 상호 인덕턴스를 구할 수 있다. 이러한 방법으로 각 박판의 자기 인덕턴스와 박판간의 상호 인덕턴스를 계산하여 spiral의 총 인덕턴스를 계산할 수 있다. 지금까지의 결과를 토대로 하여 마이크로 인덕터의 인덕턴스 값을 <표1>에 측정치와 비교하여 나타냈다. <표1>의 결과를 보면 계산치와 측정치 사이의 오차가 거의 없음을 알 수 있다.

<표 1> 인덕턴스 계산치 및 측정치

층수	2층		3층		4층		
선간거리	90 μ m	150 μ m	90 μ m	150 μ m	90 μ m	150 μ m	
Ls	계산치	1.92	1.63	4.41	3.28	5.48	5.33
[μ H]	측정치	1.84	1.59	4.32	3.14	5.25	5.30

b. 커패시턴스(Cp)

<그림2>에서 보여준 층간 커패시턴스 Cp는 평행한 두 판이 커패시터를 이루는 일반적인 형태이므로 기본적인 커패시턴스 계산방법으로 계산이 가능하다.[5],[6]

$$C_p = \epsilon_0 \epsilon_r l w / d \quad (9)$$

여기서 ϵ_0 는 자유공간의 유전율, ϵ_r 은 패턴과 기판사이 절연체의 유전율, l 은 경로의 길이, w 는 경로의 폭, d 는 도체 사이의 거리를 나타낸다.

c. 저항(Rs)

인덕터의 저항 손실을 유발하는 등가저항 R_s 는 일반적으로 인덕터 패턴의 길이 l , 두께 t , 폭 w 에 의하여 식 (10)과 같이 계산된다.

$$R = \rho \frac{l}{t w} \quad (10)$$

여기서 ρ 는 컨덕터의 고유저항이다. 그러나 주파수가 증가하면 컨덕터의 저항값은 표피효과에 의해 변화하게 된다.[6] 즉, 등가저항 R_s 는 표피효과에 의하여 주파수의 함수가 된다. 일반적으로 표피효과에 의한 값이는 식 (11)과 같이 표현된다.

$$\delta = \frac{1}{\sqrt{\pi f \mu l \rho}} \quad (11)$$

그러나 고주파에서 아주 얇은 두께의 컨덕터에 흐르는 전류밀도는 표면에서 내부로 갈수록 급격히 감소한다. 일반적인 표피효과에 의한 값이는 전류밀도가 일정할 때의 등가 깊이이다. 만약 컨덕터의 두께가 표피 효과에 의한 깊이와 거의 같다고 하면 식(12)과 같다.

$$\delta^* = \delta(1 - e^{-t/\delta}) \quad (12)$$

결과적으로 표피효과를 고려한 등가저항 R_s 는 식(13)와 같이 구할 수 있다.

$$R_s = \frac{\rho \cdot l}{w \cdot \delta (1 - e^{-t/\delta})} \quad (13)$$

d. Quality factor(Q)

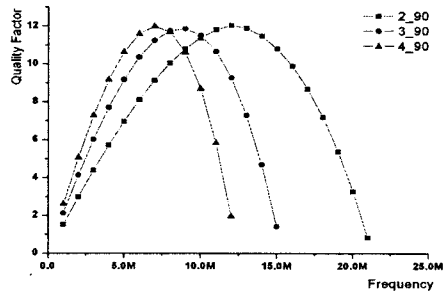
낮은 주파수에서 인덕터의 Q값은 컨덕터의 저항이 매우 작은 DC저항 이므로 매우 크게 나타난다. 그러나 주파수가 증가하면서 표피효과와 컨덕터에 기생하는 커패시터 성분의 영향으로 Q값은 작아지게 된다. 일반적으로 Q는 식(14)와 같이 주어진다.

$$Q = \frac{\omega L_s}{R_s} \quad (14)$$

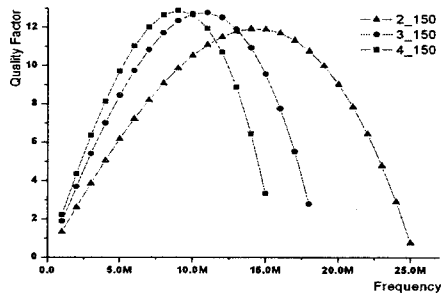
하지만, 주파수가 증가하면 R_s 는 표피효과가 고려된 주파수의 함수가 되고, 이로 인하여 Q값 역시 R_s 에 의한 주파수의 함수가 된다. 또한 컨덕터의 기생 커패시턴스의 영향 또한 고려되어야 한다.[8] 결과적으로 Q는 주파수의 함수로 식(15)과 같이 구해야 한다.

$$Q(\omega) = \frac{\omega L_s}{R_s(\omega)} \left[1 - \frac{R_s^2(\omega) C_s - \omega^2 L_s C_s}{L_s} \right] \quad (15)$$

아래의 <그림6>에 서로 다른 6가지 인덕터의 주파수에 따른 Q값의 변화를 나타내었다.



(a) 턴간격 90 μ m

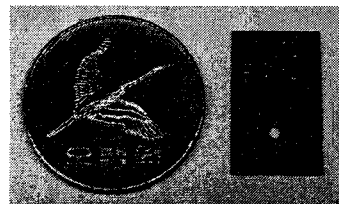


(b) 턴간격 150 μ m

<그림 6> 주파수에 따른 Q값의 변화

2.3 LTCC에 의한 초소형 DC-DC 컨버터

<그림7>은 지금까지 논의된 LTCC기술을 이용하여 제작된 승압형 DC-DC 컨버터의 사진을 나타낸다.



<그림 7> LTCC에 의한 초소형 DC-DC 컨버터 사진

설계된 맴돌이 형태의 마이크로 인덕터를 패턴의 형태로 기판상에 내장 하였으며, 입, 출력 커패시터와 환류 다이오드, 스위치 소자를 제외한 수동소자들은 기판 1층에, 2층에는 저항을 3층에는 커패시터를 내장시키는 형태로 구현되고 있다. 이 컨버터의 체적은 $13 \times 18 \times 0.73(\text{mm}^3)$ 으로 초소형 모듈에 적합한 체적을 실현 하였다. <그림 8>은 인덕턴스값을 증가시키기 위하여 박형(두께 : 4[mm])의 페라이트 코어를 추가한 DC-DC 컨버터와 사진이다.



<그림 8> 페라이트 코어를 적용한 초소형 DC-DC 컨버터 사진

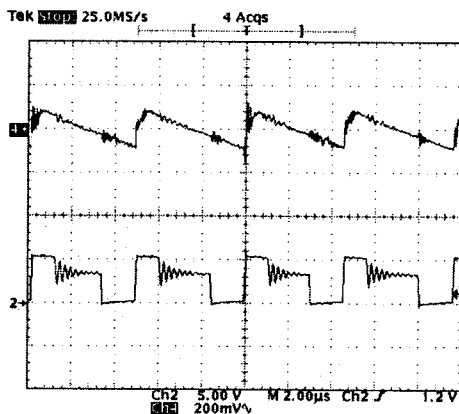
<표 2> 페라이트 코어를 적용한 인덕턴스값

층수	구분		pitch [μm]	Ls[μH]
	turn/층			
2	9		90	7.36
	8		150	6.60
3	9		90	17.1
	8		150	16.1
4	9		90	36.4
	8		150	26.4

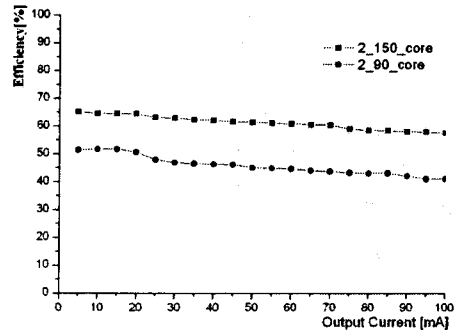
이 결과 인덕턴스값은 7.36[μH]에서 26.4[μH]의 범위의 값으로 증가하고 있음을 알 수 있다.

<그림9>는 제작된 <그림8>의 초소형 DC-DC 컨버터의 실험 파형을 나타낸다. 그림에서 위의 파형은 출력전압의 파형을, 아래는 주 스위치 양단의 전압 파형을 나타낸다. 출력 전압의 리플치는 200[mV]로서 리플을 4%의 양호한 특성을 보이고, 스위치 양단의 전압은 약5V로 측정되고 있다. 이 결과로부터 설계된 컨버터의 정상 동작을 확인할 수 있다.

<그림10>은 컨버터의 측정효율을 나타내고 있으며 최대 65%의 값으로 다소 낮은 효율을 보이고 있다. 이는 인덕터의 직렬 등가 저항값이 크게 영향을 미치고 있음을 나타내고 있다.



<그림 9> 컨버터의 출력전압과 스위치 전압 파형



<그림 10> 컨버터의 효율 비교

3. 결 론

전자 시스템의 소형화에 효과적으로 적용할 수 있는 LTCC기술을 적용한 초소형 전원모듈의 개발에 관하여 논의 하였다. 그 결과 내장화 되는 대표적인 수동소자인 마이크로 인덕터의 해석 및 설계를 완성하였고, 실제 500[mW]의 전원을 제작하여 170.82[mm³]의 체적을 갖는 초소형 전원 모듈을 구현 할 수 있었다. 그러나 등가 직렬 저항에 의한 손실분으로 인하여 기대한 만큼의 효율을 얻지 못한바, 고효율을 위한 연구가 향후 과제가 될 것으로 생각된다.

[참 고 문 헌]

- [1] T. Sato, T. Inoue, H. Tomita, S. Yatabe, K. Nishijima, Y. Tokai, N. Saito and T. Mizoguchi, "5 MHz Switching Micro DC-DC Converter Using Planar Inductor", IEEE, pp485-490, 1996
- [2] Sunderajan S. Mohan, "The Design, Modeling and Optimization of On-chip Inductor and Transformer Circuits", 1996
- [3] H.L. Chan, K.W.E. Cheng, and D. Sutanto "A Simplified Neumann's Formula for Inductance of Spiral Coil", Power Electronics and Variable Speed Drives Conference, No. 475, pp69-73, 2000
- [4] Frederick W. Grover "Inductance Calculations", D. Van Nostrand Company, 1946
- [5] Shobak Ramakrishnan Kythakyaouzha, "Modeling of Spiral Inductors and Transformers", 2001
- [6] David K. Cheng "Fundamentals of Engineering Electromagnetics", Addison-Wesley, pp117-142, 1994
- [7] Yungseon Eo and William R. Eisenstadt, "High-Speed VLSI Interconnect Modeling Based on S-Parameter Measurements", IEEE Transactions on Components and Manufacturing Technology, VOL. 16, pp555-562, 1993
- [8] C. Patrick Yue, Changsup Ryu, Jack Lau, Thomas H. Lee, and S. Simon Wong, "A Physical Model for Planar Spiral Inductors on Silicon, IEEE, pp155-158, 1996