

IC카드 시스템을 위한 비접촉 프로토콜 처리모듈 설계

Design of hardware module to process
contactless protocol for IC card system

전 용 성, 박 지 만, 주 홍 일, 전 성 익
한국전자통신연구원
전화 : 042-860-5855 / 핸드폰 : 011-402-9406

Yong-Sung Jeon, Ji-Mann Park, Hong-Il Ju, SungIk Jun
Electronics and Telecommunications Research Institute
E-mail : ysjeon@etri.re.kr

Abstract : In recent, the contactless IC card is widely used in traffic, access control system and so forth. Contactless smart cards use a technology that enables card readers to provide power for transactions and communications without making physical contact with the cards. Usually electromagnetic signal is used for communication between the card and the reader. Contactless card is highly suitable for large quantity of card access and data transaction. And its use becomes a general tendency more and more because of the development of RF technology and improvement of requirement for user convenience. This paper describes the hardware module to process contactless protocol for implementation contactless IC card. And the hardware module consists of specific digital logic circuits that analyze digital signal from analog circuit and then generate data & status signal for CPU, and that convert the data from CPU into digital signal for analog circuit.

Key word : IC card, smart card, RF, contactless protocol

I. 서론

비접촉 IC카드의 전원 및 데이터를 비접촉 방식으로 전달하는 시스템으로서 그 편리성으로 인해 현재 교통, 신분 확인, 출입통제 시스템 등의 여러 다양한 응용 서비스에서 널리 사용되고 있다[1]. 비접촉 IC 카드 시스템은 외부와의 비접촉 통신을 위한 아날로그 신호 처리부, 아날로그 회로에서 생성된 디지털 신호를 비접촉 프로토콜에 맞게 처리하기 위한 특화된 디지털 신호 처리부, 그리고 디지털 로직에서 생성된 데이터를 처리하기 위한 CPU 및 메모리를 가지는 "System-On-Chip"이라고 할 수 있다.

비접촉 IC카드 시스템이 최적의 성능을 발휘하기 위해서는 위에서 언급한 아날로그 회로, 프로토콜 처리를 위한 디지털 로직, 그리고 CPU가 담당할 부분을 명확히 나누어 설계하는 것이 무엇보다 중요하다. 아날로그 회로부의 경우는 구현상 어려움이 있기 때문에 이 부분이 처리하는 요소를 최대한 줄여 주는 것이 중요하다.

또한 별도의 디지털 로직부가 담당할 기능과 CPU가 처리할 기능을 구분하는 경우에는 소프트웨어로 구현하면 처리 시간이 많이 소요되는 기능을 별도의 하드웨어로 구현하는 것이 기본적인 설계 방법이다. 또한 이에 못

지않게 중요한 요소는 내장형 시스템만이 가지는 고유한 신호처리의 기능은 별도의 하드웨어로 구현하여 CPU의 부담을 줄여주는 것이다.

본 논문은 비접촉 IC카드를 구현하기 위해 필요한 비접촉 프로토콜 처리용 하드웨어 모듈에 관한 것으로서 아날로그 회로부와 특화된 디지털 로직부로 구성된다. 제시하는 비접촉 프로토콜 처리용 하드웨어 모듈이 적용되는 시스템은 통신 주파수로 13.56 MHz를 사용하는 근접형 IC카드 중 Type-B에 해당한다.

II. 비접촉식 IC카드의 프로토콜 및 시스템 구조

근접형 IC카드의 국제표준 ISO/IEC 14443에서 물리적 특성 및 통신 프로토콜까지 규정하고 있는데 데이터의 송수신 방식에 따라 Type-A와 Type-B로 구분되어 있다. Type-A는 카드 리더에서 카드로의 데이터 전송 시 ASK 100% 신호변조를 사용하고, Type-B는 ASK 10% 신호 변조를 사용한다. 또한 카드에서 카드 리더로의 데이터 전송 시 Type-A는 OOK 방식인 반면, Type-B는 BPSK 방식이다[5].

비접촉 IC카드에서는 디지털 신호처리에 있어 접촉식과는 다른 프로토콜을 가지고 있는데 이를 살펴보면 다

음과 같다. 비접촉 IC카드와 카드리더 사이의 통신방식은 반 이중 블록 전송 프로토콜(Half-duplex Block Transmission Protocol)방식이며 프레임(frame) 단위로 문자를 전송하는 블록 전송이다. 이러한 프레임은 한 프레임의 시작과 끝을 알리는 SOF(Start Of Frame)와 EOF(End Of Frame)를 가진다. 따라서 전송할 첫 번째 문자의 시작 비트의 앞에 SOF 신호가 10~11etu (elementary time unit) 시간 동안 로직 값 'low'를 유지하고 2~3etu 정도는 로직 값 'high'를 유지함으로써 프레임의 시작을 알린다. 또한 마지막 문자를 전송한 후, 프레임의 끝을 나타내기 위해 10~11etu동안 로직 값 'low'를 가진다.

이상으로 설명한 비접촉 프로토콜을 처리하기 위한 IC 카드의 시스템 구조를 기본 블록으로 나타내면 그림 1과 같다. CPU는 사용자 인증, 암호연산 등의 기능을 수행함으로써 교통, 출입통제 등의 비접촉 응용서비스를 수행하게 된다. 그리고 비접촉 프로토콜 처리용 하드웨어 모듈은 리더기와의 RF통신을 담당하는 아날로그 회로부와 디지털 신호를 해석하고 신호의 오류를 점검하여 CPU에 이들 상태를 알려주는 디지털 로직부로 구성된다.

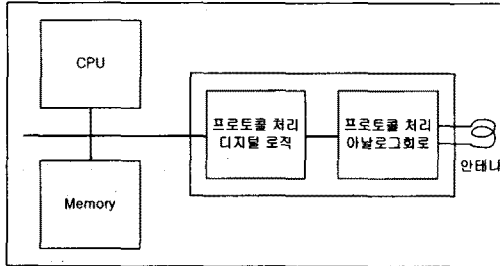


그림 1. 비접촉 IC카드 시스템 기본 블록도

Fig. 1. Block diagram of contactless IC card system

III. 아날로그 회로부

아날로그 회로부는 카드리더에서 생성하는 RF신호를 이용하여 카드에 필요한 전원, 클럭, 그리고 리셋 신호를 생성하는 기능을 담당한다. 그리고 RF 신호에 의해 입력되는 데이터 신호를 복조하고, 디지털 로직에서 생성한 데이터 신호를 RF신호에 변조하는 기능을 수행하게 된다. 본 논문에서 제안하는 아날로그 회로부의 구조를 그림 2에 나타내었다.

먼저 세부 블록의 기능을 설명하면 다음과 같다. 첫째로, ASK 10% 변조기 모듈은 리더기에서 송신하는 13.56MHz의 Carrier 주파수에 변조되어 입력되는 데이터 신호를 복조하는 기능을 담당한다. 두번째로, Load Modulation 회로는 카드 리더기로 신호를 보내기 위해 BPSK 변조된 데이터 신호를 스위칭하는 역할을 담당한다. 스위칭 전압이 'low'일 때 on되고, 'high'일 때 off된

다. 세번째로, 클럭 발생기 회로는 리더기에서 발생하는 13.56MHz의 정현파 형태의 신호를 동일한 주파수의 디지털 클럭신호로 만들어 주는 기능을 담당한다. 그러나 클럭의 폭이 50%인 듀티 사이클이 아니므로 분주기를 이용하여 필요한 주파수의 클럭을 발생시키면 된다. 3.39MHz의 클럭은 디지털 로직에서 통신 클럭으로 사용된다. 마지막으로 전원회로는 안테나에서 유기되는 전압을 안정적인 직류전압으로 변환하는 회로이다[3].

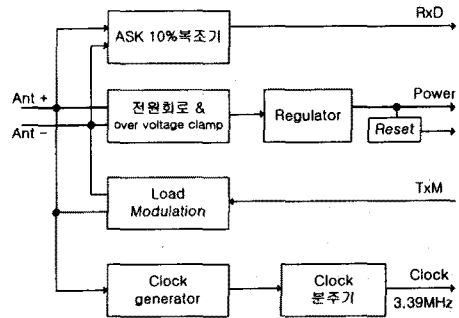


그림 2. 아날로그 회로부의 블록도

Fig. 2. Block diagram of analog circuit

그림 2에 나타난 아날로그 회로의 구성은 기능적으로 디지털 로직부와 잘 분리된 설계라고 할 수 있다. 아날로그 회로의 구현은 트랜지스터를 이용하므로 구현이 어려울 뿐만 아니라 각각의 기능 블록들이 서로간에 영향을 미치게 되므로, 시스템 관점에서 최대한 아날로그 회로의 구현범위를 줄여주는 것이 중요하다. 따라서 구현적 측면에서 볼 때 BPSK 변조는 디지털 로직으로 구현이 가능하므로 디지털 로직에 포함하는 것이 좋은 설계라고 할 수 있다.

서론에서 언급한 바와 같이 비접촉 IC카드 시스템을 설계 시 중요하게 고려할 사항은 CPU, 특화된 디지털 로직, 그리고 아날로그 회로들이 담당할 기능을 잘 구분하는 것이다. 특히 아날로그 회로의 기능을 설계할 때에는 디지털 로직으로 구현이 가능한 기능이 아날로그 회로설계에 포함되어 있는지를 파악하여 아날로그 회로의 부담을 최대한 줄여 주는 것이 중요하다.

IV. 디지털 로직부

내장형 비접촉 프로토콜 처리용 하드웨어 모듈을 구성하는 또 하나의 모듈인 디지털 로직은 아날로그 회로부에서 생성된 디지털 신호를 해석하여 CPU가 인식할 수 있는 데이터를 만들어 주고, 반대로 CPU에서 카드 리더로 보내고자 하는 데이터를 디지털 신호로 변환하여 아날로그 회로로 전달하는 기능을 수행한다. 본 논문이 제시하는 디지털 로직부는 아날로그 회로에서 생성한 3.39MHz의 클럭을 분주하는 클럭 분주기, 송수신 기준

클럭 발생기, 송신 모듈, 수신 모듈, 송수신 신호의 통신상의 오류를 검증하기 위한 CRC 생성 및 검증기, 그리고 송신 모듈에서 생성된 신호를 BPSK 변조하는 모듈로 구성된다. 디지털 조직의 전체 구조를 블록도로 나타내면 그림 3과 같으며 다음으로 각 모듈의 기능 및 세부 구조를 설명한다.

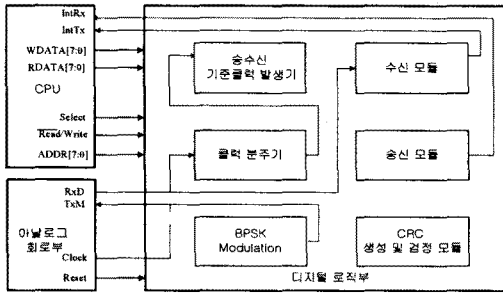


그림 3. 디지털 로직부의 블록도
Fig. 3. Block diagram of digital logic

1. 클럭 분주기

이 모듈은 아날로그 회로부에서 생성된 3.39MHz를 2분주하여 1.695MHz클럭을 생성한다. 이 1.695MHz의 클럭은 송수신 클럭 및 BPSK 변조 시의 기준 클럭으로 사용한다.

2. 송수신 기준 클럭 발생기

이 모듈은 클럭 분주기에서 생성된 1.695MHz클럭을 이용하여 송수신에 필요한 기준 클럭을 생성하는 모듈이다. 수신 기준 클럭은 분주클럭을 2분주하여 생성하고 송신 기준클럭은 분주 클럭을 계산하여 16번 마다 이 신호를 'high'가 되도록 만들어 준다. 예를 들어 분주 클럭이 1.695MHz일 경우 16번에 한번 'high'가 되므로 $1.695\text{MHz}/16 = 106\text{bps}$ 의 통신 속도가 된다.

3. 수신 모듈

송수신 기준 클럭 발생기에서 생성된 수신 기준클럭을 이용하여 이 신호가 'high'가 될 때마다 아날로그 회로에서 입력된 디지털 신호를 샘플링하여 8번의 샘플링 중 4번째의 값을 내부 레지스터에 저장한다. 그리고 샘플링된 값들을 해석하여 SOF 신호, EOF 신호, 그리고 데이터를 구별하여 상태 레지스터에 저장해줌으로써 소프트웨어는 이를 이용하여 필요한 데이터를 가져가면 된다.

또한 SOF신호의 끝에서 EOF신호의 끝 시간 동안에 'high'가 되는 신호를 발생시켜 현재 상태가 수신 중임을 알리는 수신상태신호를 생성하는데 이 신호가 'high'가 되는 구간에서는 송신 모듈을 정지상태로 만들어 줌으로써 본 논문이 제시하는 디지털 로직이 안정된 동작

을 유지 함은 물론 전력 소모를 줄일 수 있게 한다.

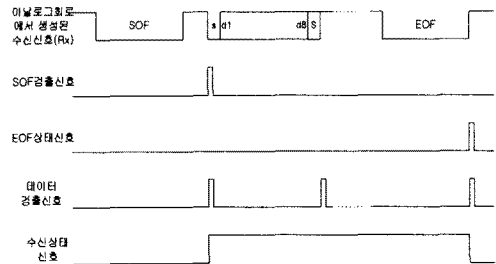


그림 4. 수신 시 발생하는 신호
Fig. 4. Generation signal during receiving

4. 송신 모듈

수신 모듈에서 수신 상태신호가 'low'가 되면 송신 모듈이 동작하게 되는데, 동작이 시작되면 이 모듈에서 TR0 시간을 계산하여 이 시간이 경과한 후, 송신 중임을 알리는 송신상태신호를 생성한다. 이 신호가 'high'가 되면 수신모듈은 정지상태가 되고 반대로 BPSK변조모듈은 동작하여 847KHz의 Subcarrier신호를 생성하게 된다.

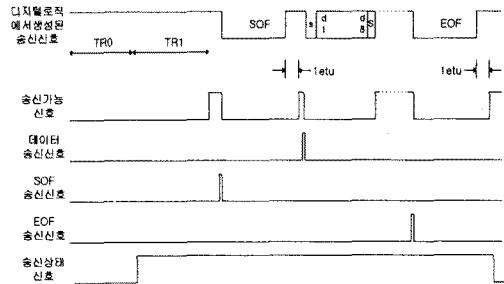


그림 5. 송신 시 발생하는 신호
Fig. 5. Generation signal during transmission

TR0 시간 이후 다시 TR1시간이 경과하면, CPU에서 보내는 데이터를 디지털 신호로 변환하여 BPSK변조 모듈에 전달하게 된다. 1 바이트의 데이터 전송이 완료되면 이를 소프트웨어가 알 수 있도록 송신상태신호를 발생시킨다.

5. BPSK변조 모듈

송신 모듈에서 출력된 신호를 BPSK 변조하는 모듈로서 클럭 분주기에서 생성된 1.695MHz 클럭을 이용한다. 본 논문에서 제시하는 BPSK변조방법은 송신모듈에서 생성된 TxD신호가 변화가 없는 구간에서는 1.695MHz 클럭의 rising edge에서 2분주를 수행하여 847KHz의 클럭을 생성하고 TxD신호가 변화하는 시점

에는 2분주를 하지 않는다. 2분주를 수행하지 않으므로 TxM신호는 위상변위된 신호가 생성된다.

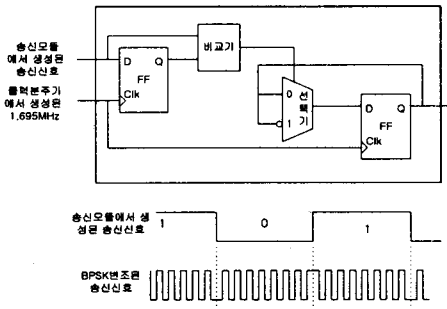


그림 6. 제안된 BPSK 변조기의 구조 및 발생신호
Fig. 6. Block diagram of BPSK modulation and generation signal

기존의 방법에서는 기준 클럭을 847KHz를 이용하여 BPSK변조신호를 생성함으로써 위상변위되는 시점에서 glitch가 간헐적으로 발생하게 됨으로써 시스템에 불안한 요인을 제공하고 있다.

6 CRC 생성 및 검증기

비접촉 IC카드의 프로토콜에서는 통신 데이터의 오류를 점검하기 위해 카드의 송신 데이터에 2바이트의 CRC를 생성하여 데이터의 끝에 붙여 보내고 또한 리더로부터의 수신 데이터의 CRC를 검증하도록 하고 있다. 이 모듈은 이러한 CRC의 생성 및 검증을 위해 구현된 모듈이다. CRC 계산을 위해 사용되는 원시다항식은 ISO3309에 규정된 $X^{16} + X^{12} + X^5 + 1$ 이며, 이를 계산하기 위한 LFSR의 구조는 그림 7과 같다.

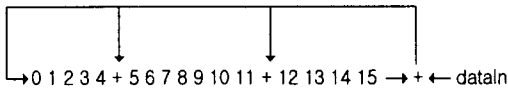


그림 7. CRC를 위한 LFSR구조
Fig. 7. LFSR structure for CRC

본 논문이 제시하는 CRC 값의 검증 및 생성 방법은 다음과 같다. 먼저 수신 시의 CRC를 검증하기 위해서는 수신기에서 발생하는 상태신호를 이용한다. 수신모듈에서 SOF검출신호가 발생하는 경우에는 LFSR의 16비트 레지스터 값을 0xFFFF로 리셋시키고 데이터 검출신호만이 발생하는 경우마다 LFSR을 구동하여 CRC를 계산한다. 데이터 수신이 끝나고 EOF검출신호가 발생하면 소프트웨어에서는 CRC모듈에서 계산된 최종 CRC값이 "0xF0B8"인지를 확인만하면 된다. 모든 수신 데이터의 CRC계산 값은 항상 "0xF0B8"이 되어야 한다. 그렇지

않은 경우는 소프트웨어가 데이터 통신 오류임을 리더기에 알린다. 송신 시 CRC값을 생성하기 위해서는 송신기에서 발생하는 상태신호를 이용한다. SOF송신 신호가 발생하는 경우에 LFSR의 16비트 레지스터 값을 0xFFFF로 리셋시키고 데이터 송신신호가 발생하는 경우마다 LFSR을 구동하여 CRC를 계산한다. 전송할 데이터를 모두 송신한 후에는 소프트웨어가 CRC 모듈의 데이터 레지스터에서 계산된 CRC값을 읽어 송신모듈의 데이터 레지스터에 보내면 된다.

이상으로 언급한 바와 같이 본 논문이 제시하는 CRC 검증 및 생성방법은 하드웨어가 담당할 기능과 소프트웨어가 담당할 기능을 잘 분리하여 구현하였다. 송수신시 상태신호를 이용하여 데이터의 CRC 값을 계산하는 기능은 하드웨어가 담당하고, 수신 시 계산 결과 값을 검증하고, 송신 시 계산 결과 값을 송신기의 내부 레지스터에 입력하는 기능은 소프트웨어가 담당하도록 하였다. 이와 같이 IC카드 시스템을 설계할 경우 하드웨어와 소프트웨어의 기능을 잘 구분하여 설계하는 것이 무엇보다 중요하다.

V. 결론

본 논문이 제시하는 아날로그 회로는 디지털 로직과 잘 분리 설계되어 전체시스템이 안정적으로 동작할 수 있도록 설계되었으며, 디지털 로직은 CPU가 처리할 기능과 잘 분리하여 설계됨으로써 소프트웨어가 통신을 위한 신호처리의 부담을 최소화하였다. 따라서 소프트웨어는 알고리즘 구현에 좀더 충실할 수가 있다.

또한 본 논문의 비접촉 프로토콜을 위한 하드웨어 모듈은 IC카드는 물론, 보안 토큰, RF 태그(tag) 등 RF 응용에 그대로 활용될 수 있으며, 편의성 측면에서 접촉식에 비해 유리하여 향후 스마트 카드 기술에서 널리 사용될 수 있다.

참고문헌

- [1] W. Rankl, W. Effing, "Smart Card Handbook", John Wiley & Sons, 2000.
- [2] 주홍일 외, "Type B 통신 방식을 지원하는 IC카드 애플레이터의 설계 및 구현", 2000년도 대한전자공학 학회 추계종합학술대회 논문집 5, vol. 25, no. 2, pp.141-144, 2000.
- [3] 박지만 외, "접촉/비접촉 겸용 IC 카드를 위한 Type-B RF 회로 설계", 2001년도 한국통신학회 하계종합학술대회 논문집(하), pp.2123~2126, 2001.
- [4] Klaus Finkenzeller, *RFID HANDBOOK*, Wiley, 1999.
- [5] ISO/IEC JTC1/SC17, "ISO/IEC FCD 14443", International Standards, 2000.