

HfO₂ 박막과 Si 기판사이에 다양한 산화제로 증착한 Al₂O₃ 방지막을 사용한 경우에 대한 고찰

조문주*, 박홍배*, 박재후*, 이석우*, 황철성*, 정재학**

*서울대학교 재료공학부 유전박막실험실,

**에버테크(주)

초 록

최근 logic 소자의 gate oxide로 기존의 SiO₂, SiON 보다 고유전, 작은 누설전류를 가지는 물질의 개발이 중요한 이슈가 되고 있다. 본 실험실에서는 Si 기판위에 HfO₂를 바로 증착하는 경우, 기판의 Si 이 박막내로 확산하여 유전율이 저하되는 문제점을 인식하고, 기판과 HfO₂ 사이에 AlO_x를 방지막으로 사용하였다. 이 때, AlO_x의 Al precursor는 TMA로 고정하고, 산화제로는 H₂O, O₂-plasma, O₃를 각각 사용하였다. 모든 AlO_x/HfO_y 박막에서 매우 우수한 누설전류특성을 얻을 수 있었는데, 특히 O₃를 산화제로 사용한 AlO_x 방지막의 경우 가장 우수한 특성을 보였다. 또한 질소 분위기에서 800°C 10 분간 열처리한 후, 방지막을 사용한 모든 경우에서 보다 향상된 열적 안정성을 관찰할 수 있었다.

1. 서 론

Gate dielectric 용 HfO₂를 HfCl₄와 H₂O를 이용하여 Atomic Layer Deposition (ALD) 방법으로 증착하였다. 이전의 실험에서 300°C에서 Si 기판 위에 바로 HfO₂ 박막을 증착한 경우에는 silicate의 확산으로 인하여 기대치(25~30)보다 낮은 유전율을 가진 박막이 형성되었다. 따라서 기판 Si과 증착되는 HfO₂ 박막의 반응을 막기 위하여 ALD-Al₂O₃과 barrier를 사용하게 되었다.

Al₂O₃의 metal precursor는 TMA를 사용했고, 산화제는 H₂O, O₂-plasma, O₃을 사용하여 그 특성을 비교해보았다.

2. 실험 방법

기판은 p-type (100) Si 기판을 사용하였고, 증착 전에 HF를 이용하여 native oxide를 제거하였다. 증착된 HfO₂ 박막을 HRTEM을 통해 관찰하였고, e-beam을 이용하여 Pt 전극을 증착하여 MIS 구조에서의 유전율과 누설전류 특성을 관찰하였다.

열처리는 상부전극을 증착하기 전과 후에 각각 실시하였다. 전열처리는 비정질의 HfO₂ 박막을 결정화시키고, 박막내 남아있을 미분해물의 제거를 목표로 하여 비교적 고온(대개 800°C)에서 실시하였고, 후열처리는 상부전극을 증착할 때 발생하는 damage를 제거하는데 중점을 두어 400°C에서 주로 실시하였다.

3. 실험결과 및 고찰

그림 1은 다양한 Al_2O_3 barrier를 사용한 $\text{HfO}_2/\text{Al}_2\text{O}_3/\text{Si}$ stack의 CET 변화를 나타낸 것이다.

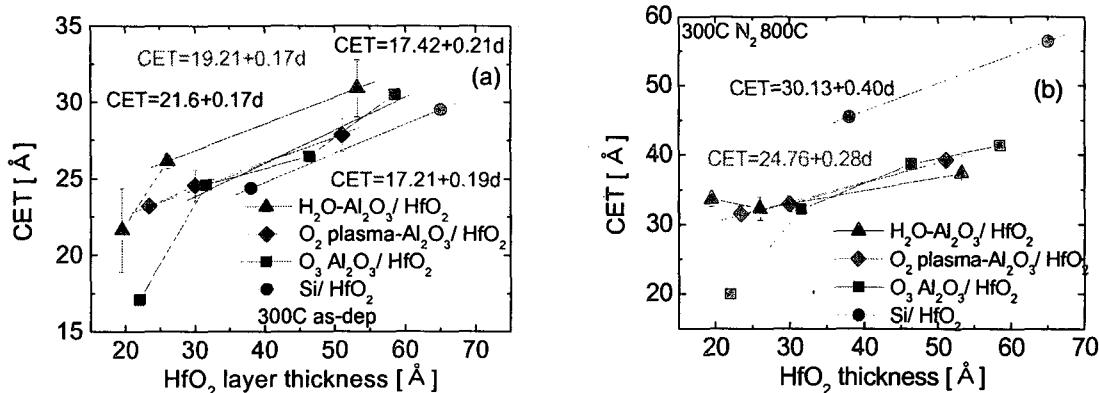


그림 1 CET of (a) as-deposited, (b) after annealed at 800°C in N_2 atmosphere Al_2O_3

방지막을 사용한 경우 열처리 후의 CET의 증가폭이 작은 것으로 보아 열적 안정성이 우수하다는 것을 알 수 있다. 그러나 방지막의 산화제에 따른 차이는 볼 수 없었다. 그러나 flat band voltage 변화를 보면 (그림 2), O_3 를 산화제로 사용한 경우 as-dep.에서부터 박막내에 negative fixed charge 가 많다는 것을 알 수 있는데, 이는 보다 stoichiometry 가 맞는 Al_2O_3 박막이 형성되었다는 것을 나타낸다고 생각된다. 따라서 박막내에 defect 가 적고, 이는 low hysteresis(그림 3), 누설 전류(그림 5) 특성을 나타내는 하나의 원인이 된다고 생각된다.

그림 4는 $\text{HfO}_2/\text{O}_3\text{-}\text{Al}_2\text{O}_3/\text{Si}$ stack의 flat band voltage data를 HfO_2 두께에 따라 나타낸 것이다. T. Hori¹⁾에 의하면, 박막내의 fixed charge가 계면 가까이에 sheet 형태로 존재한다면 다음과 같은 식을 얻을 수 있다.

$$V_{FB} = \phi_{ms} - \frac{qN_f}{\epsilon_i} d$$

여기에서 HfO_2 와 Al_2O_3 사이의 fixed charge는 Q_{HfO} , Al_2O_3 와 증착 과정에서 얇게 생성될 것이라 생각되는 SiO_x 층 사이에서의 fixed charge는 Q_{AlO} , SiO_x/Si 의 charge는 대개 $10^{10}/\text{cm}^2$ 의 order²⁾로 비교적 작은 값이라 제외한다고 하면, 다음과 같은 식을 유도할 수 있다.

$$V_{FB} = \phi_{ms} - \frac{q}{\epsilon_o \cdot k_{\text{AlO}}} \left[Q_{\text{AlO}} \cdot d_{\text{AlO}} + (Q_{\text{AlO}} + Q_{\text{HfO}}) \frac{k_{\text{AlO}}}{k_{\text{HfO}}} d_{(\text{HfO})} \right]$$

Work function mismatch를 0.6V, k_{HfO} 는 20.5, k_{AlO} 는 4.5로 넣고 계산하면 Q_{HfO} 는 $\text{mid} \times 10^{13}/\text{cm}^2$, Q_{AlO} 는 $-\text{high} \times 10^{13}/\text{cm}^2$ 의 값을 얻을 수 있었다. 따라서 앞으로 박막내의 fixed charge를 줄이는 연구가 필요하다.

그림 5는 누설 전류 특성인데, Al_2O_3 방지막을 사용하면 누설 전류가 향상되었고, 특히 $\text{O}_3\text{-}\text{Al}_2\text{O}_3$ 방지막의 효과가 탁월하였다.

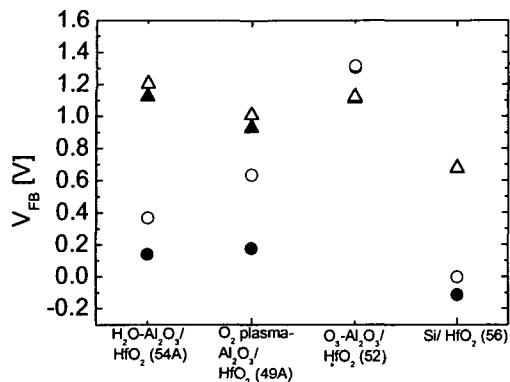


그림 2 Flat band voltage comparison

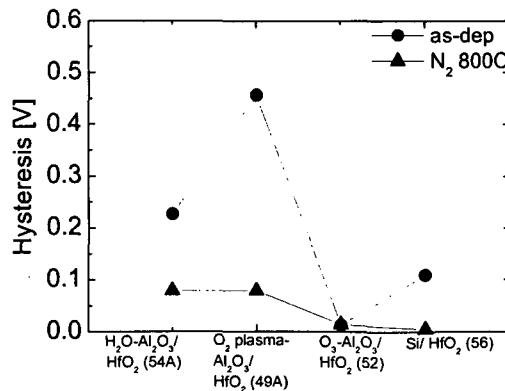


그림 3 Hysteresis comparison

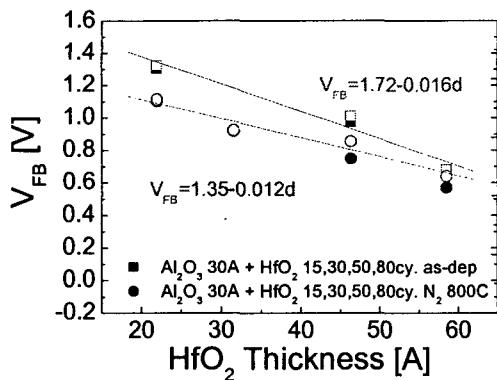


그림 4 Flat band voltage shift

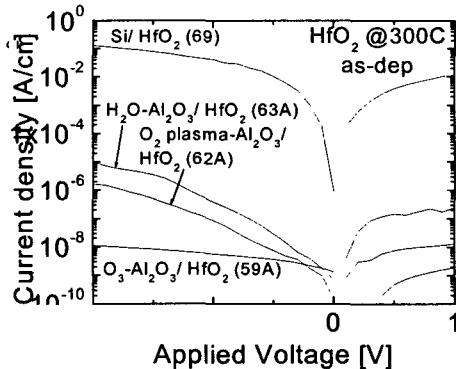


그림 5 Leakage current density

4. 결론

기판 Si 과 증착되는 HfO₂ 박막의 반응을 막기 위하여 ALD-Al₂O₃ 과 barrier 를 사용한 결과, 열처리 후의 CET 의 증가폭이 작은 것으로 보아 열적 안정성이 향상되었다는 것을 알 수 있다. 또한 방지막을 사용하면 누설 전류가 향상되었고, 특히 O₃-Al₂O₃ 방지막의 효과가 탁월하였다.

참고문헌

- [1] Takashi Hori, Gate Dielectrics and MOS ULSIs, p. 34 (Springer, Berlin), 1997.
- [2] R. S. Johnson, G. Lucovsky, I. Baumvol, Physical and electrical properties of noncrystalline Al₂O₃ prepared by remote plasma enhanced chemical vapor deposition , J. Vac. Sci. Technol. A, 19, 1353, 2001.