

# Double gate MOSFET의 C-V 특성

나영일\* · 김근호\*\* · 고석웅\* · 정학기\* · 이재형\*

\*군산대학교 전자정보공학부 · \*\*논산 백제병원 방사선과

## Characteristics of C-V for Double gate MOSFET

Young-il Na\* · Geun-ho Kim\*\* · Suk-woong Ko\* · Hak-kee Jung\* · Jae-hyung Lee\*

\*School of electronic & information Eng., Kunsan National University

\*\*Department of Radiology, Back-jae hospital in Nonsan

E-mail : mcguy@lycos.co.kr

## 요약

본 논문에서는 main gate와 side gate를 갖는 double gate MOSFET의 C-V 특성을 조사하였다. Main gate 전압을 -5V에서 +5V까지 변화시킴으로써 main gate 길이가 50nm이고, side gate 길이가 70nm인 MOSFET의 C-V 특성을 조사하였다. 또한, Main gate 길이가 50nm인 double gate MOSFET의 side gate의 길이를 40nm에서 90nm로 변화시키면서 C-V 곡선을 비교·분석하였다. Side gate 길이가 줄어들수록 전달컨덕턴스는 증가하고, 커파시턴스는 감소하는 경향을 나타내었다. 게이트 전압이 1.8V일 때, side gate의 영향으로 C-V곡선에 굴곡이 나타났으며, 소자의 특성 분석을 위해 ISE-TCAD를 사용하여 시뮬레이션 하였다.

## ABSTRACT

In this paper, we have investigated Characteristics of C-V for Double gate MOSFET with main gate and side gate. DG MOSFET has the main gate length of 50nm and the side gate length of 70nm. We have investigated characteristics of C-V and main gate voltage is changed from -5V to +5V. Also we have investigated characteristics of C-V for DG MOSFET when the side gate length is changed from 40nm to 90nm. As the side gate length is reduced, the transconductance is increased and the capacitance is reduced. When the side gate voltage is 3V, we know that C-V curves are bending at near the main gate voltage of 1.8V. We have simulated using ISE-TCAD tool for characteristics analysis of device.

## 키워드

double gate, main gate, side gate, capacitance, transconductance

## I. 서론

CMOS기술의 속도 성능은 눈부시게 계속 발전하고 있다[1]. 지난 20년동안에 CMOS기술의 팔목 할만한 발달로 인해, 스케일링 기술과 소자의 크기는 나노크기영역에서의 기본적인 물리적한계에 다다르고 있다[2]. MOSFET의 게이트 길이가 100nm 이하로 줄어들게되면, 소자의 디자인에 있어 단채널 효과(SCE)로 인한 문제들을 고려해야만 한다. 그러므로 MOSFET를 스케일링할 때, 매우 얇은 소스와 드레인 접합으로 인한 SCE를 억압시

키는 것이 가장 중요한 문제들중 한가지이다[3].

본 논문에서는 이러한 SCE문제들을 해결하기위하여, main gate(MG)와 side gate(SG)를 갖는 double-gate(DG) MOSFET를 조사하였다.

소자의 우수한 전기적 특성들을 얻기 위하여 side gate 길이(LSG)에 대한 최적의 side gate 전압(VSG)과 문턱전압(VT) 그리고 주파수특성들을 조사하였다. 또한 MOSFET의 동작특성에 있어 가장 중요한 요소중 하나인 커파시턴스-전압(C-V)관계에 대하여 VSG를 변화시키면서 조사하였다. 이때

ISE-TCAD 시뮬레이터를 사용하여 소자의 특성을 분석하였다.

## II. 본론

본 논문에서는 각 side gate 길이와 side gate 전압에 대한 최적의 값을 얻기 위해 문턱전압을 서로 비교하였다. Main gate 길이는 100nm에서 40nm까지 스케일링하였고, side gate 길이는 90nm에서 40nm까지 스케일링하면서 각 gate 길이에 따른 최적의 side gate 길이를 조사하였다. 또한, 각 gate 길이에 따른 두 개의 side gate에 5V에서 1V까지 인가하였다. DG MOSFET의 특성 분석을 위해 문턱전압을 조사하였다.

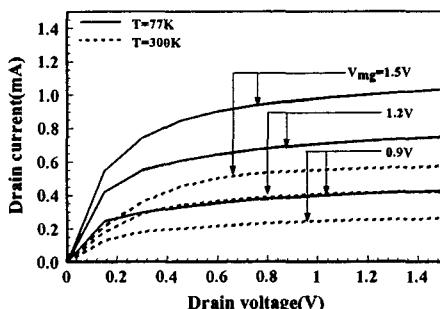


그림 1. 동작 온도에 따른 DG MOSFET의 전류-전압 특성곡선

그림 1은 main gate 길이가 50nm이고, side gate 길이가 70nm인 DG MOSFET의 동작 온도에 따른 전류-전압 특성을 보여주는 그림이다. 그림에서 main gate에는 1.5V를 인가하고, side gate에는 3V를 인가하였다. 이 때, drain 전압은 0V에서 1.5V 까지 변화시키고, 300K일 때와 77K일 때의 전류-전압 특성을 조사하였다.

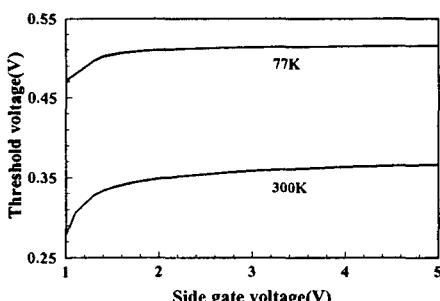


그림 2. 동작 온도에 따른 문턱 전압 특성곡선

그림 2는 50nm의 main gate를 갖는 DG MOSFET에서 side gate 전압에 대한 문턱전압 특

성 곡선을 나타낸 것이다. 그림에서 보듯이, side gate 전압에 관계없이 높은 온도에서 문턱 전압이 작다. Side gate 전압이 3V일 때, 문턱 전압은 300K일 때 0.358V, 77K일 때 0.513V값을 갖는다. 즉, 높은 온도에서보다 낮은 온도에서의 문턱 전압이 더 높다는 것을 알 수 있었다.

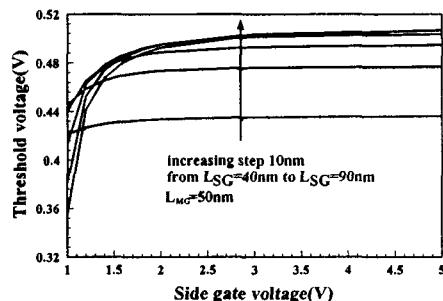


그림 3. Side gate 전압에 따른 문턱 전압 특성곡선

그림 3은 50nm main gate를 갖는 DG MOSFET의 side gate 길이를 변화시키면서 side gate 전압에 따른 문턱 전압을 조사하여 나타낸 그림이다. 이 때, drain 전압은 0.05V이고, side gate 전압은 1V에서 5V까지 변화시켰다. Side gate 전압이 5V 일 때, 90nm side gate DG MOSFET의 문턱 전압은 0.553V이다. Side gate 전압이 2V 일 때, 문턱전압은 0.539V이다. 여기서 문턱 전압의 편차는 14mV로 아주 작음을 알 수 있다. 그러나 side gate 전압이 2V 이상일 경우에는 side gate 전압에 따른 문턱 전압이 side gate 길이에 상관없이 빠르게 변화를 한다. 그 결과 강반전이 나타남을 볼 수 있다.

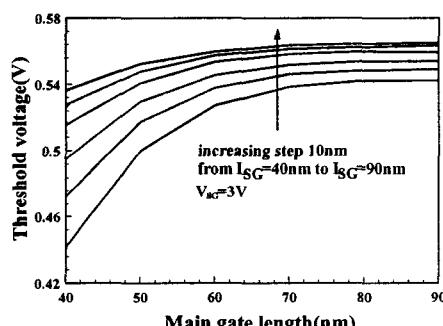


그림 4. Main gate 길이에 따른 문턱 전압 특성곡선

그림 4는 main gate 길이에 따른 문턱 전압 특성을 조사한 것이다. Main gate 길이가 줄어들수록 문턱전압은 작아지는 것을 볼 수 있다. Main gate 길이를 100nm에서 40nm까지 줄일 때 side gate 길이가 70nm인 DG MOSFET의 문턱 전압 편자는 27mV이다. 그 결과 side gate 전압이 3V인 DG MOSFET의 최소 roll-off 특성을 유지하기 위해서

는 side gate 길이가 70nm이상인 경우이다.

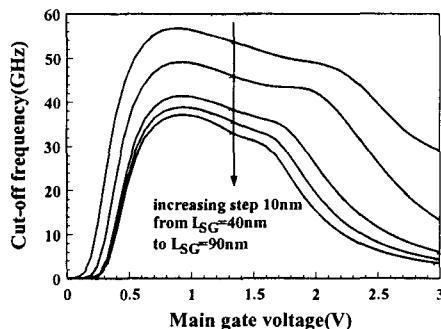


그림 5. Main gate 50nm인 DG MOSFET의 cut-off frequency 특성 곡선

그림 5는 50nm main gate를 갖는 DG MOSFET의 main gate 전압에 따른 cut-off frequency 특성을 나타낸 것이다. Side gate 길이가 줄어들수록 cut-off frequency는 증가하였다. Side gate 길이가 70nm일 때 cut-off frequency는 41.4GHz이다. Side gate 전압이 2V이고, side gate 길이가 70nm 일 때, DG MOSFET의 SCE가 가장 작다는 것을 알았다. 그러므로, 50nm main gate 길이를 갖는 DG MOSFET의 side gate 길이에 따른 side gate 전압이 2V일 때 최적임을 알았다. 또한, 각 main gate 길이에 따른 최적의 side gate 길이는 70nm이다. 이 때, 전기적인 특성이 좋고, 매우 높은 cut-off frequency의 얻었다.

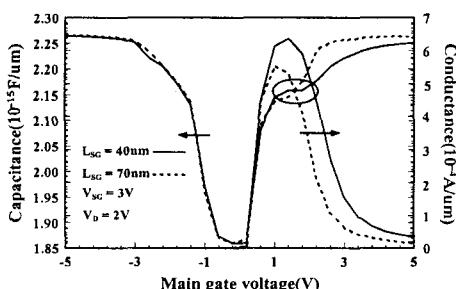


그림 6. DG MOSFET의 C-V 특성과 전달 컨덕턴스 특성 곡선

그림 6은 main gate 50nm와 side gate 길이가 각 40nm와 70nm일 때의 C-V 특성과 전달 컨덕턴스 특성 곡선을 나타낸 그림이다. 이 때, side gate 전압은 3V이고 drain 전압은 2V를 인가하여 C-V 특성을 조사하였다. 그림에서 보듯이 main gate 전압이 약 1.8V일 때 C-V 특성 곡선에서 굴곡 현상을 볼 수 있다. 이 현상은 side gate 전압이 drain 전압 이상일 때 나타났다. 즉, main gate와 side gate 사이에 존재하는 oxide층의 상호 작용으로 일어나

는 것이다. 강반전이 발생한 이후의 공핍 캐페시턴스는 무시할 수 있으나, main gate와 side gate 사이의 oxide층에 인한 상호 캐페시턴스는 무시할 수 없다. 그러므로, 이 현상은 이 효과에 의해 발생된다고 생각된다. Side gate 길이가 증가할수록, 전달 컨덕턴스는 감소하고 side gate 길이가 40nm일 때, main gate 전압 1.8V일 때가 최고치를 나타냈다.

## V. 결 론

본 논문에서는 main 게이트와 side 게이트를 갖는 DG MOSFET에 대하여 조사하였다. side 게이트는 단체널효과를 억압하기 위하여 사용되었다. 즉, side 게이트 전압과 side 게이트 길이가 각각 2V와 70nm이고 main 게이트 길이가 50nm일 때, 더블게이트 MOSFET의 단체널효과를 가장 효과적으로 억압함을 볼 수 있었다. 또한 본 논문에서 디자인한 DG MOSFET는 낮은 온도(77K)에서도 동작 특성이 우수함을 알았으며, side 게이트 길이가 70nm일 때 41.4GHz의 아주 높은 cut-off주파수 특성을 볼 수 있었다. 그러므로 본 논문에서 사용한 DG MOSFET의 기본적인 데이터들은 IC의 제작에 사용할 수 있을 것이라고 생각한다.

## 참고 문헌

- [1] K. Rajendran, G. Samudra, A simple modeling of device speed in double-double SOI MOSFETs, Microelectronics Journal 31(2000) pp.255-259
- [2] K. G Jhang, J.S. Jhung, H.K. Jung, K. Taniguchi, comparison of nanostructure LDD and EPI MOSFET, 2002 Physica B pp. 314-391
- [3] Jae-hong Kim, Geun-ho Kim, Suk-woong Ko and Hak-Kee Jung, Optimization of Side Gate Length and side Gate voltage for Sub-100nm Double-Gate MOSFET, 2002 Proceeding of SPIE, Vol 4935 pp. 308-315