

# 효율적인 주파수 오프셋 추정 알고리즘을 이용한 OFDM 시스템 수신기 구현

박광호\* · 신경욱\*\* · 전홍우\*\*

\*금오공과대학교 석사과정, \*\*금오공과대학교 교수

## An Implementation of OFDM System Receiver Using Efficient Frequency Offset Estimation Algorithm

Kwang-ho Park\* · Kyung-uk Shin\*\* · Heung-u Jeon\*\*

\* \*\*Kumoh National Institute of Technology

E-mail : khpark@kumoh.ac.kr

### 요 약

본 논문에서는 IEEE 802.11a의 표준안에 정의된 OFDM (Orthogonal Frequency Division Multiplexing) 기반의 무선 LAN 시스템의 수신기를 구현하였다. OFDM 방식은 데이터 전송시 다수의 직교 반송파를 사용하여 병렬전송을 하기 때문에 오류 정정 부호와 함께 사용할 때 고속 데이터 전송시에 나타나는 주파수 선택적 페이딩을 극복할 수 있다. 그러나 수신단에서 동기가 이루어지지 않는 경우 반송파 사이에 직교성이 파괴되어 채널간 간섭이 발생하여 오류 성능이 크게 저하된다. 따라서 시스템의 동기를 이루기 위해 심볼을 구성하는 반송파 사이의 위상관계를 이용하여 OFDM 신호의 주파수 오프셋을 추정하였으며 단일탭 등화기를 통하여 채널상의 잡음에 의한 오차를 개선하였다. 효율적인 하드웨어 구성을 위해 이들 블록을 Verilog HDL으로 모델링 하였으며 표준안의 벡터를 이용하여 기능 검증 및 성능 평가를 수행하였다.

### ABSTRACT

This paper describes a design of OFDM (Orthogonal Frequency Division Multiplexing) based wireless LAN system receiver, defined in IEEE 802.11a standards. Because OFDM system uses several orthogonal sequence sets, it can avoid selective fading of fast data transfer problem when it is used with error correction code. But if the receiver is not synchronized, the orthogonal of between sub-carriers will be destroyed and the data interruption will be generated. So it makes error property get worse very much. For improving the noise error, we use the relationship of phasor between sub-carriers and make system synchronization using one tap equalizer. The designed OFDM block is described by Verilog HDL for the efficient and small size hardware. And we perform the functional verification and evaluation using the vector of standards.

### 키워드

OFDM System, Wireless LAN, Frequency Offset

### 1. 서 론

방송에서의 실용화를 시초로 그 기술의 유용성이 인식된 OFDM(Orthogonal Frequency Division Multiplexing) 방식은 유·무선채널에서 고속 데이터 전송에 적합한 방식으로 최근 활발히 연구되고

있다. 현재는 무선 LAN 분야뿐 아니라 xDSL, 전력선 모뎀에까지도 적용되고 있다. 또한 이러한 기술은 고품질의 이미지, 동영상 멀티캐스팅 서비스에 대한 요구가 점차 증대되면서 전송속도나 제공할 수 있는 서비스 측면에서의 한계성에 대한 인식과 지금과 같은 초고속 인터넷 통신 서비스 환경의

발전과 앞으로 도래하게 될 유비쿼터스(Ubiquitous) 네트워크 통신을 실현하기 위해서도 필요 불가결한 핵심 기술로 자리잡게 되었다.

OFDM이 등장하기 전까지의 디지털 통신은 오로지 단일 반송파에 의한 전송이 주류를 이루고 있었으나 단일 반송파에 의한 전송은 자연 환경에서의 산이나 도심지의 빌딩 등에서 반사되는 전파가 일으키는 멀티패스에 의한 간섭이 통신에 심각한 문제가 되었다. 다중 경로 페이딩(multipath fading)을 갖는 무선통신 채널에서 심볼주기가 짧은 고속 데이터 전송시 단일반송파(single-carrier) 방식을 사용하게 되면 심볼간 간섭이 더욱 심해지기 때문에 수신단의 복잡도가 크게 증가한다. 그러나 다중반송파(multi-carrier) 방식의 경우에는 데이터 전송속도를 그대로 유지하면서 각 반송파에서의 심볼주기를 반송파의 수만큼 확장시킬 수 있기 때문에 하나의 탭을 갖는 간단한 등화기로 다중경로에 의한 심각한 주파수 선택적 페이딩 채널을 잘 대처할 수 있다.

OFDM 방식은 고속 디지털 전송에 적합한 방식으로 알려져 있으나, 많은 계산과 대용량 메모리가 필요하다는 단점으로 인하여 오랫동안 시스템 구현이 용이하지 못하였다. 그러나 최근 들어 디지털 신호 처리와 초고집적 회로 기술의 발전에 힘입어 디지털 방송, 무선LAN 등을 포함한 다양한 통신 분야에 의욕적으로 적용되고 개발되고 있다.<sup>[1]-[4]</sup>

## II. 반송파 주파수 동기 알고리즘<sup>[2][5][6]</sup>

다수의 직교 반송파를 사용하여 병렬 전송을 하는 OFDM 방식은 오류 정정 부호와 함께 사용할 때 고속 데이터 전송시에 나타나는 주파수 선택적 페이딩을 극복할 수 있다. 그러나 만일 반송파 사이의 직교성이 파괴되면 인접 채널간 간섭이 발생하여 오류 성능이 크게 저하되는데 그 원인은 주로 채널상의 비선형성에 기인한다. 따라서 무선 채널상의 신호를 정확히 복조하기 위해서는 수신단의 동기화가 필요하게 되며 이에 대한 다양한 기법들이 제시되고 있다.

OFDM 시스템에서 고려해야 할 동기 문제는 크게 시간동기와 주파수 동기로 나눌 수 있다. 시간동기는 심볼 타이밍 복원과 샘플링 클럭 옵셋 추정 에 대한 동기이고, 주파수 동기는 송·수신기 간의 주파수 차이에 의한 주파수 옵셋 추정과 반송파 위상의 추정을 말한다. 이 중 반송파 위상에서 데이터가 차동방식으로 변조된다면 옵셋의 영향은 사라질 것이다. 본 논문에서는 먼저 시간 영역에서 심볼의 동기를 위하여 윈도우 위치 옵셋에 대한 대략적 동기를 획득한 후 발전기의 주파수 옵셋을 추정하여 이를 보정하였다. 또한 주파수 영역에서 샘플링 클럭 옵셋을 추정하고 보정하는 알고리즘을 채택하였다.

## 2.1 시간 영역에서의 동기 획득

주파수 동기는 송·수신기 간의 RF반송파 주파수를 일치시키는 기능이다. 만일 반송파 주파수 차이인 주파수 옵셋이 존재하면 수신 신호의 주파수 스펙트럼에 주파수 이동이 발생하여 반반송파간 직교성이 상실된다. 또한 FFT 출력 신호에 신호의 크기 감소와 위상회전, 그리고 인접 반반송파간의 간섭이라는 심각한 영향이 잘 나타난다. 주파수 영역에서의 수신 신호  $Y_k$ 는 식(1)과 같다.

$$Y_k = (X_k H_k) \left\{ \frac{\sin \pi \epsilon}{N \sin(\pi \epsilon / N)} \right\} \bullet e^{j \pi \epsilon (N-1) / N} + I_k + W_k \quad (1)$$

$X_k$ 는 k번째 반반송파에 대한 송신 신호이며  $H_k$ 는 채널 전달함수,  $W_k$ 는 AWGN에 의한 영향을 나타낸다.  $I_k$ 는 식(2)와 같다.

$$I_k = \sum_{l=k}^K \frac{(X_l H_l) \cdot \sin \pi \epsilon}{N \sin(\pi(l-k+\epsilon) / N)} \bullet e^{j \pi \epsilon (N-1) / N} e^{-j \pi \epsilon (l-k) / N} \quad (2)$$

주파수 옵셋의 영향은 신호의 크기 감소와 위상회전, 그리고  $I_k$ 와 같이 인접 반반송파간의 간섭으로 나타난다. 상대적 주파수 옵셋으로 반반송파간 주파수 간격에 대한 실제 주파수 옵셋의 비율  $\epsilon$ 은 식(3)과 같다.

$$\epsilon = \frac{N}{2\pi D} \angle \left( \sum_{k=0}^{D-1} y^*(k) y(k+D) \right) \quad (3)$$

여기서 N은 포인트수, D는 연속되는 두 심볼간 거리,  $y(k)$ 는 k번째의 출력을 나타낸다.

OFDM 방식은 주파수 옵셋에 민감하므로 무선랜과 같은 버스트 방식의 전송을 사용하는 시스템에서는 프리앰블을 두어 시스템 초기화 과정에서 선행되도록 하고 있다. OFDM의 심볼은 심볼간 간섭을 제거하고 반반송파간 직교성을 유지하기 위하여 각 심볼 사이에 보호구간을 두게 된다.

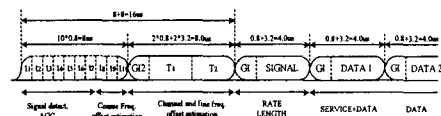


그림 1. IEEE 802.11a의 훈련신호

보호구간은 심볼의 일부 구간을 복사하여 cyclic prefix를 생성함으로써 만들게 되는데 이 방식의 기본적인 개념은 수신단에서 표본화된 입력신호의 공액 복소수와 N 샘플 지연된 입력신호를 연속적인 cross-correlation을 수행하는 것에 기반을 둔다. 이는 입력되는 수열의 간격이 제한되어 있기 때문

이다. 이때 심볼의 일부구간과 cyclic prefix는 서로 상관을 갖게 되고 그 외의 부분에서는 평균 0값을 갖게 된다. 즉 cyclic prefix의 길이를 가지는 moving average filter를 거치게 된다. 이러한 필터 출력의 절대값은 피크 검출기에 입력으로 작용하며 심볼의 윈도우 오프셋을 보정하고 샘플링 클럭을 생성하는 VCXO의 제어신호를 번갈아 생성하는 DPLL에도 공급된다. 그리고, 송신기와 수신기의 국부발전 주파수 오프셋에 의해 발생된 샘플링 주파수 오프셋은 신호의 cross-correlation값이 최대가 되는 점에서 위상을 측정함으로써 쉽게 계산할 수 있다.

### 2.2 주파수 영역에서의 동기 획득

샘플 타이밍 에러는 수신 신호의 크기와 위상을 왜곡 시키며 주파수 영역에서의 위상의 변화를 가져온다. 이는 부반송파의 주파수에 따라 선형적으로 증가하는 위상의 변화를 가져온다. 또한 샘플 타이밍 오프셋이 클수록 더 크게 부반송파의 주파수 증가에 따른 위상의 증가를 크게 한다. 이러한 선형적인 증가의 기울기를 이용하여 샘플링 타이밍 에러를 추정할 수 있다.

$$\epsilon = \frac{N \Delta \phi_j}{2\pi \Delta k} \quad (4)$$

OFDM 심볼에 삽입된 pilot tone을 사용하면 샘플 타이밍 에러에 대한 미세 주파수 오프셋을 추적할 수 있게 되는데 파일럿 심볼 삽입 위치는 그림 2와 같다. 여기서 추정된 샘플링 위상 오프셋은 단일탭 등화기를 통하여 보상되게 된다.

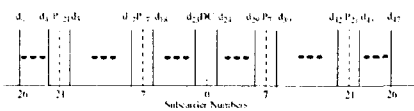


그림 2. OFDM 심볼에서의 파일럿 심볼 삽입 위치

### III. 회로 설계

무선랜 시스템의 전체 블록은 그림 3과 같다. 수신단의 다양한 검증을 위하여 송신단을 먼저 설계하였으며 설계시 analog 부분과 RF 부분은 배제한 digital baseband 부분만을 설계하였다.

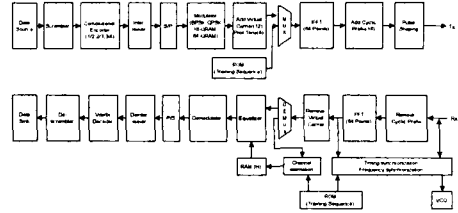


그림 3. 무선랜 시스템의 전체 블록

수신단은 크게 신호 검출부, 동기부, FFT, 채널 등화, 복조부로 나뉘게 되며 신호 검출부의 블록도는 그림 4와 같다.

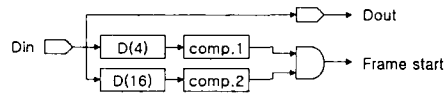


그림 4. 신호검출 블록

여기서 신호 검출부는 moving average를 이용하게 된다. 임펄스 잡음을 배제하기 위하여 미리 양자화 시킨 데이터를 사용하여 짧은 혼련 심볼의 단위에 해당하는 4샘플과 16샘플의 두 합 모두 임계값보다 크게 될 경우의 신호를 검출 하도록 하였다. 반송파 주파수 오프셋 추정을 위한 동기부의 블록도는 그림 5와 같으며 주파수 오프셋에 의한 영향을 그림 6에 나타내었다. 하드웨어의 크기를 줄이기 위한 방안으로 위상을 구하는 블록을 look up table 방식으로 구현하였으며 추정된 주파수 오프셋으로 VCO나 NCO를 조정하여 주파수 오프셋을 보상하도록 하였다.

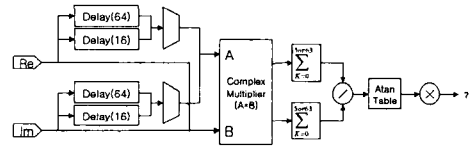


그림 5. 반송파 주파수 오프셋 추정을 위한 하드웨어 블록도

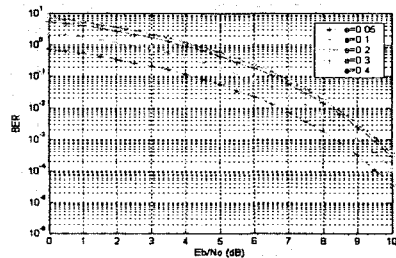


그림 6. 주파수 오프셋 ε에 의한 영향

채널의 등화를 위한 등화기의 구조는 그림 7과 같으며 채널의 전달함수를 구하는 블록의 로직수

를 줄이기 위해 정해진 훈련 심볼의 데이터와의 차이만을 비교하여 채널의 계수를 선택할 수 있는 방안을 사용하였다.

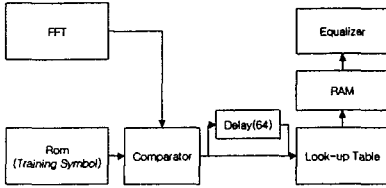


그림 7. 채널 추정을 위한 블록

#### IV. 검증 및 성능 평가

Verilog HDL로 모델링된 수신기 코어는 Synopsys와 ModelSim을 이용하여 논리 합성 및 검증을 하였으며 그림 8은 논리 검증과 성능 평가 과정을 보인 것이다.

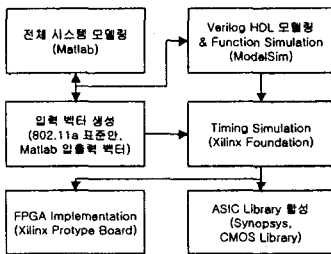


그림 8. 시스템 검증 방안

전체 시스템 구성의 일환으로 기능 검증을 위해 송신단을 먼저 설계한 후 여기에서 생성되는 벡터를 이용하여 수신단을 설계하였다. 본 논문에서는 수신단의 복조부를 제외한 채널보정 블록만을 설계하였으며 기능 검증 후 HDL 모델과 Ideal 모델과의 오차를 비교 하였다. 검증이 완료된 HDL 모델은 Synopsys tool을 이용하여 0.25- $\mu$ m CMOS 셀 라이브러리로 합성하였으며 그 결과는 표 1과 같다.

표 1. 설계된 회로의 게이트 수

기능 블록	게이트 수
Adder	4,196
Multiplier	12,588
Reg.	7,605
Control	1,836
Total	26,226

합성 결과 블록의 최대 지연시간은 16ns로 나타났으며 이는 레이아웃 후의 배선에 의한 지연을 고

려하더라도 2.5V 전원전압에서 50MHz로 안전하게 동작할 것으로 보인다. 시스템 요구사항은 20MHz 이상으로 사양을 만족하여 무난하게 동작할 것으로 예상된다.

#### V. 결론

동기 블록 및 필터를 구성하여 OFDM 기반의 무선 시스템의 수신기를 구현하였다. 효율적인 주파수 옵셋 추정 알고리즘을 이용하여 로직수를 줄이면서 성능을 향상 시킬 수 있는 고려하였다. 이는 향후 IP로 가공될 경우 무선 시스템의 실용화에 있어 FPGA 및 ASIC 개발에 폭넓게 사용될 것이다. 또한 시스템 수준의 설계에 있어 최적화된 연산 블록들을 많이 사용함으로써 시스템의 확장과 다른 시스템에의 응용에 있어 많은 설계 시간을 단축할 것으로 보인다.

#### 참고 문헌

- [1] 김재석, 조용수, 조중휘, 이동통신용 모델의 VLSI 설계, 대영사, pp. 363-376, 2001.
- [2] 강희조, "무선 정보통신 기초", 대영사, pp. 236-282, 2001.
- [3] J.A.C.Bingham, "Multicarrier modulation for data transmission: an idea whose time has come," IEEE Commun. Mag., Vol 28, pp. 17-25, Mar.1990.
- [4] H. Sari, G. Karam, and I. Jeanclaude, "Transmission techniques for digital terrestrial TV broadcasting," IEEE Commun. Mag., Vol. 33, pp. 100-109, Feb. 1995.
- [5] 오정열, 김생기, 임명섭, OFDM 방식의 IEEE 802.11a 고속 무선 LAN 모델을 위한 동기화 방안, 한국통신학회 하계종합학술대회 21-1, pp. 627-630, 2000.
- [6] Magnus Sandell, Jan-Jaap van de Be다, and Per Ola Borjesson, "Timing and Frequency Synchronization in OFDM Systems Using the Cyclic Prefix", Proc. of International Symposium on Synchronization, pp. 16-19, 1995

반도체설계교육센터(IDECE)의 CAD Tool 지원에 의한 연구 결과의 일부임.