

SIPT를 이용한 병렬 저항형 한류기의 평형전류분배

심정욱, 최용선, 김혜림, 현옥배
한국전력공사 전력연구원

Equal Current Distribution in Parallel Resistive SFCL Using SIPT

Jung-Wook Sim, Yong-Sun Choi, Hye-Rim Kim, Ok-Bae Hyun
Korea Electric Power Research Institute

jwsim@kepri.re.kr

Abstract - Small impedances in the superconducting parallel circuits cause unequal distribution of the currents in the circuits. This results in quenches or losses in some superconducting parts and decrease of total transport current. This paper presents the fabrication and test results of a superconducting multi-interphase transformers(SIPT) for equal current distribution in superconducting parallel circuits. The secondary loop configuration with air core SIPT seems to be the most efficient one for the SFCL. Test results show that the SIPT can effectively make the current distribution uniform in parallel circuits that have unequal resistances.

1. 서론

최근 개발되고있는 초전도 응용기기는 초전도체의 임계전류밀도의 크기 및 운전 조건에 따라서 용량에 제한을 가지게 된다. 따라서 초전도 전력기기의 용량 증대를 위한 초전도 병렬회로 구성은 필수적 요소 중 하나이다[1,2].

전력 시스템의 경우 시스템의 초전도 병렬회로 구성에는 부득이 하게 상전도체와 초전도체의 접촉이 필요하게 되고 이에 따라 불필요한 내부저항이 발생하게 된다. 이러한 내부저항은 크기가 매우 작고 초전도상태를 만들기 위해 시스템 자체를 냉각시킬 경우 그 크기가 더욱 감소하여 경우에 따라 수~수십($\mu\Omega$)의 크기로 매우 작아 임의로 조절하기 어렵게 된다. 상전도 병렬회로에서는 시스템의 저항에 비해 내부저항의 크기가 매우 작으므로 일반적으로 무시하게 된다. 하지만 초전도 병렬 회로의 경우 초전도 상태의 회로 자체에는 저항이 발생하지 않는다. 따라서 병렬회로의 전류 차이는 각 병렬회로의 내부저항에 따라 결정하게 된다.

내부저항의 크기가 매우 작을 경우 그 크기를 조절하는 것은 거의 불가능할 뿐 아니라 저항값

자체도 불균일하게 되어 그 상대적인 크기의 비가 매우 커질 수 있다. 따라서 내부저항의 상대적 차이가 큰 초전도 병렬회로에 전류가 통전될 경우 통전되는 전류의 크기는 각 내부저항의 상대적인 비만큼 다르게 흐르게 된다. 특히 저항형 한류기를 병렬로 운전할 경우 사고 발생 시에는 내부저항과는 상관없이 각 한류소자의 퀘칭전류 I_q 에 따라 사고전류를 한류하고, 특정 병렬회로가 우선적으로 퀘칭이 된다 해도 다른 초전도 상태의 병렬회로 쪽으로 사고전류가 증가하여 동시다발적으로 퀘칭을 발생시킬 수 있다[1-3]. 하지만, 사고가 없는 정상상태에서는 내부저항의 상대적인 차이가 클 경우 내부 저항이 낮은 한류소자로 전류가 집중될 수 있다. 이렇게 집중된 전류의 크기가 임계전류보다 크게 될 경우 해당 초전도 한류기에 저항이 발생되며, 전류의 크기에 따라 한류기 전체 시스템을 불안정하게 하는 요인이 된다. 따라서 부득이 하게 최대 불평형 병렬전류가 임계전류 I_c 이하가 되도록 전체 전류의 크기를 제한해야하는 상황이 발생한다.

본 논문은 저항형 한류소자의 병렬회로를 통하여 초전도 병렬회로의 불평형 전류분포의 예를 보이고, 불평형 전류분포를 개선하기 위한 방안으로 전력변환장치에 사용되는 상간 변압기(interphase transformers, IPT)를 응용한 SIPT(superconducting multi-interphase transformers)를 이용하여 불평형 전류를 개선하였다. 실험에 사용된 SIPT는 초전도 병렬 한류기의 특성을 고려하여 공심형으로 제작하였고 2차 권선법(secondary loop configuration)로 제작하였다[4,5,6].

2. 상간 변압기(Interphase transformers)

IPT는 전력 변환장치의 일종으로 다른 임피던스를 가진 병렬회로를 자기 상쇄를 이용하여 병렬회로의 상호간에 보상 임피던스를 발생시킴으로써 회로의 임피던스를 같게 만들어 주어 전류 균등 분배 기능을 갖는 장치이다. IPT의 장점으

로는 직렬 인덕터에 의한 무효전력의 증가나 직렬 커패시터의 저주파 공진 현상이 없고 간단한 구조로 추가 구동 장치가 필요하지 않는 점이다 [6]. 그림 1은 이상적일 경우 IPT의 기본 등가 회로이다.

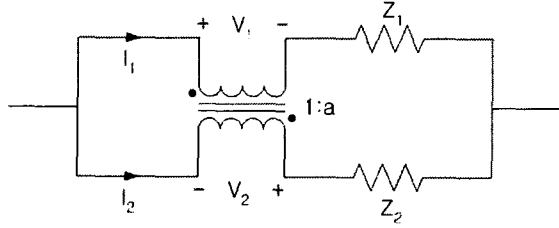


Fig. 1. Basic circuit of an interphase transformer (IPT)

그림에서 병렬회로간에 결선된 1:a의 변압기는 IPT이고 각각 보상임피던스에 의한 V_1 과 V_2 를 발생시킨다. 그림 1의 등가회로에서 다음과 같은 식을 얻을 수 있다.

$$V_1 + Z_1 I_1 = V_2 + Z_2 I_2 \quad (1)$$

식 (1)은 IPT의 권선비 1:a와 KVL에 의해 다음과 같다.

$$V_1 = \frac{Z_2 - Z_1 a}{(a+1)a} I_1 = Z_{c1} I_1$$

$$V_2 = \frac{(Z_2 - Z_1 a)a}{a+1} I_2 = Z_{c2} I_2 \quad (2)$$

여기서 Z_{c1} , Z_{c2} 는 보상임피던스이다. 보상임피던스는 각 병렬회로의 임피던스 Z_1 , Z_2 및 IPT의 권선비 a 에 의해 결정된다. 두 보상임피던스의 값은 항상 부호가 반대이고 크기는 a^2 배의 차이를 갖는다. 권선비를 결정하고 식 (2)를 전개하면 다음과 같이 된다.

$$Z_{c1} + Z_1 = Z_{c2} + Z_2 \quad (3)$$

따라서 각 병렬 가지의 전류는 동일한 크기의 전류가 흐르게 된다.

본 논문에서는 초전도 한류기 병렬회로의 증가에 따라 IPT의 원리를 기본으로 Multi-IPT 형태 중 2차 권선법(secondary loop configuration)을 응용하여 초전도 병렬회로의 평형 전류분배를 시험하였다. 이 방법은 병렬회로의 수에 상관없이 평형전류를 구현할 수 있는 이점이 있다[5,6]. 또한 병렬로 연결된 초전도 한류기의 회로는 내부 저항의 크기의 차이가 매우 작다. 따라서 IPT는 철심이 없는 공심형으로 제작하고 손실을 최소화하기 위해 고온초전도테이프를 이용한 SIPT로 제작하였다.

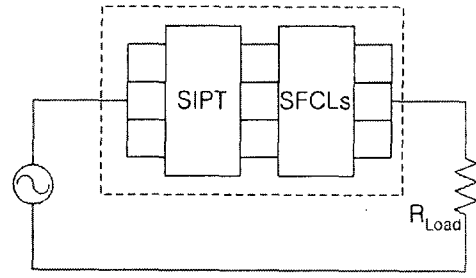


Fig. 2. A schematic diagram of experimental setup.

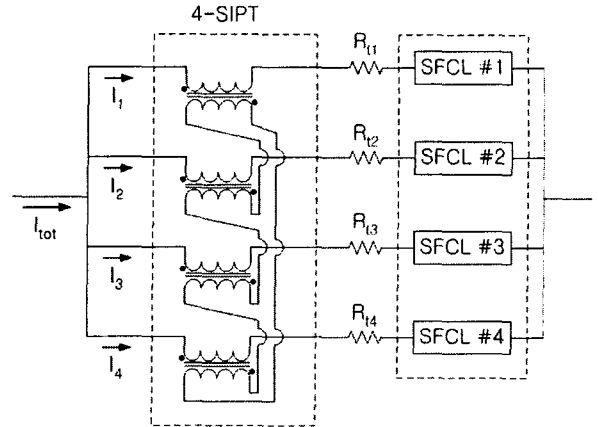


Fig. 3. Secondary loop configuration of SIPT and SFCL

3. 실험 및 결과

그림 2는 직경 2 inch $YBa_2Cu_3O_7$ (YBCO) 박막으로 제작한 저항형 초전도 한류소자 4개의 병렬 회로를 나타낸 그림이다. 각 병렬회로에는 평형 전류분배를 위한 SIPT가 결선되어있다. 그림 3은 그림 2의 2차 권선법으로 결선된 SIPT와 SFCL의 병렬회로를 확대한 그림이다. 여기서 $R_{i1} \sim R_{i4}$ 는 병렬회로의 내부저항을 나타낸다. 내부저항 $R_{i1} \sim R_{i4}$ 의 차이가 발생할 경우 각 병렬가지의 전류는 불균일 하게 발생한다.

각 한류소자 SFCL #1~#4의 임계전류 I_c 는 17~21[A]정도이고, 병렬회로 전류의 크기를 용이하게 조절하기 위해 4.5 [Ω]의 부하저항 R_{Load} 을 사용하였다. SIPT 코일은 직경 80 [mm]의 보빈에 single pancake형태로 제작하였다. SIPT코일의 권선비는 1:1이고 턴수는 24 [turn]으로 권선하였다. 각 병렬회로의 SIPT는 2개의 공심 코일을 상하로 밀착된 형태로 제작하였다. 4개의 SIPT의 결선은 그림 3과 같이 코일의 1차측은 병렬회로에 직렬로 연결하고 2차측은 각각의 병렬회로의 SIPT 2차 측과 단락회로를 구성하였다.

SIPT에 사용한 초전도선재의 I_c 는 115 [A]이고 24 [turn]으로 권선한 각 코일의 평균 I_c 는 76 [A]로 원래 크기의 34 [%]정도 감소하였지만 한류기의 I_c 보다 크게 상회하므로 각 병렬회로에 이용하는데 큰 문제가 없다.

실험 조건은 사고전류제한이 목적이 아니므로 사고발생 전인 정상상태를 가정하여 전체 소자에 임계전류 이하의 전류가 흐르도록 입력전압을 제한하였다. 따라서 입력전압을 70~180 [V_{rms}]로 인가하여 그림 2와 3의 회로에 SIPT가 있는 경우와 없는 경우의 전체전류와 각 병렬회로의 전류를 측정, 비교하였다.

그림 4는 SIPT가 없는 병렬회로에 입력전압 70[V_{rms}]의 경우 전체 전류 I_{tot} 와 각 병렬회로 전류 $I_1 \sim I_4$ 를 나타낸 그림이다. 그림 4을 보면 I_{tot} 의 경우 22 [A_{peak}]이고 $I_1 \sim I_4$ 는 각각 7.3 [A_{peak}], 1.6 [A_{peak}], 7.4 [A_{peak}], 5.7 [A_{peak}]로 평균전류 5.5 [A_{peak}]와 큰 차이를 나타낸다. 특히 I_2 의 경우 평균전류에 비해 29.1 [%]정도의 크기로 다른 병렬회로에 비해 매우 큰 내부저항을 가지고 있음을 알 수 있다.

그림 5는 그림 4와 같은 입력전압 70[V_{rms}]의 경우 SIPT가 포함된 병렬회로의 전체 전류 I_{tot} 와 각 병렬회로 전류 $I_1 \sim I_4$ 를 나타낸 그림이다. 이 경우 I_{tot} 의 크기는 22 [A_{peak}]로 SIPT가 없는 경우와 동일한 크기의 전체전류가 통전되었고 입력 전압과의 위상차도 발생하지 않았다.

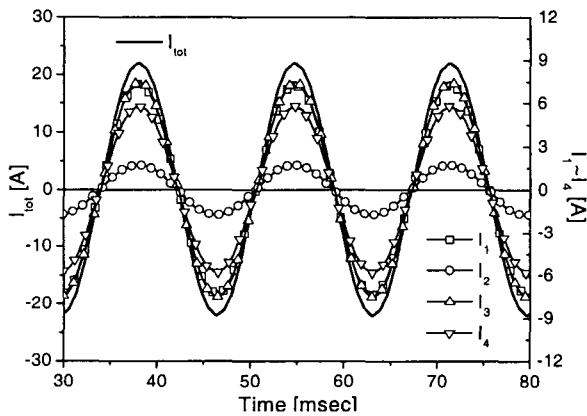


Fig 4. I_{tot} and $I_1 \sim I_4$ (without SIPT, input voltage : 70 [V_{rms}])

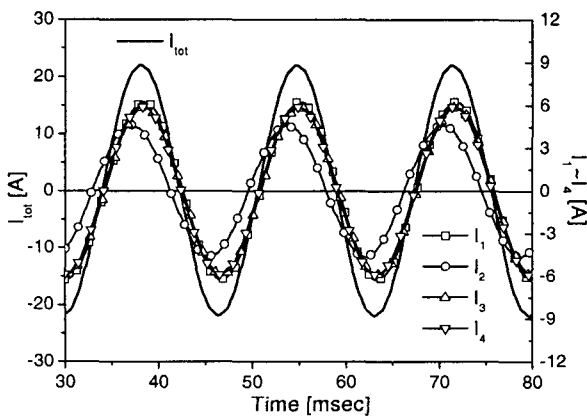


Fig 5. I_{tot} and $I_1 \sim I_4$ (with SIPT, input voltage : 70 [V_{rms}])

각 병렬회로의 전류 $I_1 \sim I_4$ 의 최대값은 각각 6.2 [A_{peak}], 4.6 [A_{peak}], 5.8 [A_{peak}], 5.9 [A_{peak}]로 평균전류 5.5 [A_{peak}]에 근접함을 알 수 있다. 특히 I_2 의 경우 전체 전류 I_{tot} 와 22.6°의 위상차이가 발생하지만 평균전류 5.5 [A_{peak}]의 83.6 [%] 수준으로 상향되었다.

그림 6과 그림 7은 입력전압 180 [V_{rms}]의 경우 SIPT가 없는 경우와 있는 경우의 전체 전류 I_{tot} 와 각 병렬회로 전류 $I_1 \sim I_4$ 를 나타낸 그림이다. 그림 6을 보면 전체전류의 크기는 55.2 [A_{peak}]이고 이때의 평균전류는 13.8 [A_{peak}]이다. 그림을 보면 그림 4의 SIPT가 없는 입력전압 70[V]의 경우와 동일한 패턴의 결과를 보이고 있다. 하지만 그림 7의 SIPT가 있는 경우를 보면 그림 5의 입력전압 70[V]의 SIPT가 있는 경우보다 평균전류에 더욱 근접함을 알 수 있다. 특히 I_2 의 경우 13.0[A_{peak}]로 평균전류의 94.2 [%]수준으로 상향되었고 전체 전류 I_{tot} 와의 위상차 역시 13.0°로 줄어들음을 알 수 있다. 이것은 각 병렬과 연결된 SIPT의 1차 측과 2차 측간에 누설자속이 많기 때문이고, 입력 전류가 증가할수록 SIPT간에 쇄교되는 자속량이 증가하여 충분한 보상임피던스를 발생시키기 때문으로 보인다.

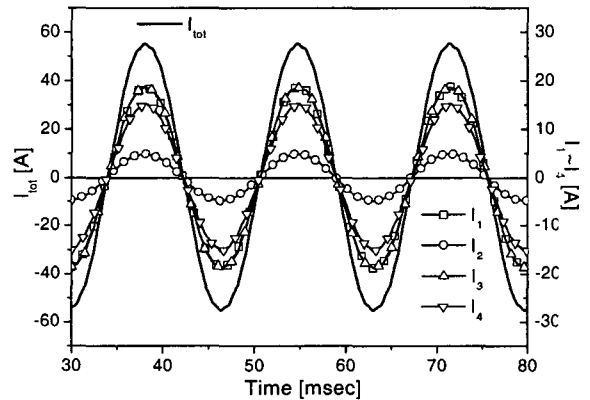


Fig 6. I_{tot} and $I_1 \sim I_4$ (without SIPT, input voltage : 180 [V_{rms}])

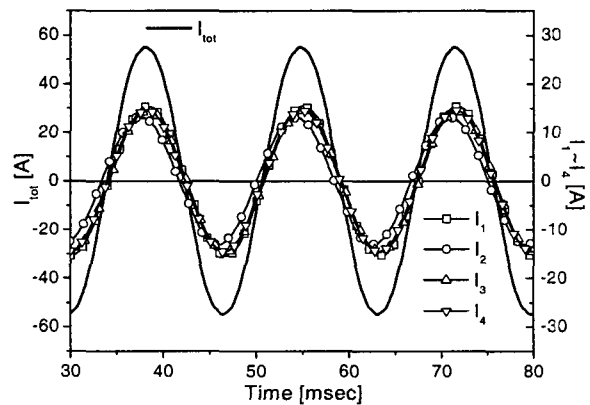


Fig 7. I_{tot} and $I_1 \sim I_4$ (with SIPT, input voltage : 180 [V_{rms}])

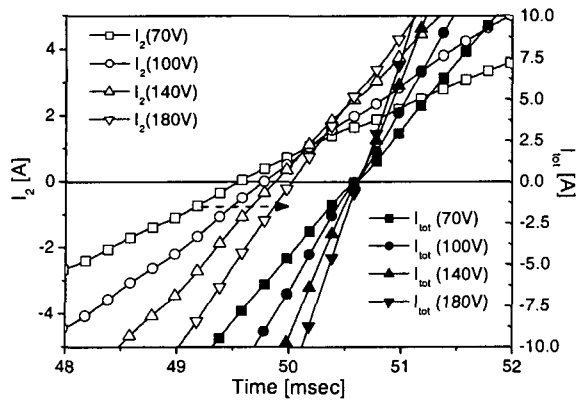


Fig 8. Comparison of phase between total current I_{tot} and I_2

그림 8은 SIPT가 있는 경우 입력전류 70~180 [V_{rms}]에 따라 각 경우의 전체 전류 I_{tot} 와 I_2 간의 위상차이를 나타낸 그림이다. 그림을 보면 입력전압이 증가함에 따라, 즉 전체 전류 I_{tot} 의 크기가 증가함에 따라 SIPT간의 자속이 충분히 상쇄되어 I_2 와의 위상차이가 감소함을 알 수 있다.

4. 결 론

2inch 저항형 초전도 한류기의 병렬회로를 통하여 초전도 병렬운전시 각 병렬회로의 전류는 내부저항의 상대적인 차이에 의해 다르게 분포함을 확인하였다. 이러한 전류차이는 SIPT를 통하여 평형분배가 가능함을 실험적으로 확인하였다. 또한 공심형 SIPT인 관계로 누설 자속의 증가에 따라 각 병렬회로의 전류위상이 약간씩 차이가 발생하지만 전체전류 증가에 따라 병렬전류간의 위상차가 감소함을 확인하였고, SIPT 유무에 따른 전체 전류의 크기나 위상에는 큰 변화가 없음을 알 수 있다.

SIPT의 활용방법으로는 병렬연결이 필요한 저항형 초전도 한류기나 각 층별로 인덕턴스의 차이에 의한 불평형 전류가 흐르는 초전도 케이블 등에 응용할 수 있을 것으로 사료된다.

본 연구는 21세기 프론티어 연구개발사업인 차세대초전도 응용기술개발 사업단의 연구비 지원에 의해 수행되었습니다.

[참 고 문 헌]

- [1] 차상도, 김혜림, 최효상, 현옥배, "박막 저항형 초전도 한류기의 용량증대를 위한 방안," 2002 대한전기학회 하계학술대회, pp.790-792, 2002
- [2] H.-R Kim, H.-S. Choi, K.-B. Park, O.-B. Hyun and S.-D. Hwang, "Quench properties of superconducting fault current limiters connected in parallel," *Progress in superconductivity*, Vol.3, No.2, pp.224-228, 2002
- [3] 최효상, 김혜림, 차상도, 현옥배, 황시들, "전류재분배에 의한 저항형 초전도 한류기의 켄치 특성," 2002 대한전기학회 하계학술대회, pp.336-338, 2002
- [4] 현옥배, 최용선, 심정욱, 김혜림, 황시들, "선로간 변압기를 이용한 초전도 병렬회로의 평형 전류분배", 대한전기학회 EMECS학회 춘계 학술대회 논문집, pp.140-142, 2003
- [5] I. Park and S. Kim, "Modeling and Analysis of Multi-Interphase Transformers for Connecting Power Converters in Parallel," in *IEEE PESC '97 Conf. Rec.*, Vol.2, pp.1164-1170, 1997
- [6] 박인규, "Impedance-Compensated Power Transmission Circuit", 국제특허출원번호 PCT/KR00/00843, 2000