

수직으로 적층된 초전도선재에서의 통전전류손실 예측에 관한 연구

최세용*, 나완수*, 김정호**, 주진호**, 조영호***, 류 경우***

*성균관대학교 정보통신공학부, **성균관대학교 금속재료공학부, ***전남대학교 전기공학과

A study of estimation of transport current loss in vertically stacked HTS tapes

Sevyong Choi*, Wansoo Nah*, Jung Ho Kim**, Jinho Joo**,
Young-Ho Jo***, Kyung-Woo Ryu***

*School of Information and communications engineering, Sungkyunkwan University,

**School of metallurgical and materials engineering, Sungkyunkwan University,

***Department of electrical engineering, Chonnam National University

conny@skku.edu

Abstract - In general, AC transport current loss of vertically stacked HTS tapes is larger than simple multiplication of single tape by stacked number. In this study we investigated the transport current and current distribution in face-to-face stacked conductor. Numerical method has been developed for loss estimation and compared to the experimental works. Two results showed good agreement each other. The stacked conductor behaved like a single watching current distribution. From this point of view, it is possible to suggest the other analogy to predict the transport current loss. All results were presented and checked the validities of the loss estimation.

1. 서 론

초전도체의 전력응용에 있어서 기존의 도체들에 비해 초전도체가 가지는 장점들로 인해서 차후 기존의 전력기기들을 대체할 핵심 소자로써의 발전이 기대된다. 이로 인해 현재 국내외에서 초전도 재료 및 이의 응용에 대한 활발한 연구가 진행중에 있다. 하지만 초전도의 응용을 위해 해결해야할 과제들이 있으며 그 중 주요한 과제중의 하나가 교류손실이다. 직류상황에서 무손실을 보이는 초전도체는 교류 전류를 통전시키거나 인접한 환경에서 제공되는 교류 자계에 노출될 때 손실을 발생시키며 이는 시스템의 성능저하를 야기하며 추가적인 냉동부하로 작용하게 된다. 특히 대전류 통전을 위해서는 초전도선재들이 겹쳐지거나 권선되는 형태로 존재해야 하는데 이때의 교류손실은 기존의 해석적인 방법으로는 정량적

으로 파악하기 힘들다.

본 연구에서는 수직으로 적층된 초전도선재들에서 발생하는 통전손실(transport current loss)을 수치적인 방법으로 분석하였다. 수치해석 결과의 타당성을 입증하기 위해서 실험을 통하여 해석결과들을 비교 검증하였다. 수치해석으로 유한요소법(Finite Element Methods; FEM)을 사용하였으며 적층된 초전도 선재들의 전류밀도 분포와 이를 바탕으로 한 교류손실 결과들이 제시되었다.

2. 교류손실 해석 및 실험

2.1 샘플제작 및 통전전류손실 측정

수직으로 적층된 형태(Face-to-face stack)의 선재들을 제작하기 위해서 임계전류가 약 75-80 A급인 초전도 선재들을 사용하였다. 이 초전도선재는 폭이 3.1 mm, 두께가 0.17 mm이며 세심이 55개인 다심필라멘트 구조로 이루어져 있다. 수직방향으로 1개, 2개, 3개의 초전도 선재가 적층된 샘플들이 제작되었으며 초전도 선재의 단면 사진과 샘플들의 개념도를 각각 그림 1과 2에서 도시하였다.



Fig. 1 Optical microscopic photographs of cross-sectional view in HTS tape

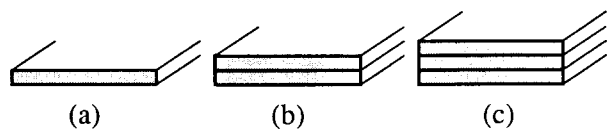


Fig. 2 The schematics of multi-stacked conductor for (a) single tape, (b) double-, (c) triple-stacked conductor

초전도 선재들을 일정한 길이로 잘라 Face-to-Face 방식으로 선재를 쌓아올려 적층 도체를 제작하였다. 적층 후에 각 샘플의 임계전류를 측정하였으며, 각 적층도체의 임계전류는 각각 $I_{c1}=80$ A, $I_{c2}=133$ A, $I_{c3}=193$ A로 조사되었으며, 이미 널리 알려진 바와 같이 인접 선재의 자계 영향으로 인하여 임계전류가 저하되었음을 관찰할 수 있었다 [1]. 적층 시 Kapton 필름을 이용하여 선재간을 절연하였으며 이는 적층 도체 내의 각 선재간 전류 분리를 확인하기 위함이다. 이러한 전류분리는 셉트저항을 설치하여 각 선재에서의 전류를 모니터링 함으로써 확인되었다. 적층도체의 말단부에 공심리액터를 설치하여 접합저항 등과 같은 외부적인 요인들로 인한 선재들간의 비정상적인 전류분리를 막았다. 실험 개념도를 그림 3에 도시하였다.

실험과정에서 적층 도체에 인가된 전류는 각 임계전류 I_{c1} , I_{c2} , I_{c3} 에 대해서 정규화된 전류의 크기였으며 50 Hz의 주파수에서 실험이 수행되었다. 손실전압의 측정은 상쇄코일을 부착하여 유도성 성분을 상쇄하여 측정하였으며 이때 전압탭의 부착 위치 및 전압리드 배열 등과 같은 실험 변수들이 정확한 손실측정을 위해 검증되었다. 그 결과 사각-에지 전압리드(rectangle edge voltage lead)가 측정에 적용되었다.

2.2 교류손실 해석

초전도체의 교류손실을 예측하는 해석적인 방법이 많은 연구자들에 의해 제시되어왔으며, Bean에 의한 Critical state model(CSM)이 대표적이라 할 수 있다. 그러나 CSM법은 고온 초전도 특유의 느슨한 천이 특성을 반영할 수 없다는 단점과 다양한 형상에의 적용이 어려워 최근 수치해석 기법을 도입하여 여기에 고온 초전도 선재의 물질 특성을 반영한 연구가 활발하게 진행중이다. 본 연구에서는 일반적인 전기기기의 해석에도 가장 널리 사용되는 자기벡터포텐셜 (A)과 전기스칼라포텐셜 (V)을 미지수로 하여 지배방정식을 정식화하였다 [1].

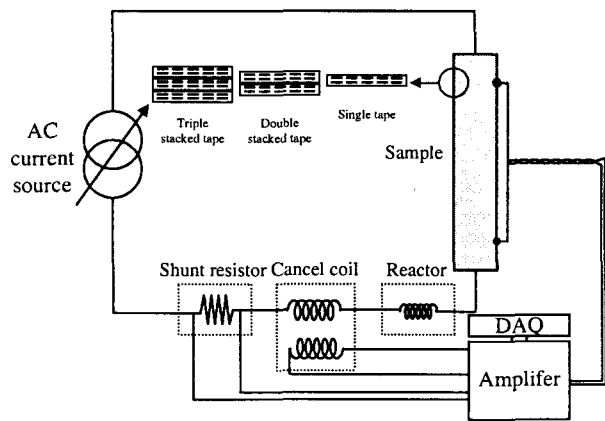


Fig. 3 A schematic diagram for experimental set-up

$$\nabla \times \nabla \times \mathbf{A} = \mu \sigma \left(-\nabla V - \frac{\partial \mathbf{A}}{\partial t} \right) \quad (1)$$

여기서 σ 는 초전도체의 전기전도도, μ 는 투자율, t 는 시간을 의미한다. 초전도체의 전기전도도는 일반적으로 초전도체의 특성을 나타내는 power law로부터 얻어지며, 초전도체의 특성상 외부에서 입력되는 자계의 크기 및 각도에 따라 크기가 변하며 식 (2)와 같이 표현할 수 있다.

$$\sigma(E, B) = \frac{|E| \frac{1-n(B)}{n(B)}}{E_c \frac{1}{n(B)}} \cdot J_c(B) \quad (2)$$

여기서 각각 E_c 는 임계전류를 결정하는 $1 \mu V/cm$ 의 기준전계, J_c 는 임계전류밀도, n 은 인덱스를 의미한다.

그림 4는 해석과정을 도시한 흐름도이다. 그림 4의 좌측은 해석을 위한 주된 해석과정이며 오른쪽은 초전도성의 비선형 수렴을 위한 루틴이다. 해가 완전한 정상상태에 도달하기 위해 몇 주기간의 해석이 이루어져야 한다. 매 시간 단계에서 오른쪽 그림의 비선형 수렴 루틴을 만족시켜야 하며 이때 반복법을 이용하여 식 (2)에서 제시한 초전도 비선형성이 계산된다. 해석과정에서 수치적으로 발산하지 않도록 하기 위해 최적의 초전도체의 저항률(ρ_0)을 식 (2)에 추가하였으며 이 값은 초전도 선재의 전류밀도 분포나 교류손실 결과에 지장이 없도록 채택되었다 [1]. 그림 4의 모든 단계의 해석을 완료하면 각 시간 단계별로 전류밀도, 전계 분포 등을 알 수 있으며 이를 바탕으로 통전손실이 얻어지며 이는 식 (3)에 의해 계산된다.

$$Q = \int_t \int_s \mathbf{E} \cdot \mathbf{J}(E, B) ds \quad (3)$$

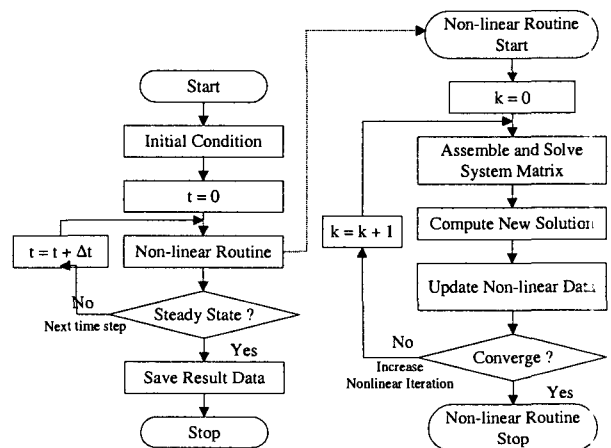


Fig. 4 Flow chart for numerical calculation of transport current losses

3. 결과 및 고찰

그림 5에서는 수직으로 배열된 초전도 선재들의 통전손실을 정규화 된 전류(I_p/I_{cN})에 대해 도시하였다. 그림에서 검은 기호들(Q_{mN})은 실측치를, 비어있는 기호들(Q_{cN})은 수치해석 결과를 나타내며 N 은 적층된 선재들의 수이다. 그림에서 보이는 바와 같이 측정된 결과와 해석된 결과들은 매우 잘 일치하고 있으며 제안된 수치해석 결과들의 유용성이 검증되었다 할 수 있다. 단독 선재의 경우 실측치와 수치해석 결과는 잘 일치하며 Norris의 타원형식에 의한 결과보다 약간 높은 결과를 보인다. 특별히 주목할 점은 충분히 예측할 수 있는바와 같이 적층된 도체의 경우 단독 선재와 적층된 선재의 개수의 단순한 산술적인 곱($Q_1 \times N$)으로는 적층선재들의 통전전류손실을 충분히 설명할 수 없다는 것이다. 즉 2단 적층도체의 손실은 단독선재의 손실의 두 배보다 크며, 3단 적층도체의 경우도 마찬가지이다.

그림 6은 각 경우의 적층 도체에 대한 전류밀도 분포를 도시한 그림이다. 그림은 위에서부터 단독선재, 2단, 3단 적층도체를 의미하며, 각각 임계전류의 50%의 전류가 인가되었을 때 시간은 $\pi/2$ 일때의 값이다. 그림에서처럼 선재의 중앙부에는 전류가 존재하지 않는 영역(current free region)이 존재하게 된다. 필라멘트영역(filamentary region)의 외곽에서부터 안쪽으로 전류가 침투하게되며 외부 전류방향이 역전되면 다시 외부에서부터 반대방향의 전류가 침투한다. 또한 그림 6에서 주목할 점은 적층도체의 경우에도 전류밀도 분포가 마치 단독선재와 매우 유사한 분포를 보인다는 것이다. 이들의 결과로 미루어보았을 때 수직으로 적층도체들의 경우 자기적으로 결합된 상태로 존재함을 알 수 있다.

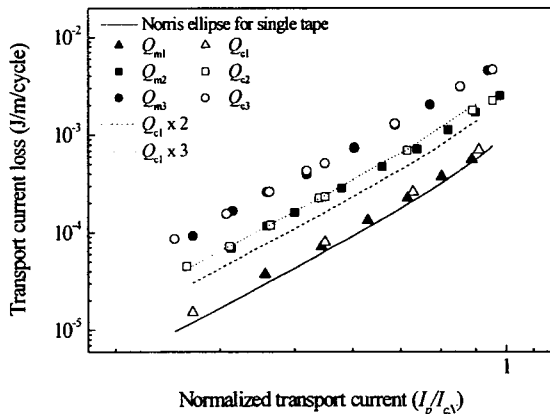


Fig. 5 Calculated and measured AC transport current losses for normalized current at 50 Hz

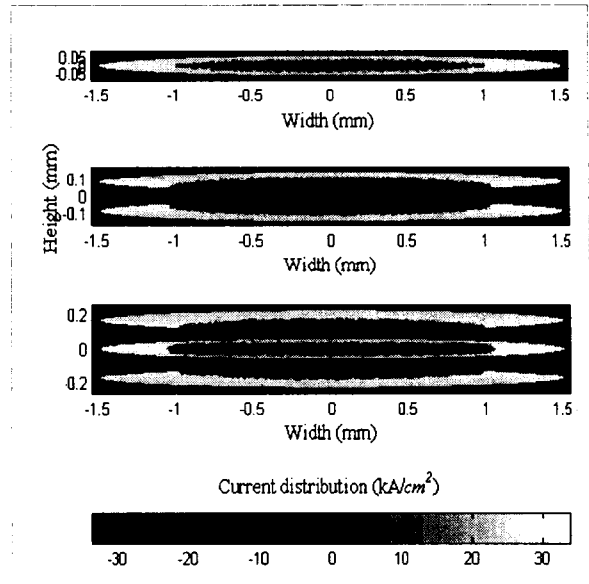


Fig. 6 Current distribution of stacked conductor when normalized current=0.5 and $wt=7\pi/2$

그림 6의 결과로부터 자기적으로 결합되어 단독 선재의 전류밀도 분포와 유사한 결과를 보이므로 적층도체를 하나의 도체로 간주하여 적층도체의 임계전류(I_{cN})을 가지고 Norris의 타원형식에 입력하여 적층도체의 손실에측의 타당성 여부를 살펴보았으며 이는 식 (4)에 의한다.

$$Q_N = \frac{\mu_0 I_{cN}^2}{2\pi} [(2-F)F + 2(1-F)\ln(F)] \quad (4)$$

$$F = \frac{I_p}{I_{cN}}$$

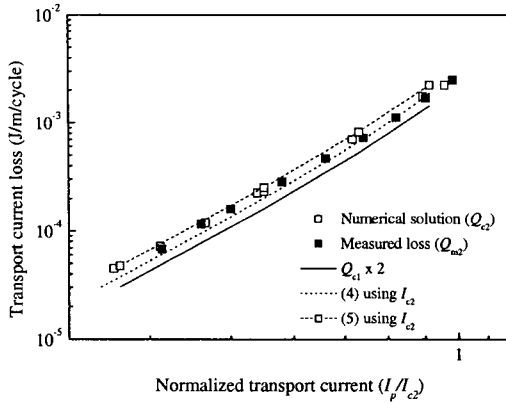
다른 관점에서 기준손실(reference loss)을 가지고 적층도체의 손실을 예측할 수 있다. 이는 Norris 타원형 손실식이 임계전류의 제곱에 비례하다는 관계에서 착안되었으며, 식 (5)에서와 같이 단독선재의 손실(Q_1)과 적층도체의 임계전류(I_{cN})로 손실을 예측할 수 있다 [3].

$$Q_N = Q_1 \times \frac{I_{cN}^2}{I_{c1}^2} \quad (5)$$

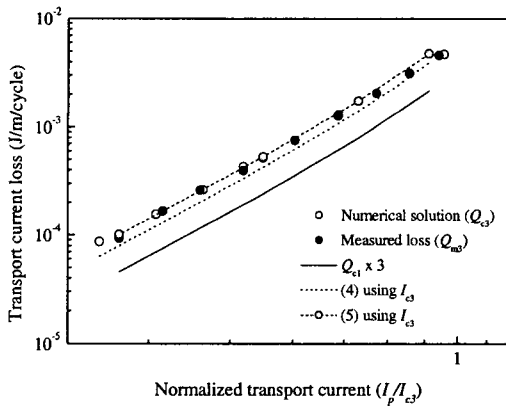
그림 7의 (a)와 (b)에서는 제안된 모든 방법에 의한 결과들을 함께 도시하였다. (a)는 2단 도체의 결과들이며 (b)에서는 3단 적층선재들의 결과이다. 전술한 바와 같이 수치적으로 계산한 값과 실험적인 결과는 매우 잘 일치한다. 해석적인 방법을 이용한 식 (4)와 (5)의 경우 식 (5)에 의한 경우가 실험치 및 계산치에 더욱 잘 접근하는 것으로 보인다. 이는 식 (4)의 Norris식은 기본적으로 인접전류의 자계에 의한 영향을 설명할 수 없기 때문으로 사료된다.

4. 결 론

본 연구에서는 수직으로 적층된 초전도선재에서의 통전전류손실을 예측할 수 있는 방법들을 제시하고 이의 타당성을 검증하였다. FEM을 이용하여 수치해석기법을 적용하여 제시된 초전도선재에서의 전류밀도분포와 통전손실 결과는 측정을 통한 결과와 매우 잘 일치하는 것으로 보였다. 또한 전류밀도분포에서 적층된 선재들은 자기적으로 결합되었음을 알 수 있었으며 이 관계로부터 Norris의 해석식에 기반하여 손실을 예측할 수 있는 두 가지 모델을 제시하였다. 그 결과 기준손실을 이용했을 경우 수치해석 결과 및 실측치와 매우 유사한 결과들을 보임을 알 수 있다. 이는 인접전류에 의해 발생하는 외부자계의 효과를 충분히 반영시켜야만 정확한 손실을 예측할 수 있음을 시사하는 것이다. 그러므로 제안된 수치해석결과는 적층도체의 손실을 성공적으로 예측할 수 있고, 정확히 예측된 단독선재의 손실 그리고 적층도체의 임계전류로부터 손실을 예측할 수 있음을 확인하였다. 이들 결과는 실험적인 결과들과 함께 비교검증 되었다.



(a)



(b)

Fig. 7 Estimated AC transport current losses (a) two-stacked, (b) three-stacked conductor

이 결과들로부터 볼 때, 수직으로 배열된 초전도선재들의 경우 정확한 통전손실 예측을 위해서는 자기자계효과 이외에도 외부자계 의한 효과가 반영되어야만 손실을 정확히 예측할 수 있음을 알 수 있다. 즉, 수치해석의 경우 인접 자계의 효과가 식 (2)에 충분히 반영되어 해석되었으므로 실험결과와 동일한 결과를 보였다. 그렇지만 식 (4)의 경우 Norris 타원형식의 특성상 인접전류/자계에 의한 효과가 포함되지 못하였다. 다만 식 (5)에 의한 방법은 수치해석 결과나 실험치와 거의 동일한 결과를 보이고 있는데 이는 정확한 기준손실(reference loss: Q_1)과 임계전류(I_{cN})를 가지고 있으면 적층도체의 통전손실의 예측이 가능함을 보이고 있다.

본 연구는 한국 과학재단 목적기초연구(과제번호:R01-2000-000-00248-0)의 연구비 지원과 산업자원부에서 시행한 전력산업 인프라구축지원 사업의 지원에 의해서 수행된 연구결과입니다.

[참 고 문 헌]

- [1] Nibbio, N, IEEE Trans. on Appl. Supercond. 11 pp.2631-2634, 2001
- [2] Wansoo Nah, IEEE Trans. on Appl. Supercond. 11 pp.3908-3911, 2001
- [3] Seyong Choi, Physuca C 372-376 pp. 1746-1949, 2002