

얼굴 인식을 위한 실시간 재구성형 하드웨어 필터

송민규, 송승민, *동성수, 이종호, **이필규
인하대학교 정보통신공학과, *용인송담대학 디지털전자정보과, **인하대학교 컴퓨터공학과
전화 : 032-860-7396 / 핸드폰 : 011-449-9821

Real-time and reconfigurable hardware filter for face recognition

Min Kyu Song, Seung Min Song, *Sung Soo Dong, **Phill Kyu Rhee, Chong Ho Lee
Dept. of Information technology & Telecommunication Engineering, Inha University
*Dept. of Digital Electronics & Information, Yong-in Songdam College
**Dept. of Computer Science & Engineering, Inha University

E-mail : smk33eyes@hotmail.com

Abstract

In this paper, real-time and reconfigurable hardware filter for face recognition is proposed and implemented on FPGA chip using verilog-HDL. In general, face recognition is considerably difficult because it is influenced by noises or the variation of illumination. Some of the commonly used filters such as histogram equalization filter, contrast stretching filter for image enhancement and illumination compensation filter are proposed for realizing more effective illumination compensation. The filter proposed in this paper was designed and verified by debugging and simulating on hardware.

Experimental results show that the proposed filter system can generate selective set of real-time reconfigurable hardware filters suitable for face recognition in various situation.

I. 서론

현대 사회는 정보화의 발전으로 보안성이 매우 중요해지고 있다. 이에 대해 최근에는 지문인식, 음성인식, 서명 인식, 홍채인식, 얼굴인식과 같은 생체 측정 방식

을 이용한 연구가 국내외적으로 활발하게 전개되고 있다. 이러한 바이오-메트릭 시스템 중 얼굴인식은 사용자 편의 면에서 장점을 가지는 개인 인증 방식이다. 그러나 인식할 영상을 받는 카메라의 환경이나 노이즈에 영향을 많이 받기 때문에 얼굴인식에서 조명이나 노이즈문제는 아직도 난제로 남아있다[1]. 또한 멀티미디어의 발달로 방대하게 증가하는 영상 데이터를 효율적으로 실시간 처리하기 위해서는 재구성형 하드웨어 필터가 요구되어진다[2].

본 논문은 얼굴인식에서 사용하는 영상 데이터를 효율적으로 실시간 개선하기 위하여 것으로 얼굴인식을 위하여 요구되는 필터들의 알고리즘을 분석하였다. 또한 이를 재구성 가능한 하드웨어 필터를 FPGA 상에 설계 및 검증하고, 이를 구현하였다.

II. 영상 처리 필터 알고리즘

2.1 히스토그램의 균일화 (Histogram Equalization)

히스토그램 평활화는 얼굴인식에서 전 처리 연산자로서 사용되는 전통적인 방법이다[3]. 균일화되어야 할 영상의 축적 히스토그램을 구해 수식(1)과 같이 축적 히스토그램의 값을 정규화, 이를 그레이 스케

일 사상함수로 이용하여 명도 레벨 값을 매핑한다.

$$k_i = \frac{g_{\max}}{n_i} H(i) \quad (1)$$

where n_i : 영상의 화소의 총 개수

g_{\max} : 명도의 최대 값

$H(i)$: 축적 명도 값

2.2 명도대비 필터 (Contrast Stretching)

대비확장(Contrast Stretching)은 어두운 부분은 더 어둡게, 밝은 부분은 더 밝게, 마지막으로 어두운 부분은 밝게 하고 밝은 부분은 어둡게 처리하는 4가지 효과를 주어서 대비가 낮은 영상의 대비를 높인다.

2.3 조명상쇄 필터 (Illumination Compensation)

얼굴인식에서의 조명 문제는 동일한 얼굴이 조명에서의 변화 때문에 대부분의 시스템의 성능저하의 직접적인 원인으로 작용하는데 조명 상쇄 필터는 지역적 밝기, 즉 마스크의 중앙 위치 값의 명도 값과 원도우 전체의 평균 명도 값과의 차이를 의미하는 고주파수 필터이다 [4]. 원도우 크기가 $(2n+1) \times (2n+1)$ 일 때, 원도우 위치(x,y)의 명도 값 $G(x,y)$ 는 다음 수식 (2)와 같다.

$$G(x,y) = \max(I(x,y) - I'(x,y), 0) \quad (2)$$

$$\text{where } I(x,y) = \frac{\sum_{i=-n}^n \sum_{j=-n}^n I(x+i, y+j)}{(2n+1)^2}$$

$(2n+1)^2$: 원도우 크기, $n=0,1,2,3,\dots,\infty$

수식 (2)가 영상에 적용 되었을 때 보상된 영상은 원영상에 비하여 전체적으로 어두워지는데, 이 현상을 개선하기 위하여 수식 (2)에 의해서 계산된 $G(x,y)$ 는 원영상의 전체 명도 값의 평균을 더해서 수식 (3)과 같이 표현했다.

$$G(x,y) = \max(I(x,y) - I'(x,y), 0) + Ave \quad (3)$$

$$\text{where } Ave = \frac{\sum_{w=0}^{ImageWidth} \sum_{h=0}^{ImageHeight} I(x+w, y+h)}{ImageWidth \times ImageHeight}$$

수식 (3)에 의해서 계산되어 보상된 영상은 그림자 부분에 선명도나 얼룩이 생긴다. 그래서 조명상쇄는 원영상 대 배경 조명 모델링 함수의 비에 의해서 수

행된다. 최종 보상된 영상은 원영상과 배경조명 모델의 비에 가중치(w)를 곱함으로서 수식 (4)와 같이 수행된다.

$$G(x,y) = \max\left(\left\{\frac{I(x,y)}{I'(x,y)} * w, 0\right\}\right) \quad (4)$$

where $I'(x,y)$: 배경 조명 모델링 함수

$I(x,y)$: 원 영상(x,y)에서의 화소 값

$G(x,y)$: 개선 후의 영상(x,y)에서의 화소 값

III. 하드웨어 구현

본 논문에서 사용된 필터들은 어드레스 모듈과 필터 연산 모듈로 구성하여 이들을 병렬, 파이프라인 처리하여, 실시간 처리가 가능한 모듈러한 하드웨어로 구현하였다.

3.1 히스토그램 평활화 하드웨어 필터

히스토그램 평활화 연산모듈(HEOM)과 축적 히스토그램 값들을 저장하는 축적히스토그램 메모리로 그림1과 같이 구성되어 있다. 14비트 테이터 폭과 256단계의 명도 레벨을 표현하기 위하여 8비트 어드레스를 가지는 축적히스토그램 메모리에 Σ 모듈과 Accumulator모듈을 통하여 입력영상으로부터 축적히스토그램을 얻어내어, 저장하였다. 하드웨어의 효율적인 구현을 위해 (g_{\max}/n_i) 를 상수 값 256으로 대체하고, shifter모듈을 이용하여 곱셈연산을 하였기 때문에 면적과 연산시간을 줄일 수 있었다. 영상 픽셀 값이 입력되면 축적히스토그램 메모리에 저장된 축적히스토그램 값이 shift모듈을 통하여 9클럭마다 출력된다.

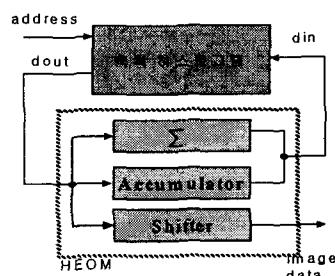


그림 1. 히스토그램 필터의 연산모듈(HEOM)과 축적 히스토그램 메모리

3.2 대비확장 하드웨어 필터

대비확장 필터의 연산모듈(CSOM)은 그림2 과 같이 내부 메모리를 이용하여 Function #1, #2, #3, #4을 구성하였다. Function #1은 어두운 부분은 더 어둡게 밝은 부분은 더 밝게 해주는 함수, Function #2는 어두운 부분만 더 어둡게, Function #3은 밝은 부분만 더 밝게, 마지막으로 Function #4는 어두운 부분은 더 밝게 밝은 부분은 더 어둡게 처리해주는 함수 값을 내장하였고, 필요한 Function을 선택하여 입력영상 픽셀 값이 입력되면 Function의 어드레스에 해당되는 함수 값으로 매핑되어 2클럭마다 픽셀 값이 출력된다.

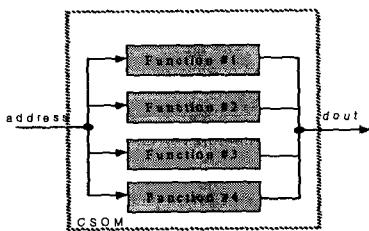


그림 2. 명암대비 필터 연산모듈 (CSOM)

3.3 조명 상쇄 하드웨어 필터

조명 상쇄 필터는 블록 마스크 처리와 연산모듈에서의 처리속도를 보상받기 위하여 조명상쇄 필터의 어드레싱 모듈(ICAM)과 연산모듈(ICOM)은 레지스터를 사용하여 파이프라인 처리하였다. ICAM은 그림3 과 같이 전체 영상데이터의 영상화소가 없는 부분에 해당하는 윈도우 처리를 고려해서 영상을 입력받기 위하여 전체 영상의 행(SeedH)과 열(SeedW), 마스크의 행(Seedh)과 열(Seedw)의 값을 가변하고, 어드레스를 출력하기 위해서 BP Buffer를 거친다. 전체적으로 별별, 4단 파이프라인 처리를 통해서 입력영상을 스캔 할 수 있는 어드레스를 출력한다.

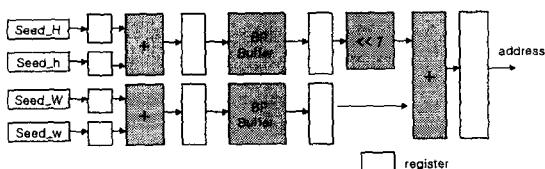


그림 3. 조명상쇄 필터 어드레싱 모듈 (ICAM)

실수 연산을 필요로 하는 조명상쇄 필터의 연산부분은 그림 4와 같이 하드웨어 면적을 줄이기 위해서 정수 연산처리만을 하는 ICOM으로 구현하였다. 이는 매 클럭마다 ICAM을 통해서 입력 램으로부터 마스크 크

기 만큼의 영상 픽셀 값을 입력받아서 odd mask acc 와 even mask acc가 번갈아 가며 누적하고, 이와 병렬적으로 윈도우 중앙에 위치하는 영상 평균 값을 연산한다. 병렬연산 된 이들 두 값의 나눗셈을 출력하여 결과 램으로 저장된다.

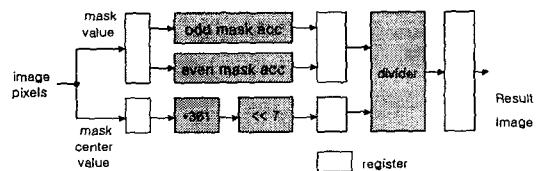


그림 4. 조명상쇄 필터 연산모듈 (ICOM)

3.4 실시간 재구성형 필터 시스템

많은 영상 데이터를 실시간으로 처리하고, 상황에 맞도록 필터 순서와 파라미터를 주어서, 하드웨어 필터들이 선택적으로 재구성되는 하드웨어 구조를 제안하여 FPGA에 구현하였다.

제안된 시스템은 외부 주변장치와 인터페이스에 독립적인 구조로서 그림 5와 같이 세 개의 독립적인 하드웨어 필터블록들, 필터 외부와 시스템의 데이터 입출력을 하기 위해서 PCI버스나 ARM 버스와 호환 가능한 범용인터페이스 모듈, 필터부와 내부 블록 램을 제어하는 제어모듈, 내부 블록 램으로 구성되어 있다[5]. 제어 모듈은 범용 인터페이스 모듈로 입력되는 영상데이터와 제어신호를 블록 램에 저장한다. 또한 제어모듈은 각 필터의 동작 신호인 start신호로 설계된 필터들을 사용자가 선택적으로 재구성하며 동작 시키고, 각 필터들은 동작 완료 신호인 done 신호를 제어모듈로 전송함으로서 영상 데이터 개선을 수행하게 된다.

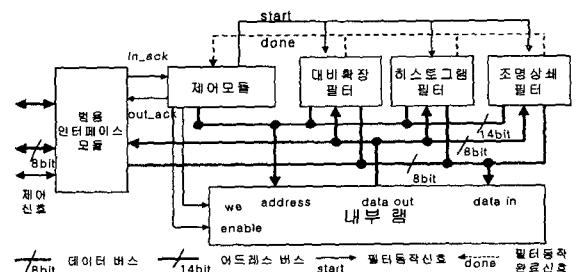


그림 5. 시스템 블록 다이어그램

세 개의 필터들과 제어모듈은 블록 램의 14 비트 어드레스버스, 8비트 데이터버스를 공유하고 있다. 내부 블록 램은 입력영상과 저장영상, ARM과 메모리 기반

인터페이스를 위한 메모리 공간을 위해서 32kbyte로 충분히 할당하였다. 칩 내부에 내장된 블록 램을 사용하고 있기 때문에 외부 메모리와 인터페이스 없이 독립적으로 영상 개선을 위하여 실시간 처리가능하고 재구성되는 하드웨어 필터구현이 가능하였다[6].

IV. 실험 결과

이 논문에서 제안된 조명상쇄 필터는 그림 6,7,8,9와 같이 다양한 실험을 통하여 원도우의 크기가 입력영상의 크기에 비해 상대적으로 큰 값이라면 필터를 통한 출력의 분포는 입력영상을 전체적으로 밝게, 또는 어둡게 한 것과 같은 효과를 낸다. 원도우의 크기가 입력영상에 비해 상대적으로 작은 값이라면 필터를 통한 출력은 윤곽선 근처의 밝기의 차이가 아주 심한 부분만 부각되어 많은 정보를 잃게 된다는 사실을 알아낼 수 있었다. 그러므로 조명의 영향을 줄이기 위한 적절한 영상을 얻기 위해서는 입력영상의 크기를 고려하여 적절한 원도우의 크기를 지정해야 하는데 조명의 영향을 줄이면서 질감 정보를 잃지 않는 원도우 크기의 실험치는 19*19이고, 가중치 값은 128을 사용하였다.



그림 6

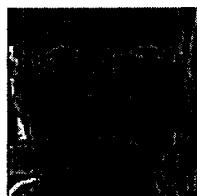


그림 7

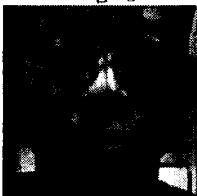


그림 8

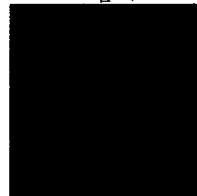


그림 9

그림 6. 조명으로 훼손된 원 영상,

그림 7. 5*5 원도우에 대한 출력영상

그림 8. 19*19 원도우에 대한 출력영상

그림 9. 30*30 원도우에 대한 출력영상

이 시스템에서 디바이스는 CLBs가 내장되어 있는 Xilinx Vertex-E이다. 회로는 Verilog-HDL을 이용하여 설계되었고, Modelsim을 통하여 50MHZ 동작 주파수로 검증을 하였다. 이 결과를 통하여 실시간 영상처리에 사용 가능함을 확인 할 수 있었다. 실험 데이터는

조명 및 노이즈가 있는 128*128 그레이 얼굴영상을 사용했다. 표1은 실시간 재구성형 하드웨어 필터의 성능을 보여주고 있다. 각 필터는 128*128 얼굴영상의 초당 166, 250, 8 프레임 처리가 가능하고 하드웨어 필터 구조를 확장하여 병렬처리도 가능하다.

표 1. 하드웨어 필터의 성능

	histogram	Contrast	Illumination
speed	0.006s	0.004s	0.118s
Frame / s	166 Frame / s	250 Frame / s	8 Frame / s

V. 결론

이 논문에서 제안된 하드웨어 필터의 순서와 파라미터를 제어함으로서 재구성 가능하였고, 모듈러하게 설계된 하드웨어 필터의 확장이 용이하였다. 또한 실험을 통하여 노이즈나 조명으로부터 훼손된 영상을 실시간으로 처리하여 개선 할 수 있음을 보였다.

얼굴 인식 시스템에서의 성능개선과 더불어 처리해야 하는 테이터양이 많은 바이오-메트릭(bio-metric)시스템 등에서의 실시간 디지털 영상 개선 연구에 많은 기여를 할 수 있을 것이다.

앞으로 사용자가 선택적으로 제어하는 필터의 순서와 각 필터의 파라미터 값을 유전자 알고리즘(Genetic algorithm)을 이용하여 진화, 실시간 재구성형 하드웨어 필터를 제어 한다면 미리 알지 못하는 노이즈나 조명이 있는 환경에서 하드웨어 필터가 자동으로 재구성될 수 있는 진화하드웨어로 구현 할 수 있을 것이다.

참고문헌

- [1] W.Y. Zhao, R. Chellappa, A. Rosenfeld, and P.J. Phillips. "Face Recognition : A Literature Survey". UMD CfAR Technical Report CAR-TR-948, 2000.
- [2] Kessal L., Demigny D., "Reconfigurable hardware for real time image processing", Image Processing, 2000. Proceedings. 2000 International conference on , Volume : 3 , Page(s) 110 - 113
- [3] Rafael C. Gonzalez and Richard E. Woods, *Digital Image Processing*, Addison-Wesley, 1992
- [4] 이승영, “로그풀라와 배경조명 모델링을 이용한 조명방향 크기에 안정적인 얼굴인식”, 인하대학교, 2002
- [5] ARM IHI 0011A , AMBA Specification , Rev 2.0 , 1999 , <http://www.arm.com..>