

1.5Gsp/s 고속 디지털 샘플러 설계 및 개발

이창훈, 최한규*, 김광동, 구분철**

한국천문연구원 대덕전파천문대, *큐백스(주), **서울대 천문학과
전화 : 042-865-3288/ 핸드폰 : 011-429-3285

Design and Development of High-Speed Digitizing Sampler with 1.5Gsp/s

Changhoon Lee, Han-Kyu Choi*, Kwang-Dong Kim, Bon-Chul Koo**
Korea Astronomy Observatory/Taeduk Radio Astronomy Observatory
*CubeX co. Ltd., **Department of Astronomy, Seoul National University
E-mail : chlee@trao.re.kr

Abstract

Recently, TRA0 Taeduk Radio Astronomy Observatory is developing wide-band digital spectrometer for radio astronomy, which will be used as back-end signal processing unit of Dual channel SIS receiver. So in this paper, we performed development of high speed digitizing sampler for the wide-band digital autocorrelator, which can perform sampling and quantization on pseudo-random gaussian noise with the maximum conversion speed of 1.5 Gsp/s.

I. 서론

밀리미터파 대역의 우주전파 관측연구를 위한 전파 망원경 시스템은 안테나, 수신기, 전파분광기, 및 컴퓨터 시스템으로 구성된다. L-밴드 대역의 중간주파수 신호를 분광하는 분광기 시스템은 수 MHz 미만의 저분해능 분광에 사용되는 필터뱅크와 수 십 kHz의 고분해능에 사용되는 상관기 시스템이 주로 사용되어 왔다.^[1] 필터뱅크 형태의 분광기는 온도에 따른 수동소자의 특성변화와 유지보수가 어렵다. 따라서 이러한 단점을 해결하기 위해서 고속 논리회로 사용과 고속 샘플러 및 이에 적용되는 상관기 칩 등을 이용한 상관기 형태의 광대역을 커버하는 분광기 시스템 개발이 연구되고 있다.^[2]

본 논문에서는 광대역 상관기 형태의 전파분광기 시스템에 필수적인 1.5Gsp/s 정도의 고속 디지털 샘플러의 설계와 제작된 고속 샘플러의 성능을 확인하였다. 본 논문에서 설계 제작된 고속 샘플러는 수신기로부터의 중간주파수 전력을 제어하고 전체전력을 검출하는 RF 신호 조절기, 8 비트 1.5Gsp/s로 디지털타이징하는 Flash A/D 변환부, 8 비트 ×2 형태의 디지털 데이터를 디지털 상관기 칩의 입력신호로 demultiplexing하는 DMUX 모듈, 및 8 비트의 데이터를 4비트 16레벨, 9레벨 및 2비트 4레벨과 3레벨로 변환하는 레벨 변환기 모듈 등으로 구성하였다. 그리고 기타 주변 모듈로 클럭 분배 모듈, 리셋 분배기 모듈 등으로 구성하였다.

II. 고속 디지털 샘플러 설계

본 논문에서 설계 제작된 고속 디지털타이징 샘플러는 전파천문 관측에 사용되는 자기상관기 형태의 광대역 전파분광기에 활용하기 위한 것으로 다음과 같은 기본적인 설계 기준을 바탕으로 설계되었다.

- 800MHz 이상의 디지털타이징 속도를 지원한다.
- Gaussian 샘플링 레벨 형태를 지원한다.
- AGC(Auto Gain Control) 기능과 전체전력을 모니터링할 수 있어야 한다.
- 1:8 이상의 DMUX 출력이 가능해야 한다.

그림 1에 광-대역 자기상관 전파분광기의 전체적인 시스템 구성을 보였으며, 이상의 설계조건을 만족하는 고속 샘플러의 블록선도를 그림 2에 보였다.

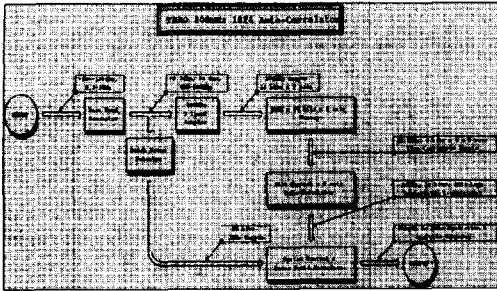


그림 1. 광-대역 자기상관 분광기 구성도

High Speed Digitizing Sampler for wide band digital spectrometer of TRA0

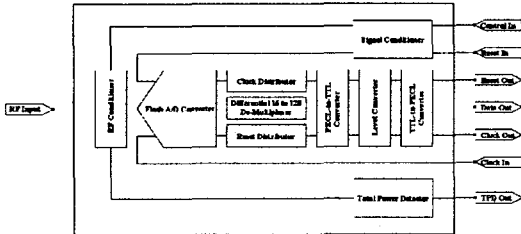


그림2. 광-대역 디지털 자기상관기에 사용될 고속 디지털이징 샘플러의 시스템 구성도

2.1 RF 신호 조절기

고속 샘플러가 정확하게 동작하기 위해서는 입력되는 RF 신호는 대역폭과 전력레벨을 제어하여 최적의 RF 신호가 입력되도록 해야 한다. 특히, 전파전문 관측에서 대부분의 신호가 pseudo-random Gaussian 잡음특성을 갖고 있으므로 더욱 그 입력신호의 대역특성과 전력레벨의 제어가 필요하다.

이러한 기능을 수행할 수 있도록 그림 3.과 같이 RF 신호 조절기 부분을 설계하여 고속 샘플러 전단에 두었다.

RF Conditioner of the high speed digitizing sampler

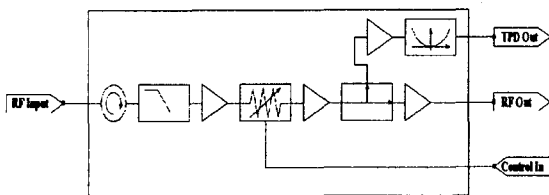


그림 3. 고속 샘플러의 입력신호 조절을 위한 신호조절기의 구성도

우주전파 수신기로부터 1.4GHz 중간주파수로 변환된 신호가 이 신호조절기의 입력 신호이며, isolator를 거

친후 이 신호는 420MHz의 cutoff 특성을 갖는 저역통과 필터로 입력된다. 이 필터에서는 대역 밖으로부터의 aliased 잡음을 필터링하게 된다. 이렇게 필터링된 신호는 두개의 디지털 프로그램이 가능한 감쇠기 IC를, TOAT-R512와 TOAT-4816, 통해 입력신호의 세기를 31.5dB 까지 0.5dB 스텝으로 조정이 가능하도록 설계 제작하였다.^[3]

조정된 신호는 2-way 전력 분배기(ADP-2-1)에 의해 두개의 신호로 나뉘어져, 하나는 증폭기를 거쳐서 Flash A/D 변환기에 입력되고, 다른 하나는 시스템의 입력신호 이득 제어에 필요한 DC 비디오 값을 모니터링하기 위한 Square-law(혹은 전체전력) 검파기의 입력으로 사용된다.

2.2 Flash A/D 변환기

RF 신호 조절기에 의해 조절된 RF 입력신호는 제일 먼저 Flash A/D 변환기에 의해서 디지털 값으로 변환된다. 본 연구에는 8 비트 PECL 호환값으로 출력되고, 최대 1.5Gbps 변환이 가능한 MAXIM사의 MAX108CHC 칩을 기본으로 설계, 제작하였다.^[4]

MAX108CHC는 DIV2 모드를 사용하게 되면 8-to-16 de-multiplexing까지 가능하게 된다. 이와같이 설계 제작된 Flash A/D 변환기 모듈은 400MHz로 대역폭이 제한된 Gaussian 잡음을 갖는 RF 신호입력에 대해서 800MHz의 클럭 속도에서 디지털이징되어 8bits x2 PECL 형태의 400MHz 디지털 데이터가 출력되게 된다. 그림 4에 Flash A/D 변환기 모듈의 PCB 레이아웃을 보였다.

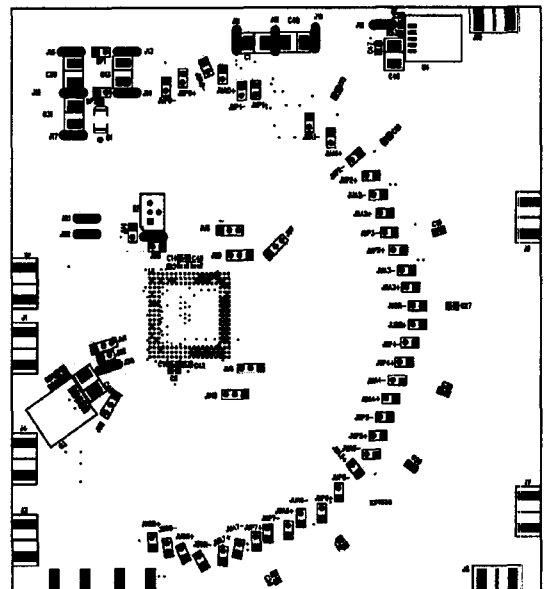


그림 4. Flash A/D 변환기 모듈의 PCB 기판 레이아웃

2.3 Differential 16-to-128 DMUX 모듈

Flash A/D 변환기 모듈로부터의 8bits x 2 형태의 디지털 데이터는 본 연구의 최종목적인 광-대역 디지털 전파분광기에서 사용될 상관기 보드의 동작 범위에 알맞게 de-multiplexing 되어야한다. 이 상관기 보드에 사용된 상관기 칩의 동작속도는 100MHz이다.^[5] 따라서 이러한 de-multiplexing 기능을 수행할 수 있도록 다음과 같은 Differential 16 to 128 DMUX(de-multiplexer) 모듈을 설계 제작하였다. 이 모듈에서는 모토롤라의 Serial-to-Parallel 변환기 MC100E445를 사용하였으며, 하나의 입력신호 비트를 두개의 Serial-to-Parallel 변환기를 cascading으로 연결하여 8 bits로 DMUX 되도록 하였다. 즉, 16 to 128 DMUX의 기능을 수행하기 위해서 16개의 1 to 8 DMUX로 구성하였다. DMUX 후에는 8비트 x 8 x 2의 데이터 형태로 50MHz의 동작속도를 갖는 신호로 출력된다.

2.4 레벨 변환기 모듈

앞에서 언급했듯이 전파천문학에서의 대부분의 신호는 pseudo-random Gaussian 잡음이므로, 실시간 신호 프로세싱을 위해서는 디지털화된 데이터의 크기는 수 비트로 제한되어야만 가능하다. 그러므로 전파천문학측을 위한 전파분광기에서의 샘플링 절차는 일반적인 샘플링 절차와는 약간 다르다. 이러한 절차가 레벨 변환기에서 수행되게 된다. 이 레벨 변환기는 간단한 PLD, 즉 몇 개의 AL22V10-4와 TTL 레벨을 PECL 레벨로 변환해주는 MC100H607과 MC100H606을 사용하여 설계하였다. 이 레벨 변환기에서의 레벨 변환과정을 표 1에 보였다.

표에서 알 수 있듯이 설계된 레벨 변환기에서는 8비트의 디지털 데이터를 4비트/16레벨, 4비트/9레벨, 2비트/4레벨 및 2비트/3레벨 등으로 변환이 가능하다.

이상과 같이 설명된 DMUX와 레벨 변환기 모듈은 그림 5의 표준 6U Euro 기판 크기로 설계, 제작된 보드 상에 함께 설계 되었다. 이 보드에서 모든 PECL 라인들은 50Ohm 전송선로로 설계하였으며, 2V Vcc에 50Ohm 저항을 통해 터미네이션하였다.

DMUX된 128개의 출력과 레벨 변환된 데이터는 80핀 MDR-80 컨넥터를 통해 출력되도록 하였다. 그 이외에도 이 고속 디지털 샘플러 보드에는 DMUX 모듈에서 사용될 8쌍의 400MHz 클럭을 발생하는 클럭 발생부 및 클럭 분배기와 리셀 분배기능 등의 부가적인 부분도 포함되어있다.

그림 5와 같이, 본 연구에서 설계, 제작된 고속 샘플러 PCB에서 알 수 있듯이 보드 앞단에서 10dBm의 전력 레벨을 갖는 800MHz의 정현파를 받아서 PECL 레벨로 변환한 후, Flash A/D 변환기 모듈로 입력되는 구조로 설계하였다.

Table 1. Level Converting schemes done by the developed high speed digitizing sampler.

Level Config.	16 Level	9 Level	4 Level	3 Level	RMS Level
10111 --	01 01	01	01	01	-----
11111		01			-----
10110	01 00	01			1.4233 RMS
10101	01 10	00			-----
10100	01 11	01	00		1.0166 RMS
10011	00 01	10			-----
10010	00 00	00		00	0.6100 RMS
10001	00 10	01			-----
10000	00 11	00			0.2033 RMS
01111	10 01	00	10		-----
01110	10 00	00			-0.2033 RMS
01101	10 10	10			-----
01100	10 11	10		10	-0.6100 RMS
01011	11 01	01			-----
01010	11 00	10	11		--1.0166 RMS
01001	11 10	00			-----
01000 --	11 11	10			--1.4233 RMS
00000		10			RMS

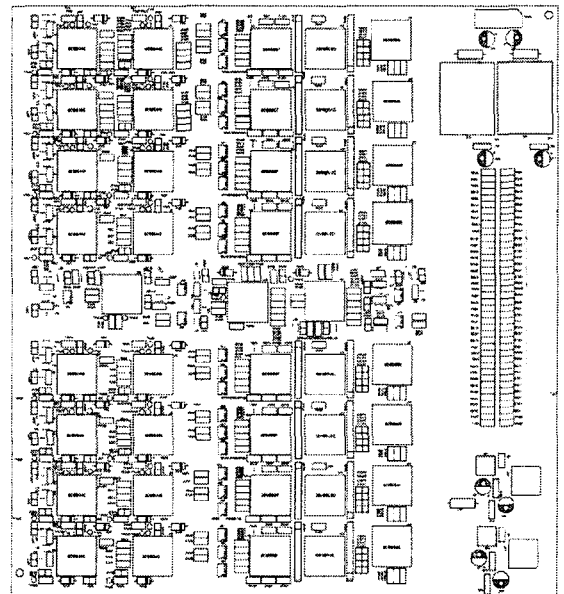


그림 5. DMUX 모듈과 레벨 변환기 모듈을 포함한 고속 샘플러의 PCB 레이아웃과 배치도

클럭 분배기 모듈의 입력은 Flash A/D 모듈에서 발생하는 400MHz의 PECL 클럭이 된다.

그리고 DMUX 모듈에서는 16쌍의 50MHz 클럭을 발생하여, 클럭 분배기 모듈로 입력되고, 이 클럭 분배기

모듈에서는 24쌍의 50MHz PECL 클럭과 8쌍의 50MHz TTL 클럭으로 변환된다. 이러한 기능을 위해서 MC100EL11, MC100E111, 및 MC100ELT21을 사용하였다.

리셀 분배기 모듈에서는 시스템 리셀 신호로 사용될 동기화된 36개의 리셀 신호를 MC100EL11과 MC100E111를 사용하여 구현하였다.

그림 6에는 본 연구에서 개발된 고속 디지털 샘플러의 기본적인 타이밍 다이어그램을 보였다.

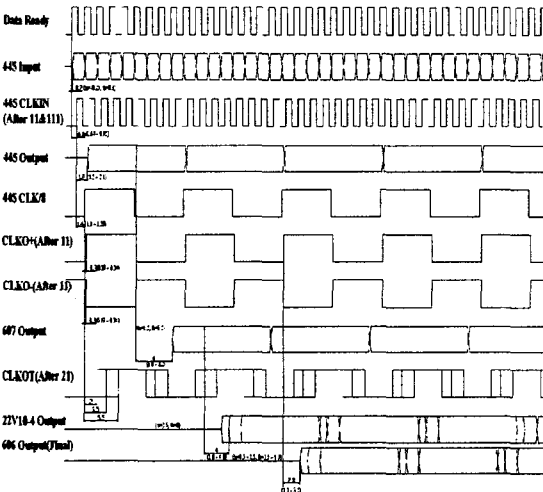


그림 6. 설계, 제작된 고속 디지털 샘플러의 타이밍 다이어그램

타이밍 다이어그램에서 알 수 있듯이 데이터 셀업 시간과 홀딩 시간이 포함된 모든 타이밍 조건들이 만족한 결과를 보임을 알 수 있다.

III. 테스트 및 결과

본 연구에서 개발된 고속 디지털 샘플러의 성능을 테스트하기 위해서 입력 소스는 HP8662 신호발생기를 사용해 입력신호를 주었으며, 출력 신호의 측정에는 HP1662C 로직 분석기를 사용하였다.

그림 7에 1.5Gsp/s 모드의 최대 변환 속도를 사용한 고속 샘플러의 몇 가지 테스트 결과를 보였다.

그림 7에서 위쪽 두개의 그림과 아래쪽 왼쪽의 그림은 입력 신호가 250MHz, 747MHz, 및 1500MHz의 정현파 입력이 주어질 때 고속 샘플러의 출력 데이터를 FFT(Fast Fourier Transform)한 결과를 보여준다. 이러한 결과로부터 개발된 샘플러는 본 연구에서 목표로 한 1.5Gsp/s의 최대 변환 속도로 정확히 동작함을 알 수 있다.

그림 7의 아래 오른쪽 그림은 아날로그 입력 대역폭에 대한 시험결과를 보여준다.

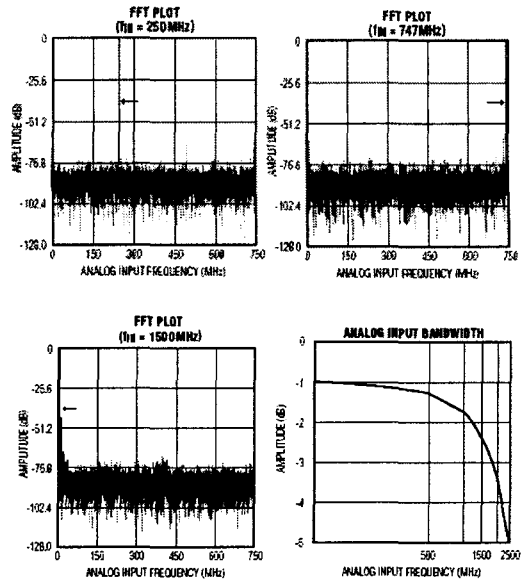


그림 7. 연구 개발된 고속 샘플러의 동작 시험결과

IV. 결론

본 연구에서는 전파전문 관측연구의 백-엔드로 가장 많이 사용되는 광-대역 디지털 자기상관 전파분광기 개발의 일부이면서 광-대역 특성을 갖기 위해 핵심적인으로 개발되어야 할 고속 디지털 샘플러의 설계와 제작 및 그 성능 테스트를 수행하였다. 그 결과 최대 동작특성이 1.5Gsp/s인 고속 샘플러 개발에 성공하였다. 또한 입력 전력 레벨을 자동적으로 제어가 가능하게 함으로서 전파전문용의 전파분광기로서 최대의 효율을 낼 수 있도록 하였다. 그리고 개발된 샘플러에서는 여러 가지의 레벨로의 변환이 가능하므로 앞으로 개발될 광-대역 자기상관분광기의 디지털타이저로 충분히 활용될 수 있다. 앞으로 개발된 샘플러에 위상 쉬프트 방법을 도입한다면 3Gsp/s 정도의 초고속 샘플러도 개발이 가능할 것이다.

참고문헌

- [1] 이창훈 외, "전파전문 연구 및 운영", 한국천문연구원, pp.3-30, 2002. 12.
- [2] 이창훈 외, "400MHz 광대역 디지털 자기상광분광기 설계연구", 한국우주과학회지, pp.327-340, 2002. 12.
- [3] Minicircuits Designer's Handbook, 2002
- [4] MAXIM Full Data Catalog, 2002
- [5] Motorola Data Book, 2002

[Note] 이 논문은 한국과학재단 기초연구사업 (R01-2000-000-00024-0)의 지원결과임.