

DC서보모터의 CDBC제어기 비교

김진용, 유항열, 김성열, 이정국, 이금원

관동대학교 정보기술공학부(E-mail : kwlee@kwandong.ac.kr)

Comparison of CDBC controller of DC Servo Motor

Jin Yong Kim, Yoo Hang Youal, Seung Youal Kim, Jung Kuk Lee, Keum Won Lee
Devision of Information Technologies Eng., Kwandong University

Abstract

The deadbeat properties have been well known in designing digital control systems. But recently several researchers proposed a CDBC(Continuous-time DeadBeat Controller) in continuous time. They used delay or smoothing elements from the finite Laplace Transform.

A delay element is made by the exponential terms. A smoothing element is used to smooth the digital control input. And eventually the process is argumented with smoothing elements and then well-known digital deadbeat controller is designed. Sometimes samplings are done in continuous time systems and some hold devices are used to relate to digital systems. So multirate sampling may enhance the efficiency of the CDBC.

A DC servo motor is chosen for implementing CDBC algorithm. Especially Outputs according to the variable input and disturbance are simulated. by use of Matlab Simulink.

Keywords: Multirate sampling, Continuous-time Deadbeat Controller, Compensator, Smoothing elements.

I. 서 론

유한정정 개념에 Continuous-time을 실현하면 연속시간 유한정정 제어기의 효과를 나타낼 수 있다^{[1],[2]}.

이를 CDBC(Continuous-time Deadbeat Controller)라 한다. DC서보모터에 있어서 CDBC는 급격한 제어입력을 지연요소의 도입으로 무리를 주지 않고 가함으로써 출력응답의 매끄러운 특성을 얻을 수 있다. 즉 제어대상으로 볼 때 이 평화 요소가 포함된 확대계라고 볼 수 있다. 또한 Multirate Sampling을 접목하여 주

Sampling 사이에 보조 Sampling을 추가 이를 통한 공백시간동안의 새로운 조작량을 추출함으로써 좀더 빠른 출력응답을 보인다.

본 논문에서는 CDBC의 실현에 있어서 평활요소의 지수합수형과 표준형의 2차 지연요소에 대한 출력 응답 특성을 MATLAB 언어를 사용하여 보이며, 실제 모터 파라메타를 이용한 특성과 Multirate Sampling을 사용 시 출력응답의 개선을 보인다. 이는 실제 모터에 대한 CDBC 및 Multirate Sampling CDBC 설계에 실용적이라고 볼 수 있다.

II. 본 론

1. Continuous-time 파라미터

연속인 CDBC 제어량을 얻기 위해 사용되는 관련다항식의 차수를 증가시켜서 자유도를 주는 방법에는 지수합수(1)를 이용한 방법과 표준형의 2차 지연요소(2)가 있다.

$$g_f(t) = C_1 e^{-T} + C_2 e^{-2T} \quad (1)$$

$$G(s) = \frac{2s + 3}{s^2 + 3s + 3} \text{ if } C_1 = C_2 = 1$$

$$G(s) = \frac{w_n^2}{s^2 + 2\zeta w_n s + w_n^2} \quad (2)$$

를 평활요소로 사용한다^{[3],[5],[6]}.

2. CDBC 문제의 설정

그림 1의 CDBC 제어시스템 블럭도에서 최적유한정정 제어기를 설계하기 위해 상태 귀환 루프중에 $D_F(z)$ 을 도입하고, $D_I(z)$ 는 직렬 보상기로 확대계 $G(s) = G_f(s)G'(s)$ 에 대한 스텝상 목표치 r 로 한 1형의 디지털 최적유한정정서보계 형태를 만든다. f 는 귀

환요소에 대한 이득에 해당된다. 그럼 1에서 디지털 제어입력 \bar{u}_i 는 최적의 의미를 갖고 있는데, Q, R 을 정정 대칭인 $(N+1) \times (N+1)$ 하증행렬로 한 경우, 편차와 조작량에 관한 최소화할 2차 평가함수는

$$P = \frac{1}{2} (e^T Q e + u_k^T R u_k) \quad (3)$$

로 들 수 있고, 이식을 최소화하는 조작량에 해당된다. 이때의 구한 조작량 u_k 를 이용해 $D_F(z)$ 와 적분기 보상기 $D_I(z)$ 를 구한다.

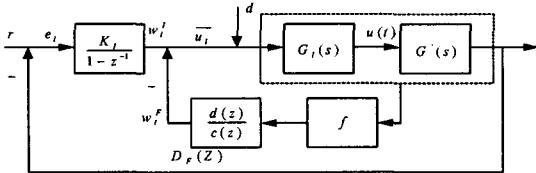


그림 1. CDDBC의 제어기의 블럭도

3. Mutirate Sampling을 이용한 CDDBC 문제의 설정
그림 2의 Mutirate CDDBC 블록도에서는 그림 1의 블록도에서 $D_F(z)$ 대신에 $W_{rs}(z)$ 를 직렬 보상기로 고려하였으며, 이때도 평가함수는 식(2)를 사용한다.

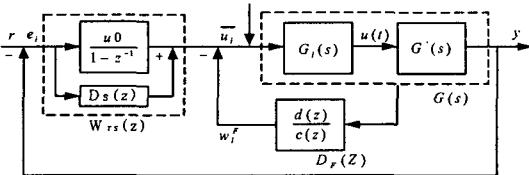


그림 2. Multirate CDDBC 제어기의 블록도

이에 따라 구한 \bar{u}_i 에 대해 $y = G \bar{u}_i$ 가 출력이 되며 따라서 이를 페루프의 규범응답으로 하고, 이 최적 \bar{u}_i 값이 나오도록 귀환 및 forward path 상에 각각 있는 귀환 보상기 $D_F(z)$ 와 적분기 보상기 $W_{rs}(z)$ 를 구한다.

III. CDDBC 및 Multirate CDDBC의 설계

1. 최적 CDDBC 조작량의 도출

제어단수를 n , 지수함수형 지연요소를 2차로 하고, 추가자유도를 k 로 하여, $N = n + 2 + k$ ($k \geq 0$), u_i ($i = 0 \sim N-1$)의 조작량으로 출력응답 y_i ($i \geq 1$) 이, N 단 이후 스텝상 목표치에 유한정정된다는 것은

$y_i = 1.0$ ($i \geq N$), $u_{N+a} = u_N$ ($a \geq 1$) 가 된다는 의미이다.

따라서 이 조건을 사용하여 y_i ($i = N \sim n + 2$)에 관해 식을 세우면

$$\begin{aligned} i &= J_k u_k = J_k [u_0 \ u_1 \ \dots \ u_N]^T \\ &= [1 \ 1 \ \dots \ 1]^T \end{aligned} \quad (4)$$

단,

$$J_k = \begin{bmatrix} g_N & g_{N-1} & \dots & g_{n+3} & g_{n+2} & \dots & g_1 & 0 \\ g_{N+1} & g_N & \dots & g_{n+4} & g_{n+3} & \dots & g_2 & h_1 \\ \vdots & \vdots & & \vdots & \vdots & & \vdots & \vdots \\ g_{N+n+2} & g_{N+n+1} & \dots & g_{2n+5} & g_{2n+4} & \dots & g_{n+3} & h_{n+2} \end{bmatrix} \quad (5)$$

← k →↔ (n+3) →

여기서 g_i 는 임펄스열이다. 한편, 최단시간유한정정제어 ($k=0$)의 경우 (4)과 $(n+3) \times (n+3)$ 행렬 (5)로부터

$$u_0 = J_0^{-1} i = [u_0 \ u_1 \ \dots \ u_{n+2}]^T \quad (6)$$

여기서 (4)식으로부터 $i - J_k u_k = 0$ 의 구속조건을 사용하여 Lagrange 미정계수법을 이용하여 해를 구한다. 물론 (3)식의 평가함수를 최소화하도록 구해야 하고, 구한 값은

$$\begin{aligned} u_k &= M^{-1} [G^T Q i_r - J_k^T [J_k M^{-1} J_k^T]^{-1} [J_k M^{-1} G^T Q i_r - i]] \\ &= [u_0 \ u_1 \ \dots \ u_N]^T \end{aligned}$$

(7)

2. Multirate CDDBC 조작량의 도출

그림 3에서 임의의 정수 $m=2$ 두었을 경우 다중 샘플링 $\theta' = \theta/m$ 로 나타낼 수 있다. 여기서 $D(z)$ 의 입력신호 e 와 출력신호 W 는 식(8)과 같이 결정되며, $D(z)$ 는 식(9)와 같이 된다.

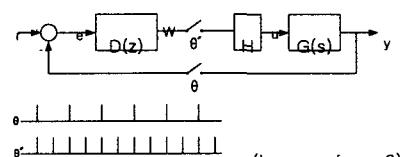


그림 3. Multirate Sampling의 블럭도

$$e = \{1, 1, (1-y_2), (1-y_2), (1-y_4), (1-y_4), 0, 0\}$$

$$W = \{u_0, u_1, u_2, u_3, u_4, u_5, u_6, \dots\} \quad (8)$$

$$\begin{aligned} D(z) = \frac{A(u)}{z(e)} &= \frac{u_0 + u_1 z^{-1} + u_2 z^{-2} + u_3 z^{-3} + u_4 z^{-4}}{1 + z^{-1} + (1-y_2)z^{-2} + (1-y_2)z^{-3}} * \\ &\quad * \frac{u_5 z^{-5} + u_6 z^{-6}/(1-z^{-1})}{(1-y_4)z^{-4} + (1-y_4)z^{-5}} \end{aligned} \quad (9)$$

이때의 연속 조작량은 평가함수를 최소로 하는 식(7)을 이용하여 구한다.

3. CDBC 서보계의 설계

제어기를 실현하기 위해서는 위해서는 참고문헌 등에 나와 있는 것처럼 잘 확립이 되어 있는 디지털요소를 융합해서 사용하는 것은 바람직하다. 그럼 1의 블록도에서 스텝상 목표치로 r 을 선택하고, 전체적으로는 1형의 디지털 최적유한정서보계를 설계한다.

그림 1에서 $i=0$ 이면, $w_0^F=0 \Rightarrow w_0^I=\bar{u}_0$ 가 되므로, 적분기 $D_F(z)$ 의 이득 $K_I \equiv \bar{u}_0$ 와 같이 둘 수 있으며, 보상기 $D_F(z)$ 와 귀환이득 $f_i(i=1 \sim (n+2))$ 는 식(10)과 같이 나타내며, 이때의 $D_F(z)$ 는 (11)과 같다.

$$\begin{aligned} D_F(z) &= \frac{d(z)}{c(z)} \\ d(z) &= d_0 + d_1 z^{-1} + \dots + d_{N-1} z^{-(N-1)} \\ c(z) &= 1 + c_1 z^{-1} + \dots + c_{N-1} z^{-(N-1)} \\ f(z) &= f_1 z^{-1} + \dots + d_{n+2} z^{-(n+2)} \end{aligned} \quad (10)$$

$$D_F(z) = \frac{(w_0^F z^{-1} + \dots + w_{N-1}^F z^{-(N-1)} + w_N^F z^{-N}) / (1 - z^{-1})}{(v_1 z^{-1} + \dots + v_{N-1} z^{-(N-1)} + v_N z^{-N}) / (1 - z^{-1})} \quad (11)$$

4. Multirate CDBC 서보계의 설계

그림 2에서 적분보상기 $D_s(z)$ 와 보조 컨트롤러 $D_r(z)$ 을 $D_{rs}(z)$ 로 정의하며, 여기서 $D_r(z)$ 와 $D_s(z)$ 출력 신호를 식(3)을 이용하여 나타내면 식(12)와 같아 된다.

$$\begin{aligned} W_r &= \{ u_0, 2u_0, u_0(3-y_2), u_0(4-2y_2), \\ &\quad u_0(5-2y_2-y_4), u_0(6-2y_2-2y_4) \} \\ W_s &= \{ 0, u_1, -2u_0, 0 \} \end{aligned} \quad (12)$$

$D_{rs}(z)$ 의 출력은 $D_s(z)$ 에 의해 다시 쓰여지며 그 식은 (13)와 같이 나타낸다.

$$\begin{aligned} D_{rs}(z) &= \frac{z(u)}{z(e)} = \frac{u_0 + u_1 z^{-1} + u_0(3-y_2)z^{-2} + u_0(4-2y_2)z^{-3}}{1 + z^{-1} + (1-y_2)z^{-2} + (1-y_2)^2 z^{-3}} * \\ &\quad * \frac{+ u_0(5-2y_2-y_4)z^{-4} + u_0(6-2y_2-2y_4)z^{-5} / (1-z^{-1})}{+ (1-y_4)z^{-4} + (1-y_4)z^{-5}} \end{aligned} \quad (13)$$

반면 $D_F(z)$ 의 입력되었던 출력신호의 값은 식(14)과 같고

$$y = \{ 0, 0, y_2, y_2, y_4, y_4, 1, 1 \} \quad (14)$$

$D_F(z)$ 의 출력되었던 연속신호 V 가 (15)와 같이 정의된다.

$$V_i = W_i - u_i (i=0, \dots, N; V_0=0) \quad (15)$$

식(13)에 의해 디지털 제어값 $D_F(z)$ 가 결정되며 식(16)

와 같다

$$\begin{aligned} D_F(z) &= \frac{(\mu_0 - u_m)z^{-m} + \sum_{j=m+1}^{m+1} (u_{j-1} - u_j)z^{-j}}{\sum_{p=1}^n (y_p - y_{(i-1)m})z^{-p}} * \\ &\quad * \frac{+ \sum_{i=1}^{n-1} \sum_{j=1}^m (u_0(1-y^{-j}))z^{-(p+j-1)}}{(p=i \times m)} \end{aligned} \quad (16)$$

IV. 시뮬레이션 및 고찰

1. CDBC의 시뮬레이션

CDBC의 시스템의 전달함수는 $G(s)$ 는

$$G(s) = \frac{1+0.125s}{(1+3s)(1+7s)} \quad (17)$$

이고, 입력단에 전치한 지수함수형 지연요소 $G(s)$ 의 감쇄 지수함수형 지연요소를 이용한 경우 확대계는

$$G(s) = \frac{(2s+3)(1+0.125s)}{(s^2+3s+3)(1+3s)(1+7s)} \quad (18)$$

w_n 과 ζ 를 고려한 표준형의 2차 지연요소를 $G_s(s)$ 로 이용한 경우 확대계는

$$G(s) = \frac{w_n^2(1+0.125s)}{(s^2+2\zeta w_n s + w_n^2)(1+3s)(1+7s)} \quad (19)$$

그림 4는 그림 1의 CDBC 전체블럭도의 확대계를 식(18)로 고려하고 전체 단수는 $N=4$ 에 대한 출력 응답을 나타낸다. 또한 그림 5는 표준형의 2차 지연요소를 사용한 확대계 식 (19)에 관한 출력 응답을 나타낸다.

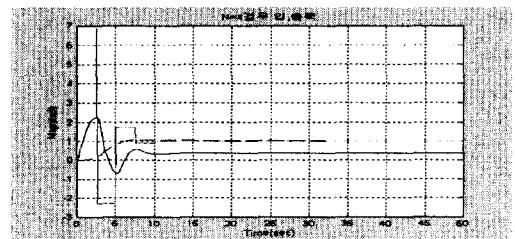


그림 4. 지수함수형 평활요소를 사용한 입력 및 출력

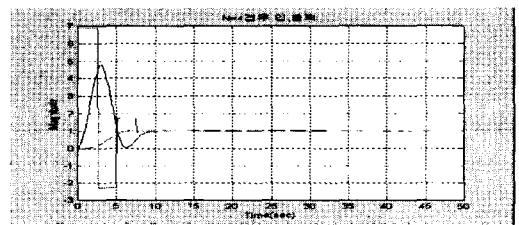


그림 5. 2차지연요소를 사용한 입력 및 출력

2. 실제 DC Servo Motor을 고려한 CDBC 시뮬레이션

실제 선택한 모터는 금성사의 DC 서보 모터 FMD-series로서 표 1에 제원이 표시되어 있다.

<표 1> DC 서보모터의 제원

항 목	표 기	값	단위
토오크 상수	Kt	1.15	oz-in/A
역기전력 상수	Ke	11.75	V/krpm
아마추어 저항	RA	0.6	ohms
아마추어 인더턴스	Ls	0.65	H
관성 모멘트	J	0.0017	oz-in-sec ²
점성 땜핑 인자	B	0.1	oz-in/krpm
평균마찰 토오크	Tf	1	oz-in

그림 6은 표 1의 서보모터 파라미터 값을 이용한 시험 회로의 전체 CDBC블록도이며, 또한 외란 인가시 출력 값을 고려하였다. 이때의 출력은 그림 7에 나타내었다.

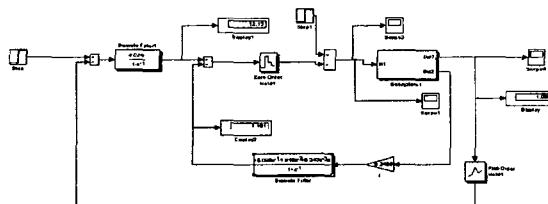


그림 6. 모터에 외란 인가시 전체 블록도(CDBC)



그림 7. 모터에 외란 인가시 출력 파형

3. Multirate sampling을 고려한 시뮬레이션

그림 2의 전체 블록도를 고려한 확대계는 표준형의 2차 지연요소를 사용하였으며, 이때 $G(s)$ 는

$$G(s) = \frac{1}{(s^2 + 2.4s + 1)(1 + 3.5s)(1 + 8s)} \quad (20)$$

이고, 그림 8, 9는 (20)식의 확대계를 이용한 Matlab 시뮬레이션 결과를 보여주고 있으며, 여기서 그림 8은 기본 2.5초 샘플링 사이에 1.25초의 Multirate sampling 을 가하여 다중샘플링 6단 이후에 정정됨을 보여 주고 있으며 디지털 입력을 2차 평활요소를 거쳐 아날로그와 같은 제어입력을 표시하고 있다. 또한 그림 9은 기본 샘플링과 다중 샘플링의 출력을 비교하고 있다.

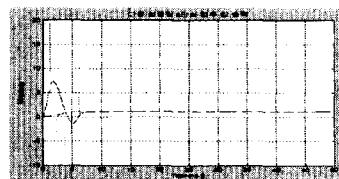


그림 8. 다중 샘플링 6단의 출력

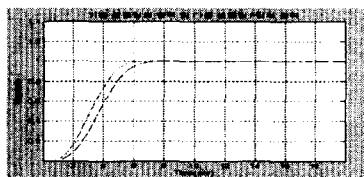


그림 9. 기본 샘플링과 다중 샘플링

IV. 결 론

제어대상 입력단에 전치한 지수함수형 지연요소 및 표준형의 2차 평활요소의 출력을 비교하였으며, 제어대상의 샘플링에 따른 조작량에 대해 기본 샘플링과 다중 샘플링을 가하고 연속계 최적유한정정서보계의 설계법에 관한 연구를 하였다. 또한 실제 모터에 대해 시뮬링크를 사용하여 그 실용성을 확인하였으며, 디지털 두한정정제어에 비해 Multi-rate sampling 및 2차평활요소의 결과가 급격한 곡선의 변화가 없는 양호한 연속조작량을 얻는 것을 보였으며, 기본 샘플링의 출력에 비해 다중 샘플링을 두어 출력의 응답 속도가 빨라짐을 Matlab시뮬링크를 사용하여 확인했다.

본 논문은 종래의 디지털 제어장치의 설계법을 이용하고 Multirate sampling을 이용함으로써 불필요한 시간낭비를 줄임과 동시에 출력의 빠른 응답이 나오는 장점이 있음을 알았다. 이는 DC서보모터의 실용용에 유효함을 보였다.

참 고 문 헌

- [1] 黒澤，“ユンティニュアスデットピートロール”，電氣學會 論文誌D 111-4, pp.289-295, 1991.
- [2] 遠山・新・北森，“連続時間における有限整定サーボ系の設計，計測自動制御學會論文集”，Vol.28-10, 1208, 1992
- [3] 村田・原田，“ユンティニュアス 最適有限整定制御系の一設計法”電氣學會論文誌C 117-8, pp.1107-1112, 1997.
- [4] 曾根・村田，“最適有限整定サーボ系・レギュレータの一設計法”電氣學會論文誌C 117-2, pp.117-127, 1997.
- [5] E. Nobuyama et.al. "Design of Continuous Deadbeat Tracking Systems," T-SICE, Vol.28, No.10, pp.1201-1208, 1992.
- [6] 大林・若宮・村田，“2次지연れ平滑要素を用いたコンティニュアス最適有限整定制御系の設計,”118-, pp.5765-5772, 1998.
- [7] Murata. Design of optimal deadbeat control system using state feedback. Denki Gakkai Ronbunshi, Vol. 109-C, 432, 1998
- [8] Miyahara et al. Digital deadbeat control of motor. Nat. Conf. I.E.E., Japan, No. 601, 1981.