

시간지연과 불확실성을 가지는 위상동기루프의 루프필터에 대한 혼합 H_2/H_∞ 출력궤환 제어기 설계

*이 경호, 한정엽, 박홍배

경북대학교 전자공학과

전화: 053-940-8648 / Fax: 053-940-8848

Mixed H_2/H_∞ Output Feedback Controller Design for PLL Loop Filter with Uncertainties and Time-delay

Kyung Ho Lee, Jeong Yup Han, and Hong Bae Park

School of Electronic and Electrical Engineering, Kyungpook National University

E-mail: eonara@palgong.knu.ac.kr

Abstract

In this paper, a robust mixed H_2/H_∞ output feedback control method is applied to the design of loop filter for PLL carrier phase tracking. The proposed method successfully copes with large S-curve slope uncertainty and a significant decision delay in the closed-loop that may exist in modern receivers due to a convolutional decoder or an equalizer. The objective is to design an output feedback controller which minimizes the H_2 performance while satisfying the H_∞ performance to guarantee the gain margin and phase margin for linear time invariant(LTI) polytopic uncertain systems. LMIs based approach is given to solve this problem. We can verify the H_∞ performance satisfaction and minimize the phase detector error through the simulation result.

I. 서 론

위상동기루프(PLL: phase locked loop)란 출력의 신호주파수를 항상 일정하게 유지하기 위해, 송신해 온 신호의 위상을 놓기시키는 위상동기루프 회로로 우리가 사용하는 대부분의 통신기기의 주파수 생성은 PLL 주파수합성 방식을 사용하고 있다. 이런 대부분의 PLL에 대한 연구는 통신이론 관점에서 많이 적용되어 왔으며 제어이론 관점에서의 적용은 거의 전무한 실정이다^[4,5]. 제어이론 관점에서의 해석과 제어기 설계기법을 적용하기 위해 비선형장치에 대한 선형화 작업과 모델변형이 필요하다^[1,2,3]. 또한 위상동기를 위한 PLL의 처리 과정 중 디코더와 등등화器(equalizer)에 의한 결정시간지연(decision time delay)과 위상검출기 등에 의한 많은 S-커브 기울기 불확실성(S-curve slope uncertainty)이 존재하고 이러한 요소들은 시스템의 성능이나 안정성에 좋지 않은 영향을 미치게 된다. 이러한 PLL 시스템의 필터설계를 위해 Yaniv 등^[4]은 시간지연과 불확실성을 가지는 PLL 시스템에 대해 Near-optimal 방법을 이용하여 PLL의 루프필터를 설계하였고, Suplin 등^[5]은 폴리토프 형태의 불확실성을 가지는 DPLL(digital PLL) 시스템에 대해 혼합 H_2/H_∞ 제어기 설계기법을 적용하였다. Mibar 등^[6]은 폴리토프 형태의 불확실성을 가지는 시스템에 대한 혼합 H_2/H_∞ 출력궤환 제어기 설계기법을 제시하였다.

본 논문에서는 반송파위상 추적을 위한 PLL시스템에 혼합

H_2/H_∞ 출력궤환 제어기 설계기법을 적용하기 위해 PLL 시스템의 선형화작업과 적절한 모델변형을 하여 시스템의 전달함수를 상태공간 표현법으로 나타낸 후 H_∞ 노음 제약조건을 만족하면서 H_2 성능지수 상한값을 최소화시키는 출력궤환 제어기의 존재조건을 구하고 폐루프시스템의 안정성과 성능을 보장하는 범위 내에서 H_∞ 노음 제약조건인 γ 값을 조절하여 H_2 성능지수 상한값을 최소화시키는 루프필터를 설계한다.

II. 혼합 H_2/H_∞ 출력궤환 제어기 설계

폴리토프형태의 불확실성을 가지는 시스템

$$\begin{aligned} \dot{x}(t) &= A_i x(t) + B_{1i} w(t) + B_{2i} u(t), \\ z_\infty(t) &= C_{1i} x(t) + D_{1i} u(t), \\ z_2(t) &= C_{2i} x(t) + D_{2i} u(t), \\ y(t) &= C_{3i} x(t) + D_{3i} w(t) \end{aligned} \quad (1)$$

와 제어기

$$\begin{aligned} \dot{x}_K(t) &= A_K x_K(t) + B_K y(t), \\ u(t) &= C_K x_K(t) \end{aligned} \quad (2)$$

을 고려한다. 여기서 $x(t), x_K(t)$ 는 상태, $u(t)$ 는 제어입력, $w(t)$ 는 외란, $z_\infty(t), z_2(t)$ 는 제어된 출력, $y(t)$ 는 판측된 출력, 각각의 시스템 행렬은 $i = 1, \dots, N$ 일 때 N 개의 꼭지점을 갖는 폴리토프 Ω 안에 놓인 적절한 차원을 갖는 상수행렬을 나타낸다. 그리고 (A_i, B_{1i}, C_{1i}) 는 가제어하고 가관측하다고 가정한다.

시스템 (1)과 제어기(2)로 이루어지는 폐루프시스템은

$$\begin{aligned} \dot{\zeta}(t) &= A_{cl} \zeta(t) + B_{cl} w(t), \\ z_\infty(t) &= C_{cl\infty} \zeta(t), \\ z_2(t) &= C_{cl2} \zeta(t) \end{aligned} \quad (3)$$

과 같이 주어지고 여기서 각각의 상태와 시스템행렬은

$$\zeta(t) = [x(t) \ x_K(t)]^T,$$

* 본 연구는 학술진흥재단 지방대학육성사업(000130) 지원으로 수행 되었음

$$\begin{aligned} A_{cl} &= \begin{bmatrix} A_i & B_{2i}C_K \\ B_KC_{3i} & A_K \end{bmatrix}, \quad B_{cl} = \begin{bmatrix} B_{1i} \\ B_KD_{3i} \end{bmatrix}, \\ C_{cl\infty} &= [C_{1i} \ D_{1i}C_K], \quad C_{cl2} = [C_{2i} \ D_{2i}C_K] \end{aligned} \quad (4)$$

이하고 H_2, H_∞ 성능지수를 다음과 같이 정의한다.

$$J_2 = \int_0^\infty \text{trace}(T_{z_{1u}}(t) T_{z_{2u}}(t)) dt \quad (5)$$

$$J_\infty = \int_0^\infty \{z_\infty^T(t) z_\infty(t) - \gamma^2 w^T(t) w(t)\} dt \quad (6)$$

보조정리 1^[7,8,9,10]. 페루프시스템(3)을 고려할 때 행렬부등식

$$\begin{aligned} -H_\infty \text{ 제어} &\quad \begin{bmatrix} A_{cl}^T P + PA_{cl} & PB_{cl} & C_{cl\infty}^T \\ * & -\gamma I & 0 \\ * & * & -\gamma I \end{bmatrix} < 0, \\ -H_2 \text{ 제어} &\quad \begin{bmatrix} A_{cl}^T P + PA_{cl} & C_{cl2}^T \\ * & -I \end{bmatrix} < 0, \end{aligned} \quad (7)$$

$$\begin{bmatrix} P & PB_{cl} \\ * & W \end{bmatrix} > 0 \quad (8)$$

을 동시에 만족하고 γ 와 $\text{trace}(W)$ 를 최소화시키는 양한정 대칭행렬 P, W 가 존재하면 페루프시스템이 점근적으로 안정한 혼합 H_2/H_∞ 출력캐환 제어기가 존재한다.

증명. 리아프노프 함수와 성능지수함수(5),(6)를 통해 변수치환과 슈어여수정리를 이용하여 구할 수 있다. ■

혼합 H_2/H_∞ 출력캐환 제어기 설계를 위해 먼저, P 와 P^{-1} 를

$$P = \begin{bmatrix} X & U \\ * & N \end{bmatrix}, \quad P^{-1} = \begin{bmatrix} Y & V \\ * & M \end{bmatrix} \quad (9)$$

과 같이 분할한다. 여기서 X 와 Y 는 $n \times n$ 양한정 대칭행렬이고 U 와 V 는 $n \times n$ 완전열계수(full column rank)행렬이다.

그리고 $\Pi_1 = \begin{bmatrix} Y & I \\ V^T & 0 \end{bmatrix}$, $\Pi_2 = \begin{bmatrix} I & X \\ 0 & U^T \end{bmatrix}$ 로 정의하면,

$$P\Pi_1 = \Pi_2, \quad \Pi_1^T P \Pi_1 = \begin{bmatrix} Y & I \\ I & X \end{bmatrix} > 0 \quad (10)$$

을 만족하고, 보조정리 1의 양변에 적절한 차원을 갖는 $\text{diag}(\Pi_1, I, \dots, I)^T$ 와 $\text{diag}(\Pi_1, I, \dots, I)$ 를 곱하여 정리하면

$$\begin{aligned} \text{diag}(\Pi_1, I, I)^T &\quad \begin{bmatrix} A_{cl}^T P + PA_{cl} & PB_{cl} & C_{cl\infty}^T \\ * & -\gamma I & 0 \\ * & * & -\gamma I \end{bmatrix} \text{diag}(\Pi_1, I, I) < 0, \\ &\quad \text{diag}(\Pi_1, I, I) \end{aligned}$$

$$\Leftrightarrow \begin{bmatrix} H_i & Z_i + M & B_{1i} & L^T D_{1i}^T + Y C_{1i}^T \\ * & G_i & X B_{1i} + F D_{3i} & C_{1i}^T \\ * & * & -\gamma I & 0 \\ * & * & * & -\gamma I \end{bmatrix} < 0 \quad (11)$$

$$\begin{aligned} \text{diag}(\Pi_1, I, I)^T &\quad \begin{bmatrix} A_{cl}^T P + PA_{cl} & C_{cl2}^T \\ * & -I \end{bmatrix} \text{diag}(\Pi_1, I, I) < 0, \\ &\Leftrightarrow \begin{bmatrix} H_i & Z_i + M & L^T D_{2i}^T + Y C_{2i}^T \\ * & G_i & C_{2i}^T \\ * & * & -I \end{bmatrix} < 0 \quad (12) \end{aligned}$$

$$\begin{aligned} \text{diag}(\Pi_1, I, I)^T &\quad \begin{bmatrix} P & PB_{cl} \\ * & W \end{bmatrix} \text{diag}(\Pi_1, I, I) > 0, \\ &\Leftrightarrow \begin{bmatrix} Y & I & B_{1i} \\ * & X & X B_{1i} + F D_{3i} \\ * & * & W \end{bmatrix} > 0 \quad (13) \\ H_i &= A_i Y + Y A_i^T + B_2 L + L^T B_2^T \\ G_i &= A_i^T X + X A_i + F C_{3i} + C_{3i}^T F^T \\ Z_i &= A_i + Y A_i^T X + L^T B_2^T X + Y C_{3i}^T F^T \\ L &= C_K V^T, \quad F = U B_K, \quad M = V A_K^T U^T \end{aligned} \quad (14)$$

이고 위의 행렬부등식(10)~(13)을 만족하는 해 X, Y, L, F, M 가 존재하면 제어기 행렬은 L, F, M 의 표현식(14)로부터 쉽게 유도되어진다. 즉, 제어기 행렬은

$$\begin{aligned} A_K &= (I - XY)^{-1} M^T, \\ B_K &= (I - XY)^{-1} F, \\ C_K &= L \end{aligned} \quad (15)$$

이다. 그러나 (10)~(13)는 BLMIs의 형태를 가지고 있으므로 행렬부등식의 양변에 적절한 차원의 행렬 $\text{diag}(Y^{-1}, I, \dots, I)$ 와 $\text{diag}(I, X^{-1}, I, \dots, I)$ 을 곱하고 변수치환방법을 이용한 보조정리 2, 3을 이용하여 LMIs 형태로 변환후, V-GROSS 분해 알고리듬의 반복적 과정을 통해 X, Y, L, F, M 의 가능한 해(feasible solution)를 구한다.

보조정리 2^[6]. 행렬부등식

$$\begin{aligned} \begin{bmatrix} Q_1 & Q_1 \\ Q_1 & X \end{bmatrix} &> 0 \\ \begin{bmatrix} A_{ik}^T Q_1 + Q_1 A_{ik} & \Psi_{ik} & Q_1 B_{1i} & C_{k\infty}^T \\ * & G_i & X B_{1i} + F D_{3i} & C_{1i}^T \\ * & * & -\gamma I & 0 \\ * & * & * & -\gamma I \end{bmatrix} &< 0 \quad (16) \\ \begin{bmatrix} A_{ik}^T Q_1 + Q_1 A_{ik} & \Psi_{ik} & C_{k2}^T \\ * & G_i & C_{2i}^T \\ * & * & -I \end{bmatrix} &< 0 \end{aligned}$$

$$\begin{bmatrix} Q_1 & Q_1 & Q_1 B_{1i} \\ * & X B_{1i} + FD_{3i} & \\ * & * & W \end{bmatrix} > 0 \quad (17)$$

$$A_{iK} = A_i + B_{2i} L_K Y_K^{-1},$$

$$C_{K\infty} = C_{1i} + D_{1i} L_K Y_K^{-1}, \quad C_{K2} = C_{2i} + D_{2i} L_K Y_K^{-1}$$

$$\Psi_{iK} = Q_1 A_i + A_{iK}^T X + C_{3i}^T F^T + S_1, \quad Q_1 = Y^{-1}, \quad S_1 = Y^{-1} M$$

을 놓시에 만족하고 $\gamma, \text{trace}(W)$ 를 최소화시키는 해가 존재하면 성능을 만족시키는 혼합 H_2/H_∞ 출력궤환 제어기가 존재한다. ■

보조정리 3^[6]. 행렬부등식

$$\begin{bmatrix} Y & Q_2 \\ Q_2 & Q_2 \end{bmatrix} > 0$$

$$\begin{bmatrix} H_i & \Phi_{iK} & B_{1i} & L^T D_{1i}^T + Y C_{1i}^T \\ * & Q_2 A_{iK}^T + A_{iK} Q_2 & B_K & Q_2 C_{1i}^T \\ * & * & -\beta I & 0 \\ * & * & * & -\beta I \end{bmatrix} < 0 \quad (18)$$

$$\begin{bmatrix} H_i & \Phi_{iK} & L^T D_{2i}^T + Y C_{2i}^T \\ * & Q_2 A_{iK}^T + A_{iK} Q_2 & Q_2 C_{2i}^T \\ * & * & -I \end{bmatrix} < 0$$

$$\begin{bmatrix} Y & Q_2 & B_{1i} \\ * & Q_2 & B_K \\ * & * & W \end{bmatrix} > 0 \quad (19)$$

$$A_{iK} = A_i + X_K^{-1} F_K C_{3i}, \quad B_K = B_{1i} + X_K^{-1} F_K D_{3i}$$

$$\Phi_{iK} = A_i Q_2 + Y A_{iK}^T + L^T B_{2i}^T + S_2$$

$$Q_2 = X^{-1}, \quad S_2 = M X^{-1}$$

을 놓시에 만족하고 $\beta, \text{trace}(W)$ 를 최소화시키는 해가 존재하면 성능을 만족시키는 혼합 H_2/H_∞ 출력궤환 제어기가 존재한다. ■

보조정리 2, 3의 LMI 해를 반복적방법으로 $\gamma, \beta, \text{trace}(W)$ 를 최소화시키는 과정을 통해 $\gamma_K - \beta_K < \varepsilon_0$ 인 가능한 해 X_K, Y_K, L_K, F_K, M_K 을 구할수 있다.

III. PLL의 루프필터 설계

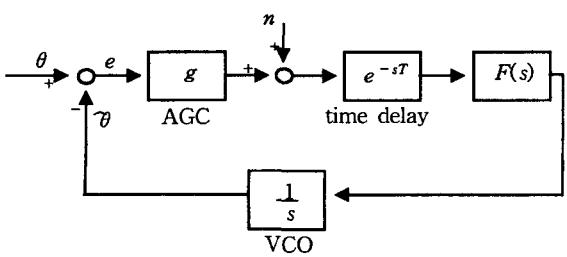


그림 1. 선형화 PLL 모델

PLL의 필터 설계목적은 폐루프시스템 응답이 좋은 성능을 만족하기 위하여, 개루프 응답이 이득여유와 위상여유를 갖기 위해

$$\left| \frac{L(s)}{1+L(s)} \right| \leq \gamma \quad (20)$$

를 만족하면서 e 의 RMS값

$$\bar{e} = \text{var}[e] \quad (21)$$

를 최소화시키는 것이다. 여기서 개루프 전달함수는 $L(s) = g \frac{1}{s} F(s) e^{-sT}$ 이다.

그림 1에 제시된 선형화된 PLL모델에 적분기를 추가한 변형된 PLL모델 그림 2을 고려한다. 위상잡음과 백색잡음의 전력 스펙트럼 밀도는 $\Phi_\theta = (50/w^2)^2$ 와 $\Phi_n = 0.01^2$ 이고 AGC의 폴리토프형태 이득불확실성은 $g \in [1, 2]$ 이고 γ 값은 3 dB로 취한다.

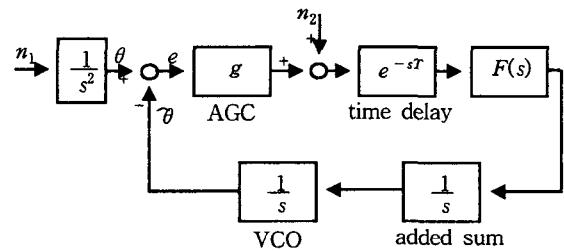


그림 2. 변형된 PLL 모델

먼저 시간지연 e^{-sT} 를 2차 근사화를 하면

$$e^{-sT} = \frac{(1-sT/2k)^k}{(1+sT/2k)^k} = \frac{(s-4/T)^2}{(s+4/T)^2}, \quad \text{where } k=2 \quad (22)$$

로 나타낼 수 있다. θ 입력에 의한 H_∞ 제어와 n_1, n_2 입력에 의한 H_2 제어부분으로 분리된 시스템 전달함수

$$- H_\infty \text{ 제어} \quad (23)$$

$$z_\infty(s) = \frac{1}{s^2} u(s)$$

$$y(s) = g \frac{(s-4/T)^2}{(s+4/T)^2} \theta(s) - \frac{g}{s^2} \frac{(s-4/T)^2}{(s+4/T)^2} u(s) \quad (24)$$

$$- H_2 \text{ 제어}$$

$$z_2(s) = \frac{N_1}{s^2} n_1(s) - \frac{1}{s^2} u(s)$$

$$y(s) = \frac{N_1 g (s-4/T)^2}{s^2 (s+4/T)^2} n_1(s) + \frac{N_2 (s-4/T)^2}{(s+4/T)^2} n_2(s) - \frac{g (s-4/T)^2}{s^2 (s+4/T)^2} u(s)$$

을 길버트 실현화 방법을 통해 시스템 식(1)의 상태공간 표현법은

$$- H_\infty \text{ 제어}$$

$$A_i = \begin{bmatrix} -4/T & 1 & 0 & 0 \\ 0 & -4/T & 0 & 0 \\ 0 & 0 & 0 & 1 \\ 0 & 0 & 0 & 0 \end{bmatrix}, \quad B_{1\infty} = \begin{bmatrix} 4/T \\ -16/T^2 \\ 0 \\ 0 \end{bmatrix},$$

$$B_{2i} = [T/4 \ 1 \ -T \ 1]^T, \quad (25)$$

$$C_{1i} = [0 \ 0 \ 1 \ T], D_{1i} = [0],$$

$$C_{3i} = [-4g \ 0 \ -g \ 0], D_{3i} = [g],$$

$$w(t) = \theta(t), \quad g \in [1, 2]$$

- H_2 제어

$$A_i = \begin{bmatrix} -\frac{4}{T} & 1 & 0 & 0 \\ 0 & -\frac{4}{T} & 0 & 0 \\ 0 & 0 & 0 & 1 \\ 0 & 0 & 0 & 0 \end{bmatrix}, B_{12} = \begin{bmatrix} -\frac{N_1 T}{4} & \frac{4N_2}{Tg} \\ -N_1 & -\frac{16N_2}{gT^2} \\ N_1 T & 0 \\ -N_1 & 0 \end{bmatrix},$$

$$B_{2i} = [T/4 \ 1 \ -T \ 1]^T \quad (26)$$

$$C_{2i} = [0 \ 0 \ -1 \ -T], D_{2i} = [0]$$

$$C_{3i} = [-4g \ 0 \ -g \ 0], D_{3i} = [0 \ N_2]$$

$$w(t) = \begin{bmatrix} n_1(t) \\ n_2(t) \end{bmatrix}, \quad \text{where, } g \in [1, 2]$$

로 나타난다. 따라서 II절에 제시된 혼합 H_2/H_∞ 출력제한 제어기 설계방법을 통해 식(19)을 만족하면서 식(20)을 최소화시키는 루프필터는 이득 불확실성의 값이 유한한 범위의 중앙값 $g=1.5$ 을 택할 때 9번의 반복과정을 통해 구해진 해로부터 제어기 행렬은 식(15)을 통해

$$A_k = 10^6 \times \begin{bmatrix} -0.0007 & 0.0461 & -0.0001 & 0.0076 \\ -0.0000 & -0.0001 & 0.0000 & -0.0001 \\ -0.0260 & 2.1705 & -0.0134 & 1.2149 \\ -0.0003 & 0.0240 & -0.0001 & 0.0135 \end{bmatrix}$$

$$B_k = [-0.0158 \ -0.0005 \ -1.4091 \ -0.0156]^T \quad (27)$$

$$C_k = 10^8 \times [0.3061 \ -3.6325 \ -0.1623 \ -4.7906]$$

이고 그때의 γ 는 1.9207이고 $\text{trace}(W) = 0.0747$ 이다. 그리고 $g=1$ 일 때에 해당하는 최악의 경우 H_2 성능지수 상한값은 $\|T_{zw}\|_2^2 = \text{trace}(B_{cl}^T P B_{cl}) = 0.1005$ 이다.

다음의 모의실험 결과로부터 이득 $A \in [1, 2]$ 로 주어지는 폴리토프 형태의 불확실성을 가지는 PLL 시스템에 대해 출력 캐한 제어기 설계 후 각각 $g=1, g=2$ 일 때 그림 3을 통해 제약조건 ($|L(jw)| / \{1 + L(jw)\} \leq 3dB$)을 만족하면서, 그림 4를 통해 단위계단입력에 대한 위상검출기 출력값을 최소화시키는 안정한 제어기를 설계하였음을 확인할 수 있다.

IV. 결론

본 논문에서는 시간자연과 폴리토프 형태의 파라미터 불확실성을 가지는 PLL의 루프필터 설계를 위해 H_∞ 노음 제약조건을 통해 성능을 만족시키는 놓시에 H_2 성능지수 상한값을 최소화시키는 혼합 H_2/H_∞ 출력제한 제어기를 설계하였다. H_∞ 노음 제약조건 $\|T_{zw}\|_2^2 < \gamma$ 과 H_2 성능지수 상한값 $\|T_{zw}\|_2^2 < \alpha$ 를 놓시에 만족시키는 혼합 H_2/H_∞ 제어문제는 γ 와 α 사이에 상호보완적인 관계를 가지고 있다. 따라서 성능을 만족하는 범위내에서 γ 값을 조절하여 α 값을 최적화시키는 제어기를 제시하였다. 폴리토프 형태의 파라미터 불확실성과 시간지연을 가지는 PLL의 루프필터를 위해 제시된 혼합 H_2/H_∞ 출력제한 제어기가 성능을 만족하고 위상검출기의 오차를 최소화시킴을 모의실험을 통해 확인하였다.

참고문헌

- [1] R. Best, Phase-Locked Loops, McGraw-Hill: New York, 1993.
- [2] W. C. Lindsey and C. M. Chie, Phase-Locked Loops. IEEE Press: New York, 1986.
- [3] D. Abramovitch, "Phase-locked loops: a control centric tutorial," Proc. Amer. Contr. Conf., vol. 1, pp. 1-15, 2002.
- [4] O. Yaniv and D. Raphaeli, "Near-optimal PLL design for decision feedback carrier and timing recovery," IEEE Trans. on Commu., vol. 49, Sep. 2001.
- [5] V. Suplin and U. Shaked, "Mixed H_∞/H_2 design of digital phase-locked loops with polytopic-type uncertainties," Int. J. of Robust Nonlinear Control, vol. 12, pp. 1239-1251, Sep. 2002.
- [6] H. Mobar, A. Kochbati, A. Zaafouri, and M. Ksouri, "An LMI approach to H_2/H_∞ synthesis for polytopic uncertain systems," IEEE Inter. Conf. on Systems, Man and Cybernetics, vol. 4, pp. 285-290, 2002.
- [7] P. Gahinet and P. Apkarian, "A linear matrix inequality approach to H_∞ control," Int. J. of Robust Nonlinear Control, vol. 4, pp. 421-448, 1994.
- [8] J. Doyle, K. Glover, P. Khargonekar, and B. Francis, "State-space solution to standard H_2 and H_∞ control problem," IEEE Trans. on Autom. Control, vol. 34, pp. 831-847, Aug. 1989.
- [9] J. Doyle, K. Zhou, K. Glover, and B. Bodenheimer, "Mixed H_2 and H_∞ performance objectives II: Optimal control," IEEE Trans. on Autom. Control, vol. 39, pp. 1575-1587, Aug. 1994.
- [10] K. Zhou and J. C. Doyle, Essentials of Robust Control, Prentice-Hall, 1998.

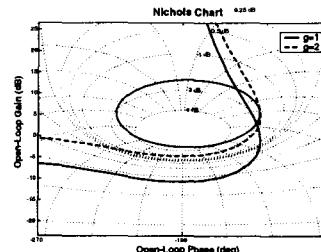


그림 3. Nichols 도표
Fig. 3. Nichols chart.

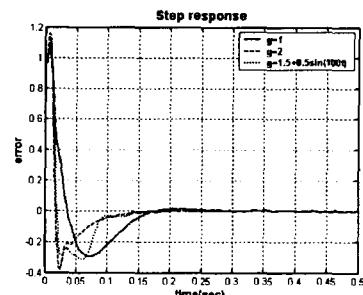


그림 4. 단위계단응답
Fig. 4. Unit step response.