

광대역 특성을 갖는 12GHz 능동 주파수 체배기 설계

*전종환, 김태용, 최원, 오정균, 구경현
인천대학교 공과대학 전자공학과

Design of Broadband 12GHz Active Frequency Multiplier

*Jong Hwan Jeon, Tae Yong Kim, Won Choi, Chung Gyun Oh, Kyung Heon Koo
Dept. of Electronics Eng., University of Incheon
E-mail : lettertt@incheon.ac.kr

Abstract

In this paper, active frequency doubler with broadband characteristics and unconditional stability from 6GHz to 12GHz was designed and fabricated using PHEMT. The designed frequency multiplier has a bias point near pinch-off and a proposed RC circuit between bias line and input matching network for the improvement of stability. With 0dBm input power, second harmonic of 1.7dBm at 12GHz, -27.5dBc suppression of 6GHz fundamental, -18dBc suppression of 18GHz 3rd harmonic and the output bandwidth of 1.8GHz have been measured.

I. 서론

정보량의 증가에 따라 주파수 자원이 포화되어 통신 주파수 대역의 상승을 통해 통신에 필요한 대역폭을 확보하고 있다. 특히 X-band 대역은 위성통신, 위성방송, Doppler 레이더를 이용한 차량감지와 기상관측시스템 등의 여러 마이크로파 통신 시스템이 존재하고 새로운 응용 시스템이 나타나고 있다. 마이크로파 통신 시스템은 높은 안정성과 저 잡음 특성을 가지는 신호원을 요구하지만 주파수가 높아질수록 이러한 신호원을 제작하

기 어렵다. 따라서, 높은 주파수에 비해 안정성과 저 잡음 특성을 가진 낮은 주파수를 체배하여 마이크로파 통신시스템의 신호원을 확보하는 기법이 널리 사용되고 있다.

본 논문에서는 주파수 체배기의 기본 이론을 검토하고 PHEMT를 사용하여 바이어스 변화에도 높은 안정도와 저 잡음 특성을 가지는 X-band 대역의 능동 주파수 2 체배기를 설계 제작 하였고 특성을 살펴보았다

II. 주파수 체배기 이론

주파수 체배기법에는 사용되는 소자에 따라 다이오드 주파수 체배기와 능동 주파수 체배기로 나눌 수 있다. 다이오드 주파수 체배기중에는 바랙터와 Step recovery diode (SRD)를 이용한 리액티브(reactive) 체배기가 있다. 리액티브 체배기는 일반적으로 높은 효율과 저잡음 특성을 갖지만 동작 대역폭이 작은 단점이 있다. 이에 반하여 Schottky barrier diode를 이용한 저항성(resistive) 다이오드 체배기는 주파수대역폭은 넓으나 효율이 떨어진다. FET와 BJT를 이용한 능동 주파수 체배기는 다이오드 주파수 체배기보다는 설계가 어려운 단점이 있지만 설계에 따라 넓은 동작 대역폭과 이득을 가질 수 있다[1].

주파수 체배기는 소자의 비선형 특성에 의해 발생하는 고조파 성분을 이용한다. 능동 주파수 체배기는

FET 나 BJT 에서 기본주파수에 의해 유도된 2 차 또는 3 차 고조파 성분을 이용하여 주파수 체배를 한다.

트랜지스터의 입출력 바이어스에 의한 전도각 (conduction angle)에 따라 기본파와 고조파 주파수의 출력 전류(I_{dn})은 변화한다. 이러한 전도각은 바이어스에 의해 제어될 수 있고 그림(1)은 바이어스 전압에 따른 전도각을 나타내고 있다. 체배기의 입력 전압 V_g 가 최소값인 V_{gmin} 과 최대값인 V_{gmax} 을 가지고 FET 의 게이트단의 DC 바이어스인 V_{G0} 를 중심으로 변화하고 있다. 출력 전류인 I_{dn} 은 pinch-off 전압을 기준으로 입력전압에 대해 전도각을 가지고 출력된다. 여기서 전도각은 식(1)과 같이 나타낼 수 있다[2][3].

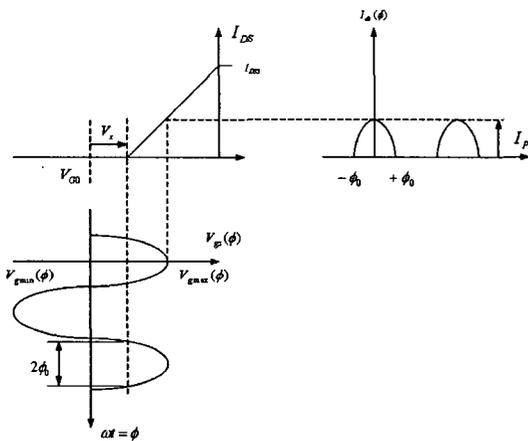


Fig.1. Definition of conduction angle[2]

$$\cos(\phi) = \frac{V_x}{V_g} = \frac{V_p - V_{G0}}{V_g} = \frac{2V_p - (V_{gmax} + V_{gmin})}{V_{gmax} - V_{gmin}} \quad \dots(1)$$

FET 의 입출력 전압, 전류의 전달특성이 선형적이라고 가정 한 후, 바이어스 전압과 입출력 파형의 전도각에 의해 유도되는 정규화된 하모닉 전류 특성은 식(2)와 (3)에 의해 표시되며, 그림(2)와 같이 나타낼 수 있다.

$$I_{d1} = \frac{I_{DSS}(1 - V_{gs}/V_p)\phi - \cos(\phi)\sin(\phi)}{\pi(1 - \cos(\phi))} \quad \dots(2)$$

$$I_{dn} = \frac{2I_{DSS}(1 - V_{gs}/V_p)\sin(n\phi)\cos(\phi) - n\sin(\phi)\cos(n\phi)}{\pi(n^2 - 1)(1 - \cos(\phi))}, n \geq 2$$

....(3)

그림 (2)에서 2 차 고조파의 전류비가 최대가 되는 전도각은 120°이고 3 차 고조파의 전류비가 최대가 되는 전도각은 80°가 된다.

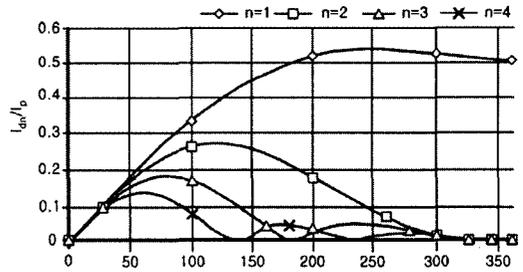


Fig.2. Normalized harmonic current as the function of conduction angle[2]

주파수 체배기는 최적의 고조파 출력을 얻기 위하여 pinch-off 바이어스, I_{DSS} 바이어스, Class A 등의 크게 세 가지 바이어스가 존재한다. 그중 pinch-off 바이어스는 class B 체배기로서 주파수 2 체배기에 많이 사용된다. 입력 전압파형에서 pinch-off 전압(V_p) 이상의 파형이 출력 전류에 전달된다. 결과적으로 입력 전압 파형에 대하여 출력 전류 파형이 비대칭적으로 왜곡되기 때문에 짝수차 고조파(even harmonic)의 유도가 가능하다.

2 체배기의 기본구조에서 체배기의 입력단은 기본 주파수 f_0 를 FET 로 잘 전달되도록 $2f_0$ 에서 $\lambda/4$ 의 개방 스테브를 연결한다. 입력 신호의 반사를 최소화하기 위하여 입력정합 회로를 구성하고 출력단은 기본주파수와 3 차고조파 신호를 억압하기위해 f_0 의 $\lambda/4$ 개방 스테브를 연결하고 유도된 2 차 고조파 체배주파수에 대해 출력 정합을 한다.

III. 주파수 체배기 설계

바이어스, 입출력 임피던스 정합을 고려하여 그림(3)의 회로 구성을 갖도록 주파수 체배기를 설계하였다. 설계된 주파수 체배기의 구조를 살펴보면 Cb1 은 DC 차단 커패시터의 역할을 하고, TL1 과 TL2 는 입력 신호의 반사가 최소가 되도록 설계된 입력정합회로이다. TL5 와 TL6 는 f_0 신호를 차단하고 $2f_0$ 신호를 통과시키는 f_0 반사기이다. TL7 과 TL9 은 체배된 주파수가 최대가 되고 $2f_0$ 신호의 반사가 최소가 되게 설계된 출

력정합회로가 된다. TL3, TL4, TL10, TL11 은 입력과 출력 바이어스 공급선으로 기본주파수와 2 차 고조파에 대한 바이어스 체크 역할을 한다.

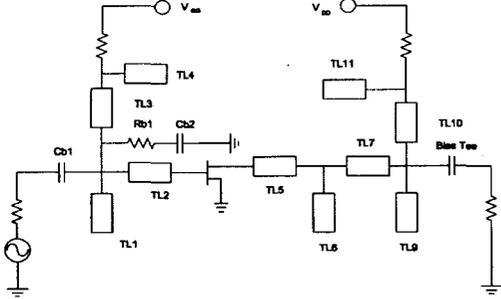


Fig.3. Schematic of the designed frequency multiplier

본 논문에서는 FET 의 입력단의 바이어스 체크와 입력정합단 사이에 Rb1 과 Cb2 를 연결하여 출력단의 반사기에 의한 FET 입력단의 부성저항과 그에 의한 체배기의 불안정성을 개선하였다. 또한 바이어스 변화에 따른 주파수 체배기의 안정도를 확인하여 어떠한 바이어스 변화에도 주파수 체배기가 무조건 안정인 조건을 만족하도록 설계하였다. pinch-off 바이어스를 설정하여 전도각이 180°가 되게 하였으므로 짝수차 하모닉의 전류가 우세하고 3 차 고조파가 최소가 되는 2 체배기의 바이어스 특성을 갖는다.

μ -factor 를 이용해 주파수 체배기의 안정도를 확인할 수 있으며, 식(4)에서 μ -factor 가 1 보다 크면 무조건 안정인 조건을 만족한다. 그림(7)은 설계된 주파수 체배기에 사용된 능동소자의 최대허용 바이어스 변화(-3V < V_{GS} < 0V, 0V < V_{DS} < 3V) 에도 전 대역에서 μ 가 1 이상으로 무조건 안정임을 나타내고 있다.

$$\mu = \frac{1 - |s_{11}|^2}{|s_{22} - \Delta s_{11}^*| + |s_{12}s_{21}|} > 1 \quad \dots(4)$$

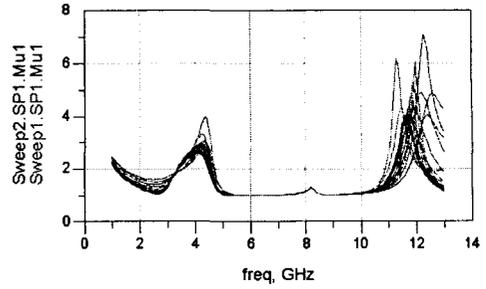


Fig.4. μ -factor of the designed frequency multiplier with bias sweep(-3V*V_{GS}*0V, 0V*V_{DS}*3V).

시뮬레이션 결과 설계된 주파수 체배기의 고조파 특성은 0dBm 의 입력 신호에 대해 3dBm 의 2 차 고조파 출력과 2 차 고조파 신호에 대하여 각각 -35dBc 와 -32dBc 의 기본파 및 3 차 고조파 억압특성을 나타내고 있다. 그림 (5)는 입력 주파수의 변화에 대한 출력 신호의 시뮬레이션 결과를 나타내고 있다. 3dB 의 변환이 득차이를 가지는 주파수 대역폭은 입력 주파수에 변화에 약 1.1 GHz, 출력에서는 2.2GHz 의 동작대역 특성을 가지고 있다.

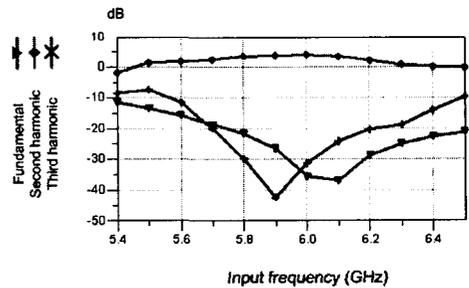


Fig.5. Simulated output spectrum with frequency sweep

IV. 주파수 체배기의 제작 및 측정

본 논문에서 체배기는 유전율 2.6, 두께가 0.4 mm 를 갖는 기판을 이용하여 제작하였다. 제작된 주파수 체배기의 크기는 32(mm)32(mm)이며, 그림 (6)은 제작된 주파수 체배기를 보여주고 있다. 사용된 FET 는 Agilent 사의 저잡음 특성을 가지는 PHEMT 로, P_{1dB} 출력은 5 dBm 이다.

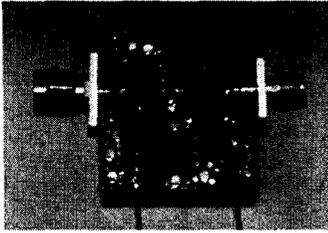


Fig.6. Designed 12GHz frequency multiplier

측정된 주파수 체배기의 고조파 출력 특성을 그림(7)에 나타내었다. 0dBm 입력시 12GHz의 -1.1 dBm을 보였고, 12GHz 출력에 대하여 -27.5 dBc의 기본주파수 억압과 -18 dBc의 3차고조파 억압을 보였다. 출력단의 커넥터 및 DC 차단을 위한 바이어스 티의 손실을 고려하면 제작된 주파수 체배기의 측정치와 시뮬레이션은 유사한 특성을 나타내었으며, 2체배된 주파수의 출력은 약 1.7 dBm으로 예상된다.

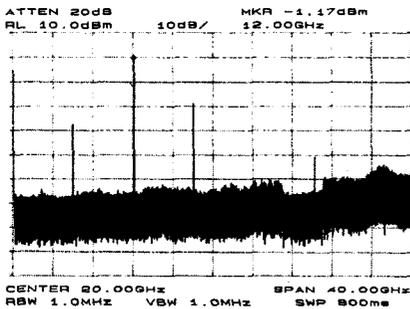


Fig.7. Output spectrum of the frequency multiplier

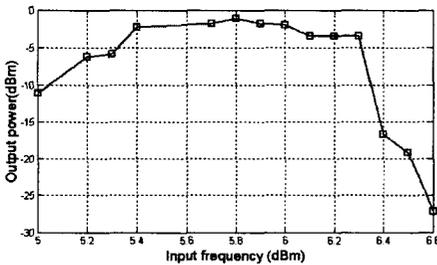


Fig.8. Output power($2f_0$) with input frequency sweep

입력 주파수를 5GHz에서 6.6GHz까지 변화시켜 2차 고조파($2f_0$)의 출력 전력특성을 측정하였다. 5.4GHz에서 6.3GHz까지 3dB 이내의 일정한 출력을 나타내어 시뮬레이션 결과와 유사한 동작대역폭을 가지고 있음을 그림(8)에서 알 수 있다. 그림(9)는 6GHz의 입력

전력을 -20dBm에서 4dBm까지 변화시켜 2차 고조파($2f_0$) 출력의 변화를 측정한 결과를 나타내고 있다. -20dBm에서 -10dBm까지는 입력전력에 대하여 출력전력은 제곱의 변화를 갖고 있음을 확인할 수 있었다. 표(1)은 국내에 발표된 주파수 체배기와 제작된 주파수 체배기의 특성을 비교하였다

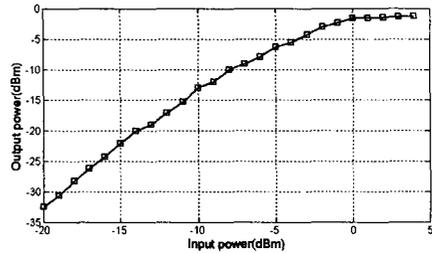


Fig.9. Output power vs input power sweep ($2f_0$)

Table1. Comparison of the designed frequency multiplier with some publisher data

항목	A ⁽¹⁾	B ⁽²⁾	제작된 체배기	단위
출력 주파수	4.620~4.660	8.030~8.540	10.400~12.800	MHz
주파수 대역 -3 dB	240	580	1800	MHz
변환 여파	0.5	2.8	1.7	dB

V. 결 론

본 논문에서는 높은 안정도와 저잡음 특성을 갖는 12 GHz 신호원을 얻기 위한 주파수 체배기의 기본 이론과 각 고조파에 대한 최적의 전도각을 고찰하였다. 그리고 주파수 체배기의 안정도와 입력정합 특성을 개선하기 위한 회로를 제안하여 입력정합 개선과 바이어스 변화에 의한 안정도 변화를 확인하여 전대역에서 안정한 특성을 갖는 주파수 체배기를 설계하였다. 바이어스 변화에도 안정한 특성을 보이는 주파수 체배기는 추후에 이중대역 주파수 체배기 연구에 적용이 가능할 것이다. 제작된 주파수 체배기는 기존의 발표된 하이브리드 형태의 주파수 체배기에 비해 대역폭 면에서 우수한 특성을 보였다. 또한 본 연구의 결과는 주파수 3 체배기와 4 체배기에 적용할 수 있을 것이다.

참고문헌

- [1] Stephen A. Maas, *Nonlinear Microwave and RF Circuits, Second Edition*, Artech House, 2003.
- [2] Edmar Camargo, *Design of FET Frequency*

Multipliers and Harmonic Oscillators, Artech House, 1998.

[3] Steve C. Cripps, *RF Power Amplifiers for Wireless Communications*, Artech House, 1999.

[5] Almudena Suarez and Raymond Quere, *Stability Analysis of Nonlinear Microwave Circuits*, Artech House, 2003.

[6] C. Rauscher, "High-Frequency Doubler Operation of GaAs Field-Effect Transistors", *IEEE Trans. Microwave Theory and Techniques*, vol.83, pp. 462-473, 1983

[7] 정미경, 홍성용, "pHEMT 를 이용한 Frequency doubler 설계 및 제작", 2001 년도 춘계 마이크로파 및 전파학술대회 논문집, vol.24, pp. 63-66, 2001.

[8] 정미경, 홍성용, "8 GHz 대역 국부발진기용 주파수 3 체배기 설계 및 제작", *한국전자파학회논문지*, vol.13, PP. 379-385, 2002.