

임베디드 시스템을 이용한 산업용내시경 구현

*유장호, 문철홍

광주대학교

전화 : 062-670-2293 / 핸드폰 : 011-629-7455

Implementation of Industrial endoscope using Embedded System

*Jang-Ho Yoo, Cheol-Hong Moon

Gwangju University

Email : ttolihw@nate.com

Abstract

In this paper, an industrial electric endoscope is implemented. Most industrial endoscope that used in domestic are imported and the equipments are divided into several parts. So these endoscopes spend a lot of time, labor and inspection cost on inspection process. This research is accomplished to solve above mentioned weak points and to improve previous inspection systems into embedded systems.

1. 서론

내시경 검사란 인체나 물체에 손상을 주지 않으면서 내부에 Insertion tube(삽입관)를 삽입하여 육안으로 검사하는 방식으로 비파괴 검사의 한 방법이다. 이러한 내시경은 검사대상에 따라 의료용과 산업용으로 나뉘어 있다. 이 중 산업용내시경은 삽입부 길이가 가늘고 길어 제작이 어렵고 상품이 다양하다. 따라서 국내에서는 아직까지 상품화되었거나 연구개발에 있지 않고, 사용하는 산업용내시경 장비들은 대부분 수입에 의존하고 있는 실정이며, 검사에 사용되는 장비들이 육안으로 검사를 실시하기 위한 영상 입/출력 장비, 광원(光源), 삽입관등으로 검사장비가 크고, 여러 장비로 분리되어 있어 검사원이 작업하는데 많은 노동시간, 노동력, 비용이 들었다. 본 논문에서는 이러한 단점을 보완하기 위해 임베디드 시스템을 이용하여 검사장비를 소형화하여 검사작업의 편의성을 제공하도록 하고, 검사영상을 획득하기 위한 임베디드 시스템을 구현해 보고 구현된 임베디드 시스템으로 영상을 입/출력 해보았으며, 검사대상에 삽입하기 위한 삽입부와 조명 역할을 담당할 라이트

가이드 및 삽입부 헤더의 방향전환을 담당할 스테핑 모터 제어부를 구현해 보았다.

2. 기계부 설계

내시경은 광학 반사식, 광 화이버식, 전자 내시경으로 나뉘는데, 본 논문에서는 전자 내시경방식을 채택하여 삽입부를 구성하였다. 삽입부는 세부분으로 나누어지며 헤더부와 헤더부의 유연성을 증대하기 위한 밴딩부 그리고 유연부로 나뉘 수 있다.

2.1 헤더부

광학렌즈 케이스와 CCD 이미지 센서가 부착될 케이스로 나누어 설계하였으며, 각각의 도면을 그림 1과 2에 나타내었다.



그림 1 렌즈 케이스부 도면

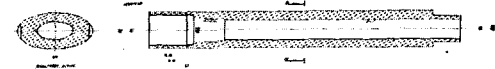


그림 2 CCD 케이스부 도면

2.2 밴딩부와 유연부

밴딩부는 헤더부를 스테핑 모터의 제어에 의해 상하 좌우 180도로 회전할 수 있도록 설계되었으며, 조립자의 정밀한 작업을 요구하는 여러개의 부속으로 구성되어져 있다. 그림 3에는 밴딩부의 부속품과 외관을 나타내고 있다.

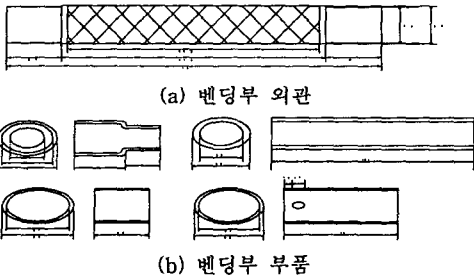


그림 3 벤딩부 외관과 부품 도면

벤딩부와 고정부를 연결해 주는 유연부의 외관은 삽입부가 물체에 자연스럽게 삽입되도록 하고 물체의 내면에 손상을 주지 않게 하기 위해 비닐튜브로 보호하였다. 그림 4에는 유연부의 도면을 나타내었고, 그림 5에는 헤더부와 벤딩부의 실물사진을 나타내었다.

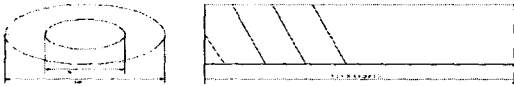


그림 4 유연부 도면



그림 5 헤더부와 벤딩부 실물

3. 하드웨어 설계

본 논문에서 구현한 임베디드 시스템의 구성을 그림 6에 나타내었다. 본 논문에서 구현한 임베디드 시스템은 32Bit RISC 프로세서를 사용하였으며, 삽입관 헤더부의 CCD 이미지 센서를 통하여 전송되는 NTSC포맷의 아날로그 영상신호를 디지털로 변환하기 위해서 영상 디코더를 사용하였으며, 입력되는 영상을 저장하기 위한 프레임 버퍼는 입/출력이 분리되어 있는 3Mbit의 DRAM구조를 가진 동기 FIFO를 사용하였다. 또한 프레임 버퍼를 제어하기 위해서 2만게이트급의 CPLD를 사용하였다. 그리고, 입력된 영상을 디스플레이하기 위해서 640×480크기의 26만픽셀을 지원하는 TFT LCD를 사용하였다. 할로겐 램프와 스텝핑모터를 제어하기 위해서 8bit MCU를 이용하였으며, 임베디드 시스템과의 통신을 위해 RS232통신을 구현하였고, 사용자 인터페이스를 위해서 Touch screen, USB mouse를 구현하였다.

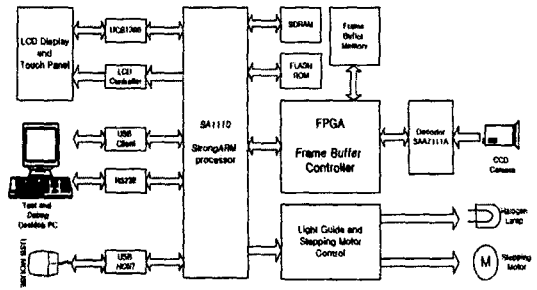


그림 6 임베디드 시스템 구성도

4. 소프트웨어 설계

본 논문에서는 임베디드 시스템의 하드웨어를 제어하기 위해서 32Bit 운영체제인 Microsoft사의 Windows CE를 사용하였으며, Embedded Visual Tools 3.0을 이용하여 Windows CE 응용프로그램을 개발하였고, Altera사의 Max-Plus II를 이용하여 VHDL을 구현하였으며, IAR C51 Compiler를 이용하여 할로겐 램프 및 스텝핑 모터 제어보드의 구동 프로그램을 구현하였다.

4.1 Windows CE

본 논문에서는 Platform Builder 3.0을 이용하여 Windows CE를 제작하였다. 그림 7에는 Windows CE의 기본 Platform에 대해 나타내었다.

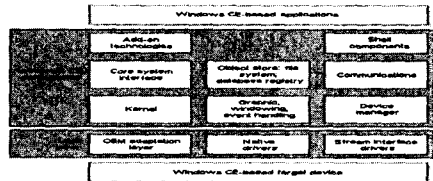


그림 7 Windows CE 기본 Platform

Windows CE는 하드웨어를 관리하고 제어하는데 두 가지 드라이버 모델인 Native device driver, Stream Interface driver 제공한다. 이러한 두 가지 드라이버 모델로 작성된 드라이버들은 모두가 Dynamic link library(DLL)로 이루어져 있으며, User mode에서 GWES(graphic, Window, Event Subsystem) 혹은 Device Manager에 의해 로드되어져 하드웨어를 Low level에서 제어 가능하도록 한다.

4.2 응용프로그램

4.2.1 영상입력부 초기화 프로그램

본 논문에서 사용한 영상 디코더는 내부 레지스터의 간단한 설정으로 디코더의 동작을 결정할 수 있으며, 레지스터의 설정은 I2C버스 방식을 이용한다. 따라서 I2C버스 인터페이스 프로그램을 구현하였다.

4.2.2 할로겐 램프와 스테핑 모터 제어 프로그램

삽입부의 조명역활을 담당할 할로겐 램프의 밝기 제어와 스테핑 모터의 회전방향 제어를 위해 구현하였으며, RS232통신을 통해 제어보드와 임베디드 시스템간의 인터페이스를 가능하게 하기 위해서 RS232통신을 구현하는 프로그램을 작성하였으며, 한 바이트의 패킷에 의해 구동하도록 프로그램하였다.

4.2.3 프레임 메모리 제어로직 구현

본 논문에서는 Altera사의 MAX-Plus II Ver10.2를 이용하여 VHDL 코딩을 수행하고, 컴파일 및 시뮬레이션 하였으며, 디바이스는 2단계이트의 CPLD를 사용하였다. 그림 8에는 제어로직을 블록화한 블록도를 나타내었다.

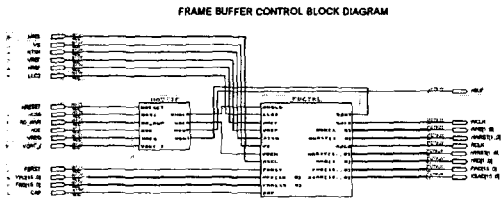


그림 8 프레임 메모리 제어 VHDL 블록도

그림 8에서처럼 2개의 Component로 구성되었으며, CPU와의 인터페이스를 담당하는 Host Interface부와 프레임 메모리에 영상을 읽고, 쓰기 위한 제어부인 Frame Buffer Control부로 나뉘어져 있다. 그림 9와 10에는 코딩한 VHDL 제어로직을 시뮬레이션하고 그 결과를 나타내었다.

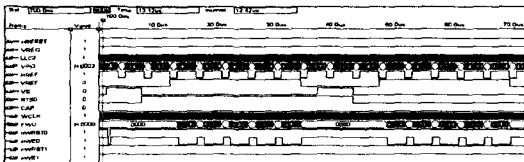


그림 9 프레임 메모리 쓰기 동작 시뮬레이션

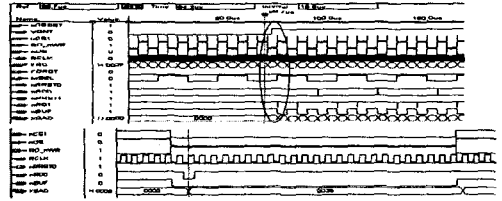


그림 10 프레임 메모리 읽기 동작 시뮬레이션

4.2.4 영상 출력 프로그램

본 논문에서는 헤더부를 통해 입력되는 아날로그 영상신호를 디지털로 변환하여 LCD에 디스플레이하기 위해 Windows CE Application을 eMbedded Visual C++ 3.0을 이용하여 작성하였다. 그림 11에서는 LCD로 영상을 표현하는 루틴을 나타내었다.

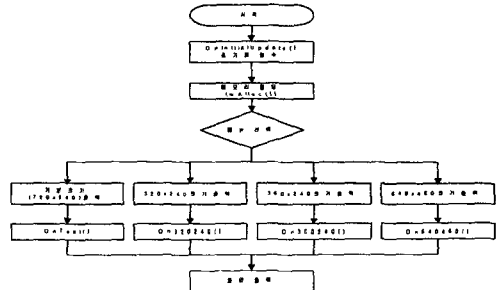


그림 11 LCD 영상출력 루틴

5. 실험 및 결과

본 논문에서는 그림 12와 같은 실험환경을 구축하고 삽입판의 헤더부 CCD 이미지 센서를 통해서 넘어오는 영상을 임베디드 시스템의 영상입력부에서 아날로그 영상신호를 디지털로 변환한 후 프레임 메모리에 저장하고, 프레임 메모리에 저장된 영상데이터를 읽어들이 임베디드 시스템의 LCD에 디스플레이 하여 확인해 보고 검사대상의 영상을 정확하게 표현 하는지와 표현하는 영상이 육안으로 식별가능한지를 확인해 보았다.

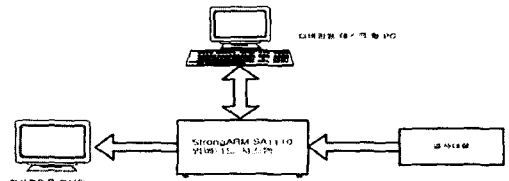


그림 12 실험환경

검사대상에 삽입판의 헤더부의 CCD 이미지 센서를 통해 전송되는 아날로그 영상신호는 디지털로 변환되어

YUV422 16Bit의 데이터 포맷을 가지게 되지만, 디스플레이를 담당할 LCD는 VGA형식으로 RGB형태의 데이터 포맷을 가지므로 LCD에 영상을 표현하기 위해서는 YUV를 RGB로 변환할 필요가 있었다. 따라서 아래의 수식을 이용하여 YUV를 RGB로 변환하였다.

$$R = Y + 1.371 \times (V - 128)$$

$$G = Y - 0.366 \times (U - 128) - 0.698 \times (V - 128)$$

$$B = Y + 1.732 \times (U - 128)$$

윗 식에서 Y신호는 휘도신호를 나타내고, UV는 색차신호를 나타낸다. 또한 전송되는 아날로그 영상신호는 NTSC의 표준을 따르므로 720×480으로 Interlace 주사 방식을 가지며 Odd field와 Even Field로 나뉘어 한 프레임의 구성이지만, 영상을 디스플레이할 LCD는 VGA모드로 Progressive방식으로 주사하며 SA1110의 LCD Controller는 NTSC포맷을 지원하지 않기 때문에 본 논문에서는 720×240의 한 필드의 영상데이터를 RGB변환하고 영상의 크기를 640×480으로 변환하여 LCD에 출력하도록 하였다.

그림 13에는 기본적인 NTSC의 한 필드 720×240의 형태를 출력한 결과를 나타내고 있으며, 그림 14에는 영상의 크기를 640×480 변환하여 출력한 결과를 나타내고 있다.



그림 13 720×240 영상

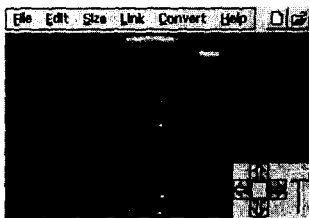


그림 14 640×480 변환 영상

6. 결론

본 논문에서는 산업현장에서의 비파괴검사방법인 내시경검사를 수행하는 데 필요한 검사장비인 산업용내시경이 여러장비들로 분리되어 검사작업을 수행시 동반되는 불편함을 해소하고, 단일 시스템으로 검사작업을 수행할 수 있도록 하기 위해서 32bit RISC 프로세서를

이용한 임베디드 시스템을 제작하고, 영상의 획득과 편집을 용이하게 하고 다양한 인터페이스를 제공할 수 있도록 Windows CE를 포팅해 보았다. 또한 검사대상의 내부에 삽입되어질 삽입부를 제작해 봄으로써 좀더 작은 구경을 가지고 더 긴 삽입관을 제작할 수 있다는 가능성을 볼 수 있었으며, 획득한 영상을 직접 LCD에 출력하여 육안으로 확인해 본 결과 내시경검사에 충분히 이용될 수 있다는 것을 알 수 있었다.

만일, 현재 구현된 임베디드 시스템에 PCMCIA 무선 랜기능을 추가하고 더 좋은 해상도를 가진 LCD를 사용하여 발전시킨다면, 고화질의 검사영상을 네트워크를 통한 다중 검사가 가능하여 검사결과의 신뢰성을 높일 수 있을 것이며, 영상압축을 구현한다면 검사영상의 저장 및 전송을 좀더 빠르게 할 수 있으며 다 채널의 영상입력을 가지는 내시경검사장비로 발전할 수 있을 것이다. 아래 그림 15는 실제로 구현된 시스템을 보여주고 있다.

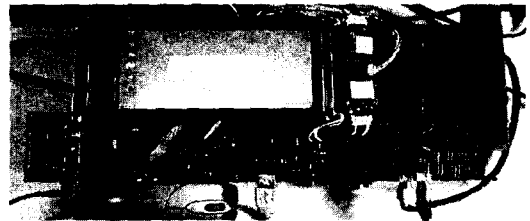


그림 15 구현된 임베디드 시스템

참고문헌

- [1]Intel, "StrongARM SA-1110 Microprocessor Developer's Manual", June, 2000.
- [2]ARM Limited, "ARM Software Development Toolkit Reference Guide", Version. 2.51, 1998.
- [3]James Y. Wilson and Aspi Havewala, "Building Powerful Platforms with Windows CE", 2001.
- [4]Kodak, "Shutter Operations for CCD and CMOS Image Sensor", October, 2001.
- [5]Texas Instrument, "FIFO Architecture, Functions and Applications", November, 1999.
- [6]ADDISON-WESLEY, "ARM System-on-chip architecture", Steve Furber, 2000.
- [7]박선호공저, CCD카메라와 영상처리 회로 설계, 국제테크노정보연구소, 2003.
- [8]정차근역, 디지털 CCD카메라 기술, 미래컴, 2001.