

Power MOSFET 에서 Source voltage 저하에 관한 Failure analysis

정재성, 김종문, 이재혁, 하중신, 박상득
삼성전자 CS 경영센터 전문기술그룹

Failure analysis about deterioration of Source voltage in Power MOSFET

Jae-Seong Jeong, Jong-Moon Kim, Jae-Hyuk Lee, Jong-Shin Ha, Sang-Deuk Park
Advanced Technology Group, CS Management Center
Samsung Electronics
semi.jeong@samsung.com

Abstract

본 연구는 switching mode 의 Power NMOSFET failure mode 에 관하여 분석하고 원인을 규명하였다. 분석된 power NMOSFET 은 30V 급이며, vender A 의 상용화 제품이다. 발생한 failure mode 는 power switch 회로에서 특정 ID 를 detect 하지 못하는 mode 였다. 측정결과 source voltage 가 저하되었으며, power NMOSFET DC 동작특성 분석 결과 Vgs 변화에 따라 Id 가 저하되었다. Fail 된 power MOSFET 특성값 reference 는 동일 LOT 의 양품을 선정하였다. De-cap 후 Inversion 과 Accumulation mode 별로 Photoemission spectrum analyzer(PSA) 분석 방법을 적용하였다. 결과 accumulation mode 에서 intensity 가 감소하였으며, forward diode mode 에서 국소적으로 변화하는 영역이 검출되었다. SEM 분석결과 gate metal 과 source metal 의 micro-contact 이 이루어져 있었다. 이 경우 gate metal 과 source metal 사이 close loop 를 형성하여 gate charge 량을 변화시켜 power NMOSFET 의 출력을 저하하는 failure mode 가 발생됨을 분석할 수 있었다.

I. Introduction

일반적으로 Power Transistor 는 유니폴라와 바이폴

라로 종을 구분 지을 수 있다. 위에서 구분된 각 종을 더 세부적으로 나눈다면, 소자 동작에 기여하는 carrier(Majority 또는 Minority)를 조절하는 운영원이 전류와 전압이나를 기준으로 구분할 수 있다. 그 중 유니폴라 Power MOSFET 은 Power BJT 에 비해 스위칭 속도가 빠르고, 입력 임피던스가 높아 구동회로를 단순화시킬 수 있어 컴퓨터, 가전시스템, 통신시스템등 다양한 곳에서 그 사용이 증가하고 있다.[6] MOSFET 도 그러했듯이 Power MOSFET 또한 최적화 성능을 얻기 위한 여러 가지 형태가 개발되었다. 예로 DMOS, groove MOS, HEXFET, SIPMOS, Trench MOS 등이 그 대표적인 예라 하겠다. 하지만 다양한 개념의 소자가 개발되고, 응용영역이 발생하면서 선형적으로 다양한 Failure mode 가 발생하게 되었다. 따라서 다양한 Failure mode 에 대하여 분석, 데이터를 축적함으로써 정확한 simulation 을 가능케 함으로써 소자 신뢰성 저하를 미연에 방지할 수 있도록 해야 한다.

본 연구에서는 Power NMOSFET 을 이용한 Power switch 회로에서 특정 ID 를 검출하지 못하는 Failure 에 대하여 분석을 수행하였다. Board 레벨에서 Failure mode 가 발견되지 않았으며, Power NMOSFET 의 source 전압 저하로 인한 IC 자체 결함으로 나타났다. Source 전압 저하 failure 를 유발한 Failure mode 를 찾기 위하여 다음과 같은 Failure analysis 를 수행하였다.

II. Experimental Setup

Failure analysis 를 위해 다음과 같은 분석장비를 적용하였다. DC 특성분석을 위해 Semiconductor Parametric Tester 인 Agilent 4155C 를 사용하였다. Leaky point 검출을 위해 Photoemission spectrum analyzer(PSA) 방법을 적용하였으며, Photoemission Microscopy 인 Hamamatsu PHEMOS Hot Electron Analyzer 를 사용하였다. 본 장비는 400nm~1100nm 의 wavelength 영역을 검출할 수 있다.[4] 그리고 Optical Microscopy 와 SEM(Scanning Electron Microscopy, Hitachi S3500N)을 사용하여 내부 defect 를 관찰하였다.

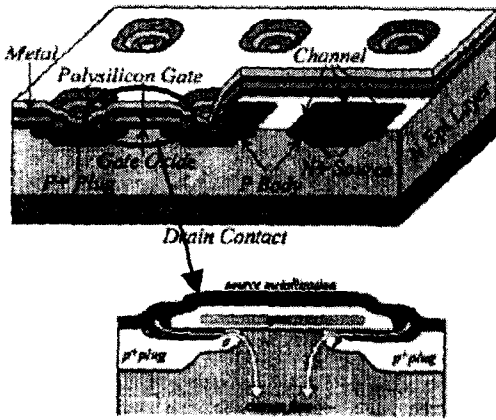


Fig. 1. Power MOSFET Basic Structure [J.H.Johnson & K.F.Galloway, IEEE NSREC Short Course, 1996]

실험에 적용된 Power NMOSFET 의 기본구조는 Fig. 1 과 같다. 전형적인 DMOSFET(Double Diffused Metal-Oxide Semiconductor Field Effect Transistor) 구조를 가지고 있으며, 30V 급 switch mode 의 상용화된 시료가 분석에 적용되었다. Vender A 에서 제공된 specifications 는 다음과 같다. 상온에서 $V_{gs(th)}$ (Gate threshold voltage)는 1.0V; I_{gss} (Gate body Leakage)는 $\pm 100nA$; I_{dss} (Zero Gate Voltage Drain Current)는 V_{ds} (Source-Drain Voltage)가 24V 일 때 2 μA ; $I_{d(on)}$ (On-state Drain Current)는 $V_{gs}=10V$, $V_{ds}=5V$ 일 때 20A; 그리고 $r_{DS(on)}$ (drain-Source On-State resistance)는 $V_{gs}=5V$, $I_d=7A$ 일 때 0.04 Ω 이다.

III. Results and Discussions

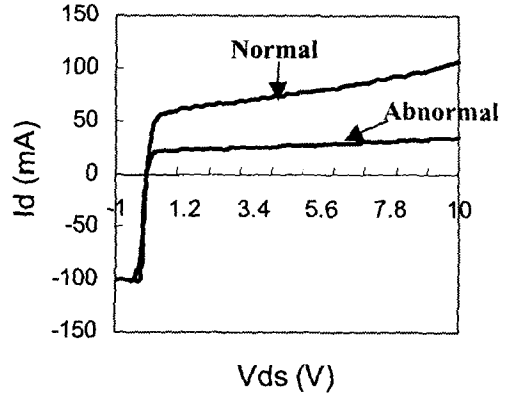


Fig. 2. Change of I_d according to V_{ds} of Normal Power NMOSFET and Abnormal Power NMOSFET (@ $V_{gs}=2.1V$)

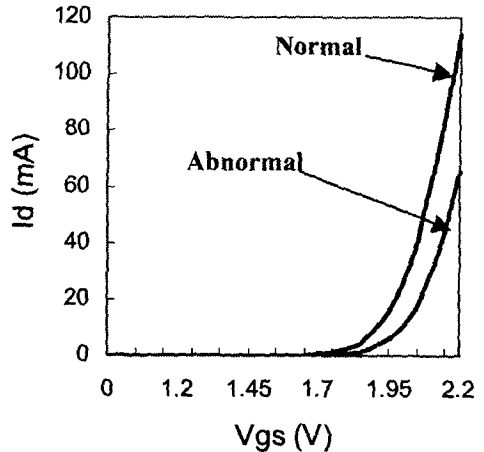


Fig. 3. Change of I_d according to V_{gs} of Normal Power NMOSFET and Abnormal Power NMOSFET (@ $V_{ds}=3.0V$)

V_{ds} (Drain-Source voltage)를 3.0V 로 고정시키고 I_d - V_{gs} curve 를 측정했을 때 그림 3 과 같이 V_{th} (Threshold Voltage)가 불량시료에서 높게 측정되었다. V_{gs} 가 2.1V 일 때 양품시료와 불량시료의 I_d (Drain current) 차이는 43.6mA 였다. 앞에서 설명한 현상으로 동일 switching 전압을 인가했을 경우 V_{th} 가 높은 device 의 경우 channel resistance 가 상대적으로 크므로 Source 에 인가 되는 전압은 저하된 전압이 걸리게 된다.

Source 전압 저하의 물리적 원인을 찾기 위하여 Photoemission spectrum analyzer(PSA) 방법을 적용하였다.

Sample Mode	Normal Power MOSFET	Abnormal Power MOSFET
Inversion	(a)	(b)
Accumulation	(c)	(d)
Diode (Forward)	(e)	(f)

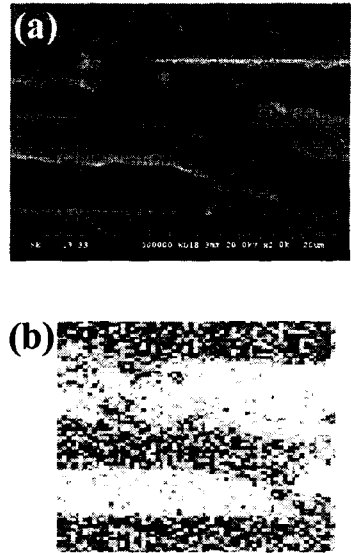
Fig. 4. Photoemission 2-D profile according to each mode Power NMOSFET

Fig. 4(a)(b)에서 볼 수 있듯이 Inversion mode 에서는 photoemission 이 검출되지 않았다. MOSFET 의 기본 동작원리로서, Channel 이 형성되고 device 가 동작하는 관점에서 양품 및 불량 두 시료의 동작에는 차이가 없다고 말할 수 있다. 따라서 Gate oxide 의 손상에 의한 Threshold voltage 의 저하나 Hot-electron 에 의한 failure mode 가 아님을 예상할 수 있다.

Fig. 4(c)(d)와 같이 Accumulation mode 에서 backside photoemission intensity 가 device 전체적으로 나타나지만, 불량시료의 경우 양품시료에 비해 intensity 가 감소되었음을 볼 수 있다. 이는 channel mode(Source-Channel-Drain)인 MOSFET mode 에서 전극전체로 흐르는 BJT mode(Source-P-body-Drain) 동작상태의 변화를 알 수 있다.

Gate 전압에 의한 surface charge 변수를 제거하기 위해 gate 전압을 인가하지 않고 diode 회로를 구성하였다. Forward bias 인가 시 Fig. 4(f)와 같이 불량시료에서 국부적으로 photoemission 이 검출이 되지 않는 부분이 발생되었다. Drain 에서 p-body 로 이동하는 electron 이 특정 위치에서 누설이 되고 있다고 예상할 수 있다.

Fig. 4(f)의 photoemission profile 을 기초로 하여 SEM 분석을 수행하였다.



Aluminum Ka1
Fig. 5. (a)SEM and (b)EDX picture

SEM 분석 결과 Fig. 5(a)에서 볼 수 있듯이 Gate metal 과 Source metal 사이에 미세한 접합이 이루어 졌음을 볼 수 있다. 이는 Fig. 5(b)의 성분분석에서 알루미늄의 분포도를 통해 확인할 수 있다. 위 현상에 의해 source 와 gate metal 의 미세한 접합으로 인해 source 와 gate 간 ground potential 에 대한 reference 가 존재하지 못하게 된다. 그러므로 gate 에 충분한 gate charge 가 형성 되지 못하게 됨으로써 정상적인 Threshold 전압을 발생하지 못하는 것이다. Threshold 전압의 저하는 저하된 Drain 전류를 형성하고, channel 저항은 커지며, 따라서 source 에 인가되는 전압은 낮아지게 된다.

IV. Conclusions

수행된 연구는 Power NMOSFET 에 대한 Failure analysis 였다. Failure 현상은 Power switch 에서 source 전압 저하에 의한 회로 내 specified ID 검출불량 이었다. 분석 결과, Failure Mode 는 gate 전극과 source 전극사이 미세 접합으로 인한 Ground potential 비정상 mode 에 의해 발생되었다.

Reference

- [1] T. Paul Chow “Chapter 7. High voltage SiC power devices”.
- [2] Hubert Aigner, Kenneth Dierberger, and Denis Grafham “Improving the Full-bridge Phase-shift ZVT Converter for Failure-free Operation Under Extreme Conditions in Welding and Similar Applications” IAS 98.
- [3] K.S.Oh “MOSFET Basics” Fairchild Semiconductor. July 2000.
- [4] Jeong-Seon Seo, Sang-Sik Lee, Cheol-Su Choe, Ki-Dong Hong, Sabbas Daniel, Cheong-Ku Yoon “Intelligent Defect Localization Methodology through the use of Photoemission Spectral Analysis” 5th IPFA, pp49-54, 1995.
- [5] Takshi Ohzone, Naoko Matsuyama, Naomi Hosoi, Toshihiro Matsuda “An Analysis of Hot-Carrier-Induced Photoemission Profile in n-MOSFETs”, ICMTS, Vol 11, pp211-215 March 1998.
- [6] 박일용, 최연일, 정상구, “실리콘 전력 MOSFET 의 온도에 따른 항복전압 및 On 저항”, 전기학회논문지, 49C, 4 호, 2000. 4