

# P-채널 MOSFET에서 게이트와 기판 전류의 시간에 따른 복원 특성

조 상 운, 장 원 수, 배 지 철\*, 이 용 재  
동의대학교 전자공학과, \*창원대학교

## Restoration Characteristics along to Time of the Gate and Substrate Current in p-channel MOSFETs

SangWoon Jo, Wonsoo Chang, Jicheol Bea\*, YongJae Lee  
Dept. of Electronics, Dong-Eui University \*Changwon National Univ.  
E-mail : yjlee@dongeui.ac.kr

### Abstract

In this paper, we analyzed the gate current and substrate current by the hot carrier effects and restoration phenomenon of characteristics by time in the p-channel MOSFETs. The Stress voltage condition is a voltage in maximum gate current and time is 3s, 10s, 30s, 100s, 1000s, 2000s and 3000s.

As results of analysis, the gate current and substrate current were decreased by stress time, and the restoration time of characteristics were shown the results that were decreased by the exponential times.

### I. 서론

MOS소자의 고속, 고집적도를 위해 소자의 크기가 마이크로미터 이하로 축소되어가고 있으며, 이에 따라 MOS의 게이트 채널 길이 또한 더욱 짧아지게 되어 짧은 채널 효과가 일어나게 되므로 인해, 소자의 신뢰도에 심각한 문제가 되고 있다.<sup>[1]</sup> 이러한 효과는 드레인 부근에서의 충돌 이온화에 의한 게이트 산화막 내에 주입된 핫-캐리어에 의해 일어나며, 게이트 산화막 내에 포획된 핫 캐리어의 주입 양에 따라 소자의 전기적 특성을 변화시키게 될 뿐만 아니라, MOS 소자의

이동도 또한 영향을 받게된다.<sup>[2]</sup> n-MOSFET의 열화 현상은 게이트 산화막의 계면상태에 영향을 받으나, p-MOSFET는 게이트 산화막에 트랩된 전자에 우선하여 영향을 받는다.<sup>[3]</sup>

본 연구는 100 $\mu$ m 이하의 얇은 게이트 산화막을 가지는 p-MOSFET 소자에서 채널 폭과 길이(W/L)가 0.15 $\mu$ m/10 $\mu$ m이고 산화막 두께를 각각 65 $\text{\AA}$ , 70 $\text{\AA}$ , 79 $\text{\AA}$ , 87 $\text{\AA}$ 과 116 $\text{\AA}$ 로 하여 소자를 제작한 후에, 스트레스 인가에 따른 복원 특성을 분석하기 위해 전압 조건을 최대 게이트 전류에서의 전압으로 각각 3초, 10초, 30초, 100초, 1000초, 2000초와 3000초를 인가하여, 각 소자의 스트레스 인가 전과 후의 전달컨덕턴스와, 유효 이동도, 전계효과 이동도를 분석하였고, 특성의 복원 현상을 관찰하였다.

### II. 실험 및 결과 고찰

#### II-I. 소자 제작

본 연구에 사용된 p-MOSFET 소자는 기존의 쌍우물 n<sup>+</sup> 다결정 게이트 전극을 이용하였으며, 비저항이 1-2  $\Omega$ -cm인 (100)방향 실리콘 기판을 사용하였다. 얇은 게이트 산화막 층은 RTP-CVD 장치에 의한 건식 산소 분위기에서 성장시켰으며, 다른 공정은 진보된 LOCUS 산화막 격리공정으로 완성한, 증가형 동작 모드의 소자이다. 소자의 게이트 채널 폭과 길이(W/L)는

0.15 $\mu\text{m}/10\mu\text{m}$ 이며, 산화막두께는 65 $\text{\AA}$ , 70 $\text{\AA}$ , 79 $\text{\AA}$ , 87 $\text{\AA}$ , 116 $\text{\AA}$  인 소자를 제작 측정하였다.

류를 측정 한 결과이다.

II-II. 측정 및 결과 고찰

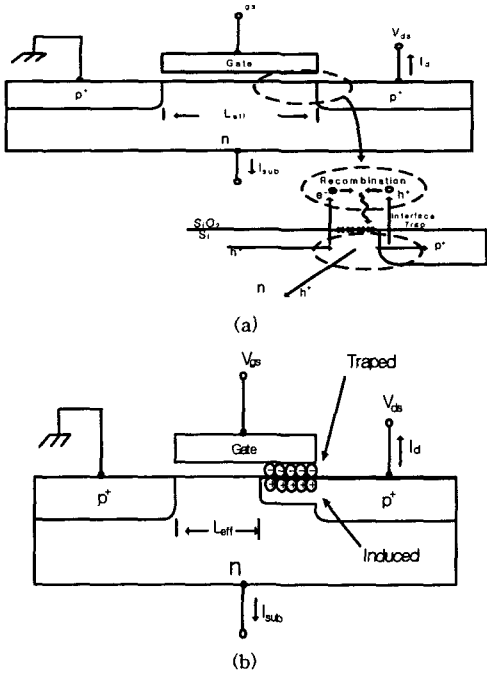


그림1. P-MOSFET의 게이트 전류, 기판 전류형성 메커니즘 (a) 핫 캐리어 생성모델 (b) 핫 캐리어가 유기된 열화 모델

Fig. 1 Generation mechanism of P-MOSFET's gate current and substrate current (a)Hot-carrier generation model (b)Degradation model of induced hot-carrier

그림1은 드레인 전류에 의한 드레인 부근에서의 캐리어인 정공의 충돌로 인한 전자 정공쌍이 생성되는 메커니즘을 나타내었다. 핫-캐리어가 산화막 속으로 포획되어 일부는 재결합하고 일부는 산화막의 밴드갭 에너지를 넘어서 게이트 전류를 형성하고 나머지는 산화막 속에 남아있게 되며, 산화막 속에 주입되지 않은 정공은 기판 전류를 형성한다.<sup>[4,5]</sup> 드레인 부근의 게이트 산화막에 포획된 전자로 인해 반전층이 형성되어 채널길이가 감소되며, 짧아진 채널길이는 게이트전압의 변화, 소스-드레인간의 수평전계, 이동도, 전달컨덕턴스의 변화를 가져온다.<sup>[1,5]</sup>

그림2는 최대 스트레스 조건을 찾기 위한 게이트 전류와 기판전류의 측정결과이다. 드레인과 소스간에 -50mV를 인가한 후 게이트 전압을 변화시키면서 드레인 눈사태 핫-캐리어로 인한 게이트 전류와 기판전

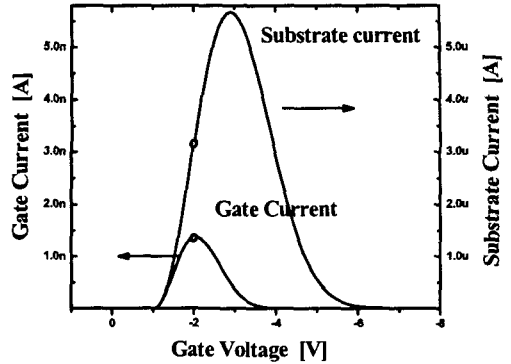


그림2. P-MOSFET(L/W=0.15/10 $\mu\text{m}$ ) 기판전류와 게이트전류 측정결과

Fig. 2 Measurement results of gate current and substrate current in P-MOSFET(L/W=0.15/10 $\mu\text{m}$ )

게이트 전압을 -8V까지 인가, 게이트의 최대 전류가 흐를 때의 게이트 전압을 스트레스 조건으로 하였다. 게이트 최대 전류 1.3nA에서 게이트 전압은 약 -2V이다. 스트레스를 인가하기위한 게이트 전압은 n-MOSFET는 기판전류가 최대인 게이트전압, p-MOSFET는 게이트 전류가 최대인 게이트전압이다.<sup>[4]</sup>

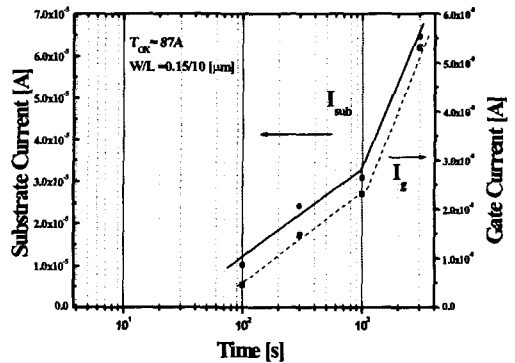


그림3. 스트레스 시간에 따른 기판전류와 게이트전류  
Fig. 3 Substrate current and gate current by stress time

그림3은 산화막 두께 87 $\text{\AA}$ 의 소자에서 100초, 300초, 1000초 3000초의 스트레스를 주었을 때 기판전류의 값은 10 $\mu\text{A}$ , 24 $\mu\text{A}$ , 30 $\mu\text{A}$ , 64 $\mu\text{A}$ 로 증가하였으며, 게이트 전류도 4.6pA, 14.7pA, 23.1pA, 53pA로 증가하였다. 스트레스 시간의 증가에 따라 드레인 근처에서의 격자 충돌하여 이온화된 전자 정공이 증가여 기판 전류와

게이트 전류가 증가한 것을 나타낸다.<sup>[1,5]</sup>

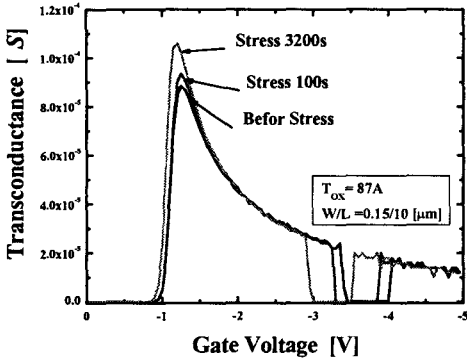


그림4. 스트레스 시간 0s, 100s, 3200s의 전달컨덕턴스  
Fig. 4 Transconductance with stress time.

그림4는 87Å 산화막에서 스트레스를 0초, 100초, 3200초 주었을 때, 최대 전달컨덕턴스는 88.4μS, 93.4μS, 106μS 증가하였다. 전달컨덕턴스는 필드효과 이동도의 변화에도 영향을 준다. 드레인전류는

$$I_D = \frac{W \cdot \mu_{FE} \cdot C_{OX}}{2L} \cdot [2(V_{DS} - V_T) \cdot V_{DS} - V_{DS}^2] \quad (1)$$

이며 비포화영역에서의 전달컨덕턴스는

$$g_{mL} = \frac{dI_D}{dV_{GS}} = \frac{W \cdot \mu_{FE} \cdot C_{OX}}{L} \cdot V_{DS} \quad (2)$$

포화영역에서의 전달컨덕턴스는

$$g_{mS} = \frac{dI_D(sat)}{dV_{GS}} = \frac{W \cdot \mu_{FE} \cdot C_{OX}}{L} \cdot (V_{GS} - V_T) \quad (3)$$

이다. 비포화영역에서는  $V_{DS}$ 에 비례하지만  $V_{GS}$ 에 무관하고, 포화영역에서는  $V_{GS}$ 에는 선형적인관계가 있지만,  $V_{DS}$ 에 무관하다.<sup>[1]</sup>

그림5에서 스트레스를 3000초 인가 한 후의 유효 이동도는 게이트 산화막의 두께가 두꺼울수록 크기가 증가하였다. 이는 게이트 산화막내의 전하 포획으로 인한 유효 채널 길이의 변화에 기인한다. 채널길이의 변화에 따른 게이트전압의 변화, 게이트 산화막 아래의 수직전계의 변화, 수평전계의 변화로 인해 유효 이동도의 변화를 가져온다.<sup>[1,5]</sup> 유효 이동도는 반전층에서의 전계에만 관련되고 산화막 두께와는 무관하며 채널의 길이가 짧을수록 유효이동도의 크기는 증가한다.

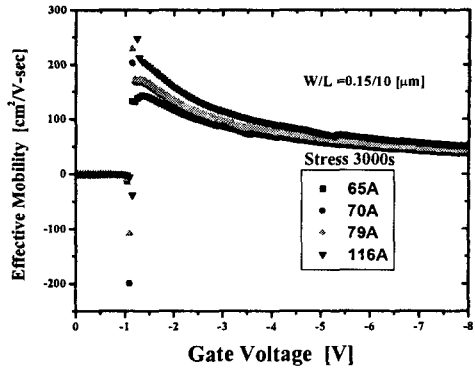


그림5. 유효 이동도 대 게이트 전압  
Fig. 5 Effective Mobility vs Gate voltage

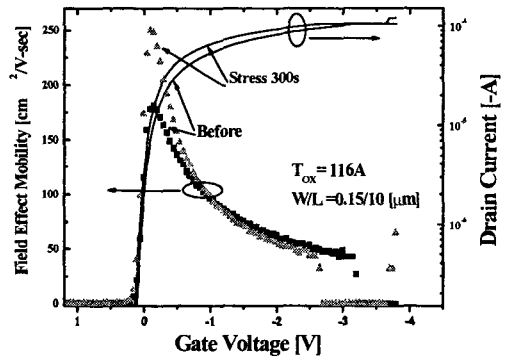


그림6. 필드효과 이동도와 드레인 전류의 관계  
Fig. 6 Relationship of Field Effect Mobility and Drain current

그림6은 스트레스 전과 300초 스트레스 후의 드레인 전류의 변화와 전계효과 이동도의 변화값을 측정한 결과로 채널 폭/길이(0.15μm/10μm)  $T_{ox}=116\text{Å}$  인 p-MOS FET에서 전계효과 이동도가 181.5에서 249( $\text{cm}^2/\text{V} \cdot \text{sec}$ )로 큰 변화를 나타낸다. 전계효과 이동도와 전달컨덕턴스의 식은

$$\mu_{FE} = \frac{\frac{L}{W}}{C_{OX} \cdot V_{DS}} \cdot G_M \quad (4)$$

$$G_M = \frac{\Delta I_D}{\Delta V_{GS}} \quad (5)$$

이다. 전계효과 이동도는 게이트의 길이/폭 비와 전달

컨덕턴스가 직접 비례하는 인자이다.  $L$ 과  $W$ 는 채널의 길이와 폭,  $V_{DS}$ 는 드레인 소스전압,  $G_M$ 은 전달컨덕턴스,  $C_{ox}$ 는 단위면적당 게이트 산화막의 커패시터 값,  $\Delta I_D$  = 드레인 전류의 변화량,  $\Delta V_{DS}$  = 드레인 소스전압의 변화량,  $\Delta V_{GS}$  = 게이트 소스전압의 변화량이다.<sup>[1]</sup>

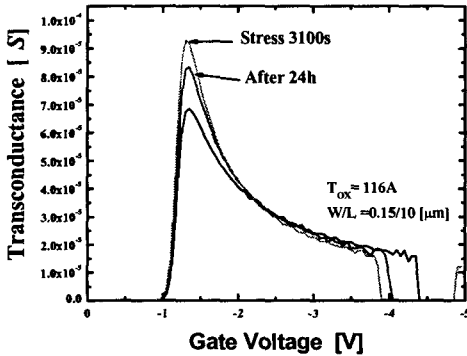


그림7. 전달컨덕턴스 특성  
Fig. 7 Characteristic of transconductance

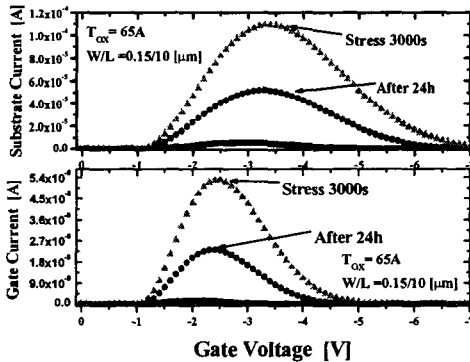


그림8. 복원 기판 전류와 게이트 전류  
Fig. 8 Restoration of Substrate current and Gate current

그림7, 8에서 게이트 산화막의 두께가 116Å 인 소자에서 스트레스 3100초 이후에 스트레스를 주지 않고 24시간 뒤에 전달컨덕턴스 값을 측정하였다. 전달컨덕턴스의 값이 감소하였다. 게이트 전류와 기판 전류도 감소하는 현상을 보였다.

### III. 결론

일정한 채널 폭/길이(0.15 $\mu$ m/10 $\mu$ m)에 대하여 산화막의 두께가 각각 65Å, 70Å, 79Å, 87Å 와 116Å 인

p-MOSFET에서 전달컨덕턴스와 게이트 전류 및 기판 전류, 이동도를 측정하였다. 직류 스트레스는 최대 게이트 전류의 전압(-2V)를 인가전압 조건으로 스트레스를 인가하여 산화막내에 포획된 핫-캐리어에 의한 열화에 관해 분석하였다. 스트레스에 의한 채널의 길이는 감소하였고 채널감소로 인해 전달컨덕턴스 증가, 유효 이동도와 전계효과 이동도는 증가하였다. 스트레스인가 후 24시간이후의 전달컨덕턴스, 기판전류와 게이트 전류가 감소하였으며, 스트레스 인가 이전의 전달컨덕턴스, 게이트전압과 기판전류로 이동하는 특성을 보였다.

### IV. 참고문헌

- [1] YongJae Lee "Degradation Characteristics of Mobility in Channel of P-MOSFET's by Hot Carriers" Journal of KIEEME. Vol.11, No.1, pp. 26-32, 1998
- [2] M. Lenzlinger, E. H. Snow "Fowler-Nordheim Tunneling into Thermally Grown SiO<sub>2</sub>" J. Appl. Phys., Vol.40, No.1, pp.278-283, Jan 1996
- [3] J. F. Zhang, S. Taylor, W. Eccleston and K. Barlow "Recovery of Submicrometre pMOSFET's from Hot Carrier Degradation by High Field Injection" Electronics Letters 10th Vol.29, No.12, June 1993
- [4] B. S. Doyle, K. R. Mistry, and C. L. Huang, "Analysis of Gate Oxide Thickness hot carrier effects in surface channel P-MOSFET's" IEEE Trans. on Electron Devices, vo.42, No.1, pp.116-122, Jan 1995
- [5] HyeonHo. Kim, F. A. Mohammed, et. al, "The Development of Hot Carrier Immunity Device in NMOSFET's" Journal of IEEK. Vol.2, pp.365-368, 2002