

프린트 포트제어 에뮬레이터 기능의 디지털 논리설계 훈련 키트

도외철, 정완영*

동서대학교 정보시스템 공학부, *인터넷 공학부

전화 : 051-320-1756 / 핸드폰 : 019-440-7345

A Digital logic design Training Kit with Print Port Emulation Function

Wea-Chul Do and Wan-Young Chung*

School of Information System Eng., *School of Internet Eng. DongSeo University

E-mail : chblueso@hotmail.com

Abstract

A logic design training kit with print port emulation function was developed.

The input device of the kit was 4X4 key input and 6 FND(DYNAMIC) and LCD were used as output devices and the output device were also can controlled by PC connectde by print port to the kit.

The emulator was coded by Visual Programming C++(MFC)

1. 서론

본 디지털 설계 훈련용 키트는 현대의 전자, 정보통신 산업현장에서 필요로 하는 디지털 논리회로 설계에 대한 학교 교육에서 이론적인 교육환경을 벗어나 이론에서 얻은 결과를 직접 눈으로 확인 할 수 있도록 하는 환경을 제공하기 위한 디지털 논리 회로 실습장비 이다. 복잡한 회로의 집적화, one chip회로 설계, DSP(Filter)나 Processor Controller와 같은 디지털 논리회로를 VHDL이나 Verilog HDL로 설계한 후 훈련 키트를 통해 설계한 논리회로의 정상동작 여부를 점검 할 수 있을 뿐만 아니라, PC환경에서의 애플레이션을 위해 간단히 프린트 포트를 이용하도록 구성하였다.

본 문에서는 Kit를 테스트하기 위해 몇 개의 예제와 간단한 Print port Control Emulator를 제시하고 있다.

2. 로직훈련키트의 설계 및 기능

2.1전체 블럭도

본 문에서는 실제 제작한 키트를 중심으로 설명한다. CPLD 구성은 ACEX[EPIK30TC OR EPIK50TC] 와 FELX [EPF10K 10LC84-4]로 되었다. [그림 1]은 ACEX와 FELX 10K를 나타내고 있다.

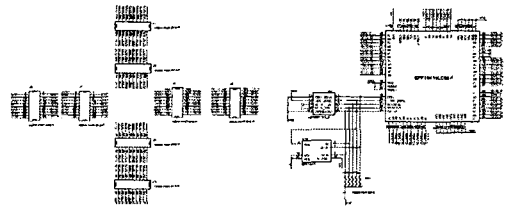


그림 1, ACEX와 FELX 10K.

Input 장치로는 Button Switch 16EA, OSCILLATOR (50Mhz 입력시 25Mhz, 1Mhz, 100Khz, 10Khz, 100hz, 10hz, 1HZ로 VHDL 코딩으로 분주 가능), 프린트 포트 1EA 로 구성되고, Output 장치로는 FND 6EA(다이내믹 방식), LED 8EA, TEXT LDC 2EA, STEPPING MOTOR CONTROL PORT로 구성 되 있다. Configuration 방식은 BYTE BLASTER 와 SERIAL ROM이 있다.

모든 입력 및 출력 장치는 쓰지 않을 경우 턴 스위치에 의해서 Expansion I/O Port로 확장이 가능하다

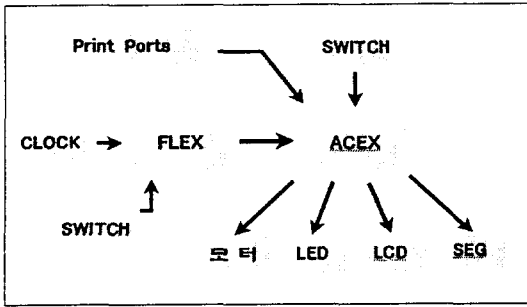


그림 2, 로직훈련키트 전체 블록도

그림 2, 는 로직훈련키트의 전체적인 블록도 이다. I/O장치, Expansion Ports, Configuration 방식의 Data Bus를 나타내고 있다.

2.2 각 기능 및 회로도

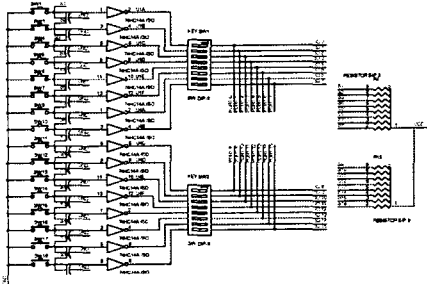


그림 3, Key Board

본 로직훈련키트의 구체적인 설계 및 기능을 살펴보겠다. 그림 3, 은 키보드를 나타낸 회로도이다. 키보드는 16개의 키로 구성 되 있고 채널링을 하드웨어 적으로 제거하기 위해서 콘덴서와 Schmitt Trigger Invertor(74HC14A)로 설계하였다. 사용하지 않는 키는 뒤 스위치에 의해 포트를 확장 할 수 있다.

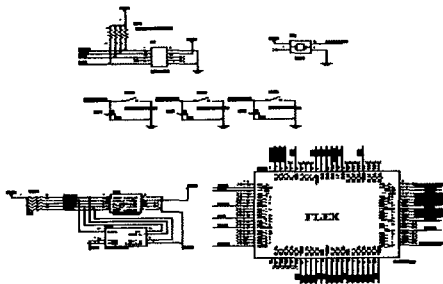


그림 4. OSCILLATOR 분주부 .

그림 4는 FLEX를 이용하여 입력 CLK 50MHZ를 스위치 입력에 따라서 출력되며 이를 LCD를 통해 확인 할수 있게 설계하였다 이 CLK은 뒤 스위치에 의해서 MUX의 7개 클럭중 하나를 선택해 CPLD(ACEX)에 보내진다. [표 1]은 뒤 스위치 별 Clock Out를 나타내고 있다.

표 1 CLK OUT

스위치 입력	CLK OUT
000	25MHZ
001	1MZ
010	100KHZ
011	10KHZ
100	1KHZ
101	100HZ
110	10HZ
111	1HZ

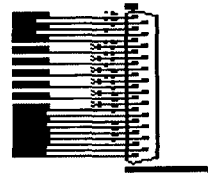


그림 5, 프린트 포트 와 ACEX 연결부 .

그림 5는 프린트 포트와 ACEX부분의 연결을 간략히 나타낸 부분이다. 이를 통해 PC와의 인터페이스가 이루어 지며, 기존의 RS232의 복잡한 하드웨어 구성없이도 PC와의 인터페이스가 이루어지게 하였다. 그리고 사용하지 않을 경우 뒤 스위치에 의해 포트를 확장 할 수 있다.

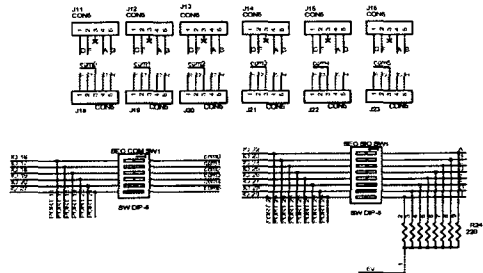


그림 6, Dynamic 방식 FND

그림 6은 Dynamic 방식 FND를 나타낸 회로도이다. 본 Kit에서는 제이는 어렵지만 I/O Port의 절감과 전력소비를 줄이기 위해서 Static 방식 대신 Dynamic 방식을 사용하고 있다. Common Anode, Common Cathod 두 종류 모두 사용 할 수 있도록 설계 되 있으며 FND 또한 다른 I/O 장치와 마찬가지로 사용하지 않는 FND는 뒤 스위치에 의해 포트를 확장 할 수 있다.

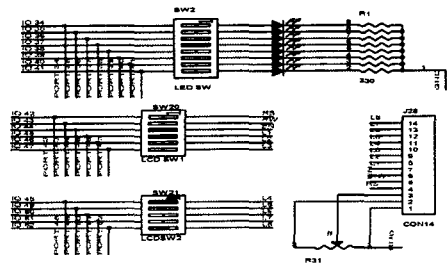


그림 7, LED 와 Text LCD.

그림 7은 본 Kit의 LED 와 LCD 회로도를 나타내고 있다.

LED 나 LCD는 기존의 것들과 다를 바 없으므로 설명은 하지 않겠다. 이 또한 사용하지 않을 경우 뒤 스위치에 의해 포트를 확장 할 수 있다.

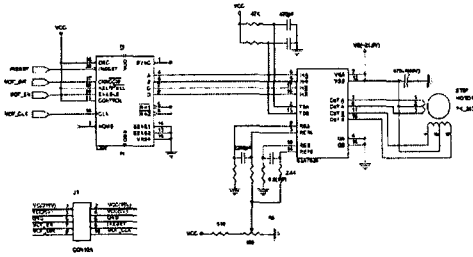


그림 8, Stepping Motor.

Stepping Motor 제어 회로도도 그림 8에서 보는 바와 같이 기존의 포터 커플러 방식을 삭제하고, 구동드라이브를 써서 부족한 힘부분을 보충하였다. 회로의 구성되로 ACEX의 출력부에서 모터 구동의 출력을 주며, 이를 통해 모터의 정회전, 역회전 그리고 90~360도의 회전을 조절할수 있다. 다음은 본 Kit의 Configuration 방식에 대해 설명하겠다.

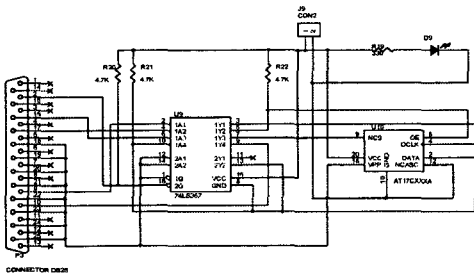


그림 9-1, Byte Blaster MV.

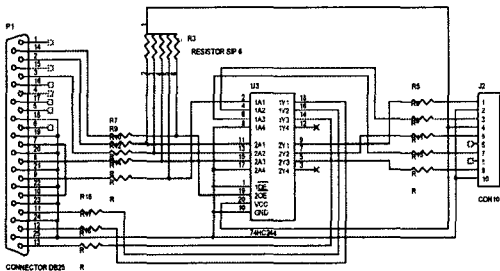


그림 9-2, Serial ROM Writer.

그림 9-1은 ALTERA사에서 제공하는 Byte Blaster MV이다. MAX, FLEX, ACEX 계열 모두에 적용된다. 그림 9-2는 Atmel사에서 제공하는 Serial ROM Writer 회로도이다. 본 Kit에서 사용한 Serial ROM은 Atmel사의 AT17C002A(EEPROM) 이고 총 용량은 2Mbit 이며 512Kbyte의 데이터를 저장 할 수 있다. ALTERA사의 EPCxx 경우 고용량이지만 PROM여서 Training Kit에 적합하지 않다.

2.3 전체 회로도

그림 10은 지금까지의 모든 기능을 포함한 본 논문에서 제시된 Training Kit의 Schematic 이다.

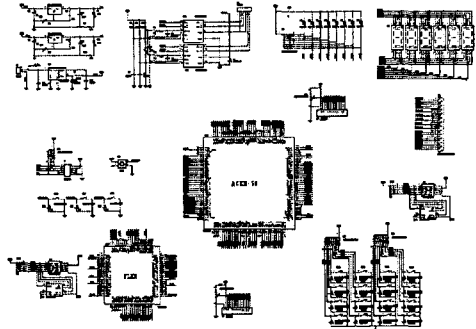


그림 10, Training Kit Schematic.

3. PRINT PORT Control Emulator

3.1 Emulator 기능

그림 13은 Visual Program으로 제작한 프린트 포트 제어 Emulator 이다. Emulator의 기능은 [그림 13]에서 보이는 바와 같이 Stepping Motor, LCD, LED, SEGMENT등이 있다. Stepping Motor 등 각부분을 체크하는 박스가 있고, 그 아래쪽에 있는 버튼을 클릭만 하면, PC의 프린트 포트를 통해 ACEX로 데이터를 넣어주

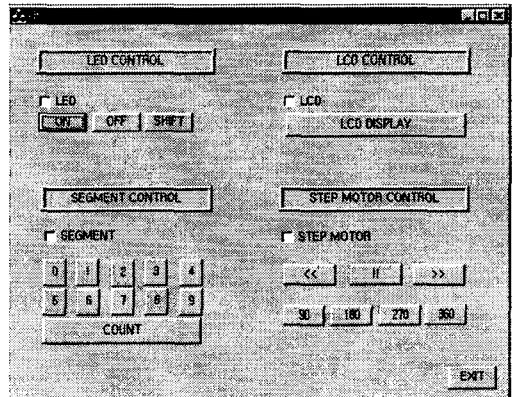


그림 13, Emulator.

게되어 이를 통해 ACEX에 의해 코딩된 모듈에 의해 제작된 KIT에서 그동작을 확인할수 있으며, 종료시 다시 초기화 시킬수 있게 프로그램 하였다.

3.2 Emulator에 적용될 VHDL 코딩 결과 및 Simulation

Emulator에 맞춰 본 Kit에 적용될 VHDL 코딩에 대해 살펴보겠다.

그림 14는 전체적인 흐름도를 나타내고 있다. Emulator에서 데이터를 보내기 전에 원하는 [제어 체크박스]에 클릭 해야 된다. 체크박스를 클릭하면 이에 맞는 signal data가 ACEX로 연결되어, 이를 ACEX에서 각부분의 출력상태를 확인할수 있다.

그림 14를 보면 스위치의 입력에 따라 CLK의 입력이 분주되는 것을 알 수 있다. 이를 LCD의 데이터 출력 부분에서도 이에 해당하는 데이터를 보내주는 것을 이를 통해 알 수 있다.

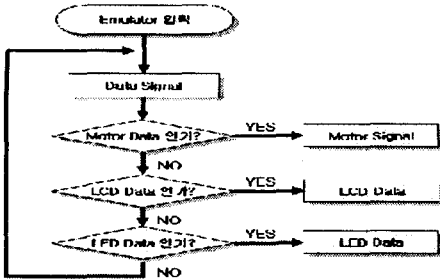


그림 14, VHDL 전체 흐름도

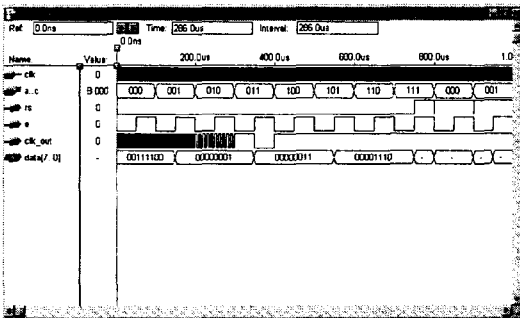


그림 15, FLEX CLK 분주 Simulation.

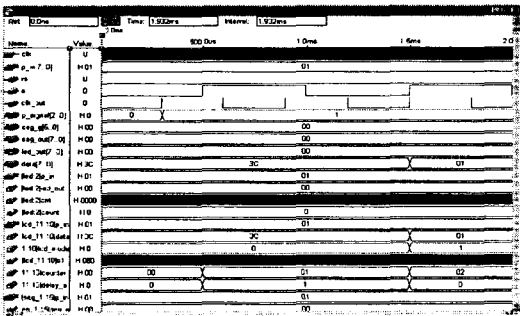


그림 15, ACEX의 Print 포트 Control Simulation.

위의 그림 15의 시뮬레이션은 프린트 포트의 제어를 통해 ACEX에 입력된 데이터를 통해 ACEX에서 구동되는 부분의 한 예를 들었다. 입력 데이터가 01일 때 이는 LED 구동이 된다. 이를 통해 LED의 데이터가 모두 1이 되어 출력됨을 알 수 있다. LCD, SEGMENT,

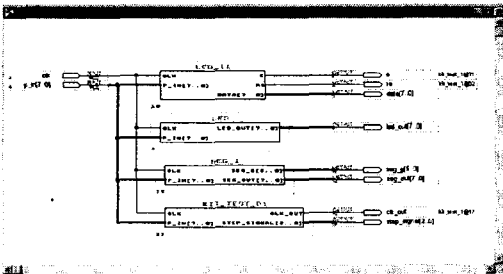


그림 16, Print 포트 프로그램 전체 Symbol.

LCD등도 이와 같은 방법으로 모듈을 구성하였고, 각부분의 코딩을 통해 이것을 심벌화 시켜 모두 연결하였다.

4. 키트에 적용된 예제들의 사진

마지막으로 로직훈련키트에 적용해본 키트의 전체 사진이다.

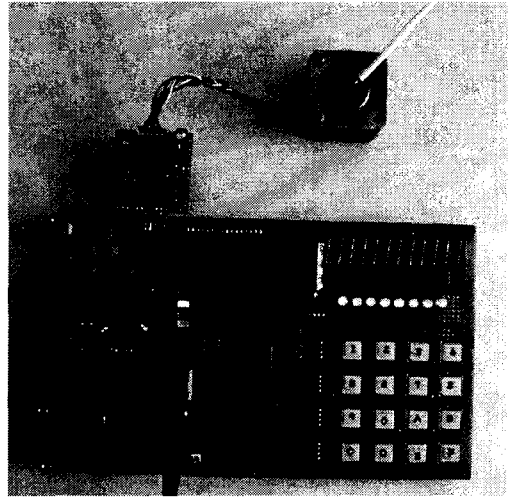


그림17, 전체 사진

4. 결 론

지금 까지 본 논문에서 쓰인 Trainig Kit에 대해 각 기능과 테스트를 위한 Print 포트 Control Emulator까지 알아보았다. PC와 훈련 키트의 인터페이스를 위해 본 연구에서는 처음으로 프린트포트를 사용 하였는데, 이는 여타의 하드웨어적인 지식 없이도, 쉽게 프로그래밍이 가능하다는 장점을 이용한 것으로 디지털 로직 훈련 키트와 PC인터페이스 프로그래밍 교육에도 충분히 응용이 가능하리라 생각된다.

<감사의 글>

이 연구의 일부는 반도체 설계 교육센터(IDEC)의 지원에 의해 이루어졌습니다.

참 고 문 헌

- [1] 박상철, 이승무, 강무성, Easy Up ORCAD, 도서출판 성안당, 1999.01.11.
- [2] 정원영, 이영욱, VHDL을 이용한 디지털 회로 설계 및 응용, 도서출판 VISION 21, 2000.08.26
- [3] 박세현 디지털 시스템 설계를 위한 VHDL 기본과 활용, 도서출판 그린 1998.10.28
- [4] 비주얼 C++을 이용한 프린트 포트 제어, 양승현, 도서출판 동일출판사