

40Gb/s OTN 프레임

이성은, 신종윤, 고제수
한국전자통신연구원 네트워크연구소

40Gb/s OTN framer

Sung-Un Lee, Jong-Yoon Shin, Je-Soo Ko
Network Technology Laboratory
Electronics and Telecommunications Research Institute
E-mail sulee@etri.re.kr

Abstract

본 논문은 10Gb/s 클라이언트 신호를 4 채널까지 매핑 및 다중화하여 40Gb/s OTN 신호를 생성하는 OTU3 프레임의 구조 설계를 기술한다. 클라이언트 신호는 상호 비동기인 경우 먼저 ODU2 로 비트 동기식으로 매핑된 후 ODU3 페이로드에 자리맞춤 방법으로 매핑 및 다중화될 수 있다.

I. 서론

현재 상용화된 10Gb/s 광 전송시스템의 4 배 전송 용량을 갖는 40Gb/s 광 전송기술을 개발하기 위한 연구가 진행되고 있다 [1]. 40Gb/s 광 전송신호는 광 선로에서 신호의 색 분산 및 편광모드 분산에 의한 수신감도의 저하가 심해지므로 이에 대처하기 위한 방법의 하나로 FEC (forward error correction) 방식의 도입이 바람직하다. 또한 클라이언트 신호로 다양한 프로토콜의 신호를 수용하기 위한 디지털 래퍼 (digital wrapper) 방식이 ITU-T 에 의해 권고되었다 [2]. 디지털 래퍼는 관리를 위한 오버헤드를 갖고 있으며 FEC 방식으로 Reed-Solomon RS(255,239) 부호를 사용한다. OTU 라 불리는 이 새로운 디지털 프레임은 그림 1 과 같다.

본 논문은 상기한 ITU-T 권고 (G.709)에 의한 40Gb/s (OTU3) 프레임의 구조 설계를 기술한다.

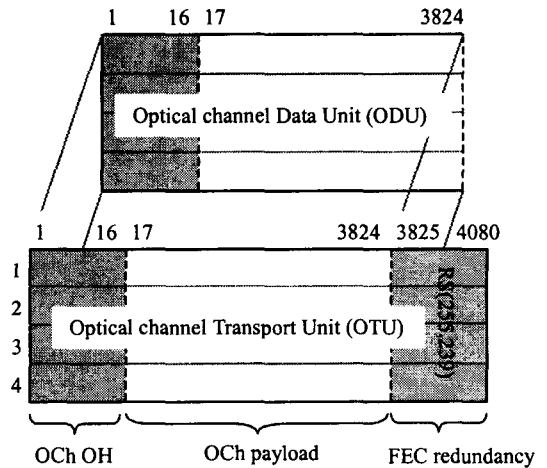


그림 1 새로운 디지털 프레임: G.709 에 기술된 OTU

II. OTU3 프레임의 구조 설계

구현하려는 OTU3 (Optical channel Transport Unit-3) 프레임 (framer)는 4 채널까지의 10Gb/s 클라이언트 (client) 신호를 수용한다. 10Gb/s 클라이언트 신호는 SFI-4 (16 비트의 622Mb/s 버스) 형태로, 그리고 OTU3 (43Gb/s) 신호는 SFI-5 (16 비트의 2.7Gb/s 버스) 형태로 각각 OTU3 프레임에 접속된다 [3, 4]. OTU3 프레임의 외부 접속 형태는 그림 2 와 같다.

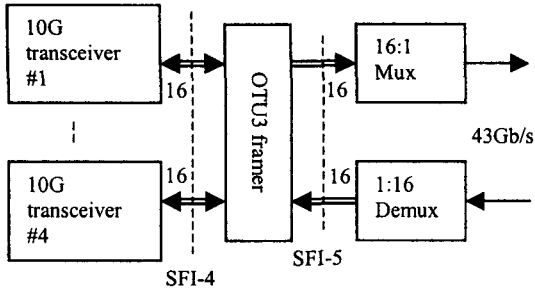


그림 2 OTU3 프레임의 외부 접속 형태

● 기능 구조

OTU3 프레임은 그림 3의 기능 블록선도로 표시될 수 있다. 수신 방향에서 프레임은 선로로부터 SFI-5 형태의 OTU3 스트림을 수신하여 프레임 정렬을 위해 입력되는 프레임에 동기화한 다음 수신된 데이터를 디스크램블한다. 프레임 정렬 후 데이터는 오류 검출 및 정정을 위해 FEC RS(255,239) 수신 블록에 의해 보호화된 다음 OTU3/ODU3/OPU3 오버헤드 처리를 위해 전달된다. 그 후 10Gb/s 종속 신호가 디매퍼 (demapper)에서 복원된 다음 SFI-4 형태로 출력된다.

송신 방향에서 10Gb/s 종속 신호는 SFI-4 형태로 입력되어 OTU3, ODU3 및 OPU3 오버헤드와 함께 매핑된 다음 FEC 송신 블록에 의해 부호화된다. 출력 데이터 스트림은 스크램블된다.

● 클라이언트 신호의 매핑

4 채널의 10Gb/s (CBR10G) 클라이언트 신호를 매핑하여 40Gb/s OTN (OTU3) 신호를 형성하는 경우 각각의 클라이언트 신호는 일반적으로 상호 비동기이므로 자리맞춤 (justification)에 의한 동기화가 필요하다. 10Gb/s 클라이언트 신호의 40Gb/s 로 매핑 및 다중화 구조는 그림 4와 같다 [2].

10Gb/s 클라이언트 신호의 OPU2 로 매핑은 비트 동기식으로 수행될 수 있다. OPU2 는 ODU2 에 매핑된다. 그리고 ODU2 는 4 개까지 ODTUG3 로 다중화된다. 한편 ODU2 의 ODTUG3 로 다중화는 자리맞춤에 의한 동기화를 필요로 한다. ODTUG3 는 OPU3 로 매핑된다. OPU3 는 ODU3 로 매핑되며 ODU3 는 OTU3 로 매핑된다.

● 매핑

SFI-4 형태로 입력되는 10Gb/s 클라이언트 신호는

역다중화기를 거쳐 더 낮은 데이터 율로 변환된다. 이 역다중화기의 출력은 FIFO 를 거쳐 ODU2 페이로드에 매핑된다. 각각의 10Gb/s 클라이언트 신호에 대해 독립적인 FIFO 가 필요하다.

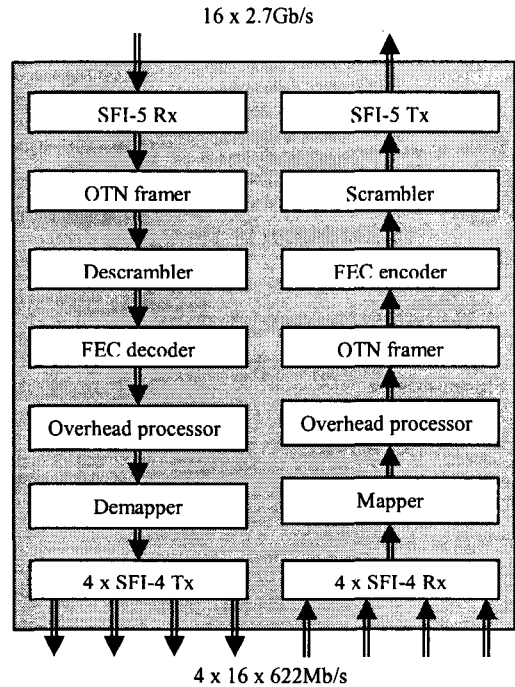


그림 3 OTU3 프레임 기능 블록선도

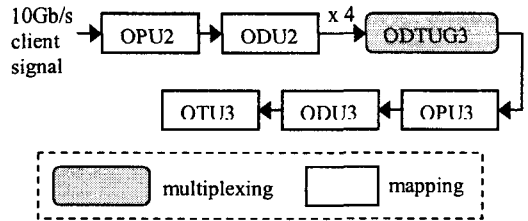


그림 4 10Gb/s 클라이언트 신호의 매핑 및 다중화 구조

● FEC 연산

오류 정정을 위하여 ITU-T 에 의해 표준화된 Reed-Solomon RS(255,239) 부호가 사용된다. 16 개의 255 바이트 길이의 부호 워드가 바이트 인터리빙되어 OTU 프레임 구성한다. 이와 같이 인터리빙에 의해 버스트 오류 (burst error)에 대한 정정 능력을 확대한다.

RS(n,k) 부호는 n-k+1 과 같은 최소 거리를 가지며

$t=[(n-k)/2]$ 개까지의 심벌 (바이트) 오류를 정정할 수 있다. ITU-T 가 권고한 RS(255,239) 부호는 무작위 오류를 정정함에 있어 10^{-12} 의 BER 에서 약 5.5dB 의 순 부호화 이득을 제공한다. 이것은 입력에서 10^{-4} BER 을 출력에서 10^{-15} BER 로 감소시키는 것과 동등하다.

RS 부호는 생성기 다항식 (generator polynomial) $G(x)$ 에 의해 정의되는 선형 순환 (cyclic) 부호이다. 모든 유효한 부호워드 (codeword) 다항식은 $G(x)$ 의 배수이다. $D(x)$ 가 정보 다항식이라 가정한다. RS 부호화는 다음과 같이 수행될 수 있다 [5].

$$C(x) = D(x) \cdot x^{16} + \langle D(x) \cdot x^{16} \rangle_{G(x)}$$

여기서 $\langle \cdot \rangle_{G(x)}$ 는 $G(x)$ 로 나눈 후 나머지 다항식을 표시하며 그 계수는 패리티 점검 바이트 $R(x)$ 에 해당한다.

$c(x)$, $r(x)$ 및 $e(x)$ 가 각각 송신된 부호워드와 수신 및 오류 다항식을 표시하기로 한다 ($r(x) = c(x) + e(x)$). 신드롬 (syndrome) 기반 RS 복호는 그림 5 에 도시한 것과 같이 세 단계로 이루어진다 [6].

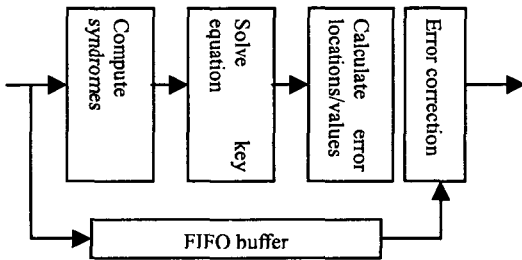


그림 5 RS 부호의 복호

8 개 오류정정 RS 부호의 복호는 수신된 다항식의 16 개 신드롬을 계산하여 시작한다. 모든 유효한 부호워드의 신드롬은 영이다. 그러므로 이 신드롬의 그룹은 수신된 다항식에 포함된 오류를 반영하며 오류 위치 및 오류 값의 계산을 위해 사용된다.

신드롬 계산에 이어 RS 복호의 둘째 단계는 오류 다항식에 관한 기본 (key) 방정식을 푸는 것이다. 신드롬 다항식이 주어지면 오류 탐지기 (locator, $\Lambda(x)$) 및 오류 평가기 (evaluator) 다항식 ($\Omega(x)$)은 기본 방정식으로 부터 동시에 계산될 수 있다. $\Lambda(x)$ 및 $\Omega(x)$ 를 구하면 복호기는 오류위치를 찾는다. 오류위치가 발견된 경우 대응되는 오류 값은 Forney 연산을 사용하여 계산될 수 있다. 복호기는 오류 값을 계산하여 해당 수신 심벌이

복호기를 떠나기 전에 정정한다.

● 스크램블러

테이터는 FEC 부호기를 통과한 후 스크램블된다. 생성 다항식은 $1 + x + x^3 + x^{12} + x^{16}$ 이다. FAS (프레임 정렬 신호) 및 MFAS (다중프레임 정렬 신호) 비트는 스크램블되지 않는다.

III. 결론

본 논문에서 기술한 OTU3 프레임의 구조는 상호 비동기인 4 채널까지의 10Gb/s 클라이언트 신호를 비트 동기식으로 ODU2 로 매핑한 후 자리맞춤 제어 방식으로 ODU3 의 페이로드에 매핑 및 다중화하는 특징을 갖는다. 이 방법은 클라이언트 신호를 직접적으로 OTN 프레임에 매핑하므로 단순한 구조를 갖는다.

참고문헌

- [1] T. Kataoka, M. Tomizawa, T. Ono, A. Matsuura, S. Kuwahara, Y. Kisaka, Y. Miyamoto, K. Yonenaga, Y. Tada, H. Toba, and K. Hagimoto, "Design of a 43-Gb/s line terminal based on optical transport network system architecture," Journal of Lightwave Technology, vol. 20, pp. 2057-2066, Dec. 2002.
- [2] Network node interface for the optical transport network (OTN), ITU-T Recommendation G.709, Oct. 2001.
- [3] SFI-4 (OC-192 Serdes-Framer Interface) OIF-PLL-02.0 - Proposal for a common electrical interface between SONET framer and serializer/deserializer parts for OC-192 interfaces, Optical Internetworking Forum, 26 Sept. 2000.
- [4] Serdes Framer Interface level 5 (SFI-5): Implementation agreement for 40Gb/s interface for physical layer devices, Optical Internetworking Forum, 29 Jan. 2002.
- [5] K. Azadet, E. F. Haratsch, H. Kim, F. Saibi, J. H. Saunders, M. Shaffer, L. Song, and M.-L. Yu, "Equalization and FEC techniques for optical transceivers," IEEE J. of Solid-State Circuits, vol. 37, pp. 317-327, March 2002.
- [6] R. E. Blahut, Theory and practice of error control codes, Reading, MA: Addison-Wesley, 1984.

본 연구는 정보통신부 출연 사업인 "40Gbit/s 시분할다중 광전송 기술" 프로젝트의 일환으로 수행되었습니다.