

FBAR Duplexer 를 위한 LTCC Substrate 의 구현

김경철, 유찬세, 박종철, 이우성
전자부품연구원 고주파재료연구센터

LTCC Substrate Fabricated for FBAR Duplexer

Erick Kim, Chan-Sei Yoo, Jong-Cheol Park, Woo-Seong Lee
High Frequency Materials Research Center
Korea Electronics Technology Institute
E-mail : kckim@keti.re.kr

Abstract

본 논문에서는 세라믹 테잎의 적층 공정을 이용하는 LTCC(Low Temperature Co-fired Ceramics) 공정을 이용하여 FBAR duplexer 의 패키징을 위한 다층기판을 구현하였다. 구현된 다층기판에는 stripline 구조의 전송선로를 이용한 인덕터 및 위상 천이기를 내장 시키게 되는데, 인덕터의 경우 길이 변수를 통한 인덕턴스의 변화 추이를, 위상 천이기의 경우 선 폭 변수를 통한 특성 임피던스의 변화 추이를 통해 각 개별 소자에 대한 설계·제작·측정을 하였고 추출한 데이터를 실제 회로 설계 시 적용하였다.

I. 서론

최근 이동통신 시스템의 소형화를 위한 집적화 기술이 요구되고 있다. 이러한 요구를 만족하기 위한 방법으로 능동소자의 경우 MMIC(Monolithic Microwave Integrated Circuit)특성 향상을 통한 집적화가 활발히 진행되고 있고 분포소자 및 수동소자의 집적화의 한 방법으로 LTCC 공정을 이용하여 3 차원 구조의 부품 및 모듈에 대한 연구가 활발히 진행되고 있다. 또한 기존 반도체 공정을 이용하여 압전 유전체의 압전 유전 특성으로 인한 공진을 유발시키는 FBAR(Film Bulk Acoustic Resonator)를 이용한 필터 구현이 이루어지고 있다. 이

FBAR 는 대량 생산이 가능하고 소형화는 물론 높은 Q 로 구현이 가능하다는 장점을 갖고있다.

본 논문에서는 이러한 FBAR 의 장점과 LTCC 의 장점을 살려 duplexer 를 구성하는 인덕터 및 위상 천이기를 내장 시켜 패키징 함으로써 5×5 mm 크기의 LTCC 다층 기판을 구현하였다.

II. LTCC 공정을 이용한 다층 기판 제작

LTCC 공정은 종래의 높은 온도를 이용하는 유전체 세라믹의 HTCC(Hot Temperature Co-Fired Ceramics) 공정이 갖고있는 고가 및 고 손실의 단점을 보완하고자 대두된 것으로 Glass 계열을 섞은 형태의 세라믹을 사용하여 테잎 제작·패턴 형성·적층 후 낮은 온도에서 소성함으로써 유전 특성을 갖도록 하는 공정으로 다층 회로의 수동소자를 구현하는데 많이 적용되고 있다. 그림 1 은 LTCC 공정 흐름도를 나타낸다.

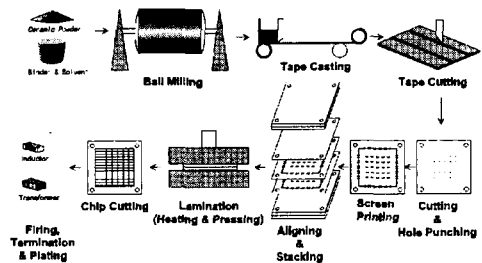


그림 1 LTCC 적층 공정 흐름도

본 연구에서 다층 기판 제작을 위해 유전체 재료는 유전율이 7.8, Q_f 값이 2200, 그리고 τ_f 가 7ppm 정도 되는 boro-silicate 계 glass ceramic material (Dupont 사 9599 powder)을 사용하였고, 도체는 metal content 가 80%인 Ag paste(Dupont 사 6142D)를 사용하였다.

태잎 캐스팅 공정에서는 사용할 태잎의 두께를 조절 할 수 있는데 본 연구에서는 100 μ m 두께의 태잎을 사용하였고 패턴 형성 시 스크린 프린팅 공정을 통해 최소 80 μ m의 선 폭을 안정적으로 구현하였다.

이렇게 제작한 LTCC 다층 기판은 5x5 mm²의 크기 이고, 구조는 그림 2에서 볼 수 있다.

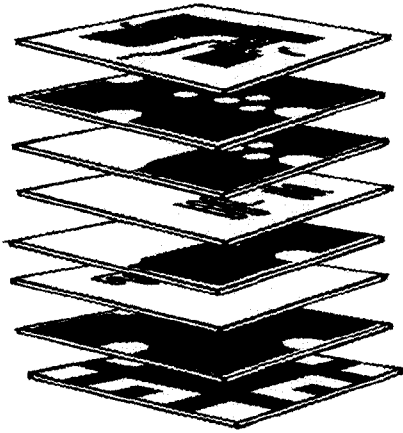


그림 2 제작한 LTCC 다층 기판의 구조

III. 내장 소자 구현

그림 3 은 FBAR duplexer 의 회로도를 나타낸 것으로 2 개의 ladder 형 FBAR BPF 로 구성된다. TX BPF 는 4 개의 직렬 공진기와 2 개의 병렬 공진기를 이용하고 병렬 공진기와 ground 사이에 인덕터가 사용된다. RX BPF 는 3 개의 직렬 공진기와 4 개의 병렬 공진기를 이용하고 직렬 공진기의 양단에 인덕터가 사용된다. TX BPF 의 하나의 포트는 송신단의 출력과 연결되고 다른 하나는 안테나와 연결된다. 안테나는 또한 위상 천이기를 지나 RX BPF 의 하나의 포트와 연결되고 RX BPF 를 지나 나머지 포트 하나는 수신단의 입력과 연결된다.

본 연구에서는 사용한 유전체의 유전율이 7.8 로 커서 stripline 구조를 이용한 직렬 인덕터의 구현이 용이 하지 않아 RX BPF 에 필요한 인덕터는 반도체 공정을 통해 FBAR RX BPF 에 포함시켰고 TX BPF 에 필요한 인덕터와 위상 천이기를 내장 시켰다.

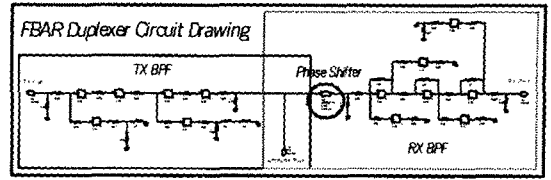


그림 3 USPCS 용 FBAR Duplexer 회로도

3.1 인덕터 구현

LTCC 다층 기판에 내장 되어 있는 인덕터는 TX BPF 에 사용되는 것으로 2 개가 필요하고 ground 양단 사이의 신호 선로가 구성되는 stripline 구조의 전송선로를 이용하여 meandered 형태로 구현하였다. 원하는 용량의 인덕터를 얻기 위해 전송선로의 길이 변수를 이용하여 12 종의 인덕터를 제작하였다. 인덕터의 고주파 특성을 측정하기 위해 Analytical Probe Station 인 SUMMIT 9000(Cascade Microtech 사)을 이용하여 측정 지그로 활용하고 Vector Network Analyzer 로 8753D(Agilent 사)의 1 포트 특성 측정법을 이용하였다.

그림 4 는 측정의 예를 보인 것으로 GSG probe 를 이용하여 측정을 하였고 측정결과를 Agilent 사의 ADS 의 데이터 처리를 이용하여 사용 대역에서의 특성 측정 값을 얻었다.

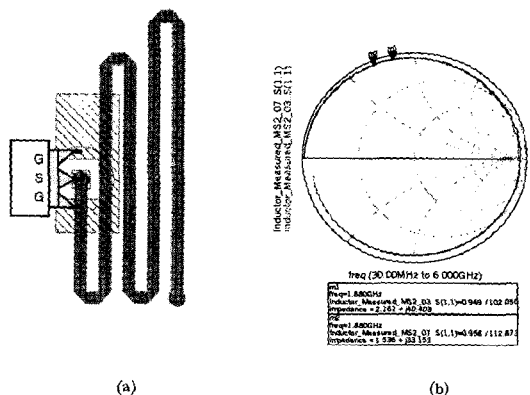


그림 4 인덕터 측정

(a) GSG probe 측정 예 (b) 측정 결과 예

12 종의 인덕터 측정 결과로 길이 변수에 따른 저항 및 유도저항의 변화 추이를 그림 5 에 나타내었고, 실제 적용할 인덕터를 선택하여 목표치와 비교하여 표 1 에 나타내었다.

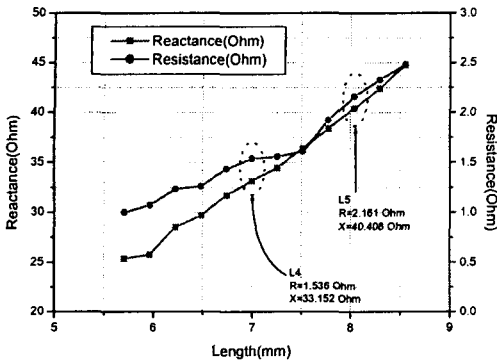


그림 5 인덕터 측정 결과

표 1 인덕터의 목표치와 측정치 비교

@1.88 GHz				
	Target Value(Ω)		Measured Value(Ω)	
Inductor	Resistance	Reactance	Resistance	Reactance
L4	1.840	33.311	1.536	33.152
L5	2.220	40.280	2.161	40.408

3.2 위상 천이기 구현

Duplexer 를 구성하는 RX BPF 와 TX BPF 는 동일 교점의 안테나와 연결되어 있어 둘 사이에 신호의 전달이 문제가 될 수 있다. 이 경우 서로 반대 대역의 임피던스 즉 RX(TX) BPF 의 TX(RX) 대역 임피던스를 크게 하여 서로 대역간의 신호 전달을 억제 시켜야 한다. 위상 천이기가 이 역할을 하는 것으로 본 논문에서 duplexer 를 구성하는데 RX BPF 의 TX 대역 임피던스가 작기 때문에 안테나와 RX BPF 사이에 전송선로를 이용한 위상 천이기를 이용하였다. 이와 같은 형태의 위상 천이기는 임피던스를 변화 시키는 것으로 위상 천이기를 구성하는 전송선로의 임피던스 크기에 따라 filter 의 삽입손실이 변화되기 때문에 본 논문에서는 ADS 를 통해 전송선로의 임피던스 특성에 따른 duplexer 의 고주파 특성을 살펴보고 최적화 시켰다.

그림 6 은 위상 천이기의 임피던스 변화에 따른 duplexer 의 TX 대역과 RX 대역의 전달 특성과 TX 대역에서 RX 대역으로 전달되는 격리 특성을 나타낸 것으로, 화살표는 위상 천이기의 임피던스가 커지는 방향을 나타내고 있다. 여기서 임피던스가 클수록 격리 특성과 TX BPF 의 삽입손실 특성이 좋아지지만 RX BPF 의 삽입손실 특성은 임피던스가 50 Ω 일 때 가장 좋고

임피던스가 커짐에 따라 급격히 특성이 악화 됨을 볼 수 있다. 종합적인 특성의 균형을 임피던스가 75 Ω (그림 6 에서 굵은 선) 일 때라 할 수 있겠다.

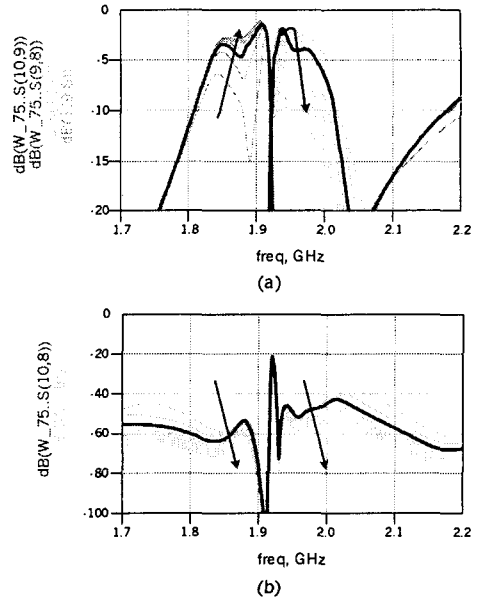


그림 6 위상 천이기 임피던스 변화에 따른 duplexer 의 주파수 응답 특성 (a) 전달 특성 (b) 격리 특성

위상 천이기도 앞에서의 인덕터와 같이 stripline 구조를 이용하여 제작하였고 동일 측정 장비로 2 포트 측정법을 이용하여 고주파 특성을 측정하였다.

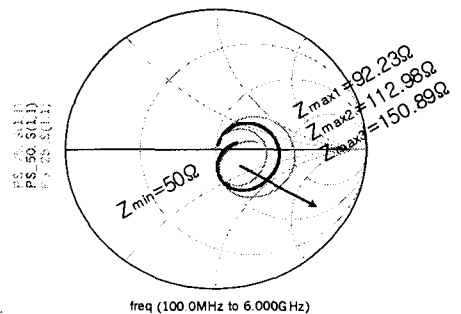


그림 7 제작한 위상 천이기의 임피던스 특성

그림 7 은 제작된 위상 천이기의 임피던스를 알기

위해 측정된 위상 천이기의 반사 특성을 나타낸 것이고 그림에서 화살표는 선 폭이 감소하는 방향을 나타내는 것으로 선 폭이 감소함에 따라 임피던스가 커짐을 볼 수 있다.

여기서,

$$Z_0 = (Z_{\min} \times Z_{\max})^{1/2}$$

의 관계식에서 제작한 위상 천이기의 임피던스는 선 폭의 변화에 따라 각각 67.91Ω, 75.16Ω, 86.86Ω의 특성을 나타내고 있다.

IV. FBAR Duplexer 주파수 응답 특성

앞 절에서 FBAR duplexer를 위한 LTCC 다층 기판에 대해 살펴보았다. 제작한 다층 기판에는 인덕터와 위상 천이기가 내장되어 있고 FBAR filter와 결합하여 duplexer 특성을 나타내게 된다. FBAR duplexer의 구현을 위해 최적화한 설계 데이터를 근거로 하여 구현된 인덕터 및 위상 천이기의 알맞은 용량을 결정하여 FBAR filter와 결합하였다.

그림 8은 FBAR duplexer의 주파수 응답 특성을 나타낸 것으로 송신대역에서 각각 4.5 dB, 4.7 dB 이하의 삽입손실 특성 및 54 dB, 46 dB 이상의 격리 특성을 나타내었다.

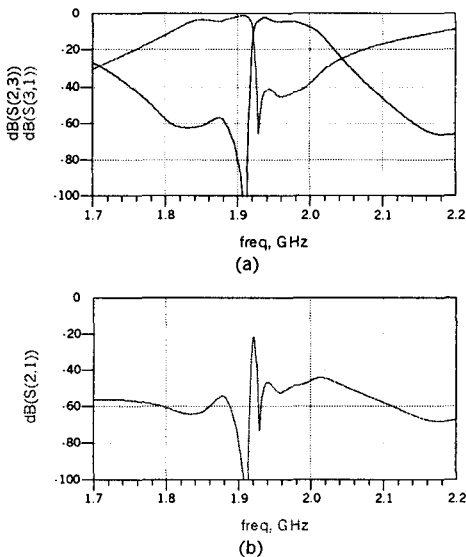


그림 8 FBAR duplexer 주파수 응답 특성
(a) 전달 특성 (b) 격리 특성

V. 결론

본 논문에서는 LTCC 공정을 이용하여 5×5 mm 크기의 다층 기판에 내장되는 수동소자를 구성하고 주파수 특성을 측정하였고 FBAR filter와 결합시켜 USPCS 대역 duplexer의 특성을 살펴보았다. 향후 FBAR의 기술 발전을 통해 다른 소자들과의 연결이 가능하여 filter 역시 one-chip 화가 가능해져 이동통신 시스템의 송신단 및 수신단 전체가 하나의 chip 안에 구현되고 LTCC의 재료 개발과 함께 이중접합과 같은 공정 기술의 발전을 통해 재료 특성이 향상되고 소형화가 이루어져 이동통신 시스템의 초 경량화 및 초 소형화가 이루어질 것으로 본다.

참고문헌

- [1] Hector J. and De Los Santos, "RF MEMS Circuit Design for Wireless Communications", Artech House, pp.163-171, 2002.
- [2] Paul Bradley, Richard Ruby, John D. Larson III, Yury Oshmyansky, and Domingo Figueredo, "A Film Bulk Acoustic Resonator(FBAR) Duplexer for USPCS Handset Applications", Microwave Symposium Digest, pp.367-370, 2001.
- [3] John D. Larson III, Richard Ruby, Paul Bradley, Yury Oshmyansky, "A BAW Antenna Duplexer for the 1900 MHz PCS Band", Ultrasonics Symposium, pp.887-890 vol.2, 1999
- [4] ADS(Advanced Design System) for RF and Microwave Circuit Design – a product of EESOF, a wholly owned subsidiary of Agilent Technologies, Inc.