

Minimizing "Orange peel" coupling effect in TMR junctions

한국과학기술원 재료공학과

배지영*, 임우창, 이택동

1. 서론

Magnetic tunnel junction은 최근 자기저항용 재료나 MRAM용 소자로 사용하기 위한 연구가 활발하게 진행되고 있다. Magnetic tunnel junction을 저자계, 저전력 소자로 사용하기 위해서는 stable switching이 요구되어 진다. Switching의 불안정성의 원인으로는 sub-micron size junction에서의 stray field와 interfacial roughness에 의한 "Orange peel" coupling이 주 원인으로 보고 되고 있다. 본 연구에서는 tunnel junction 제조 시 process pressure와 power를 줄여 deposition rate를 조절하였으며, add material을 이용해 각 layer를 flat하게 증착하여 "Orange peel" coupling 효과를 최소화 하는 실험을 진행하였다.

2. 실험 방법

Magnetic tunnel junction의 구조는 Si/SiO₂/Ta(5nm)/NiFe(+ 6 Nb chips)(8nm)/IrMn(20nm)/CoFe(4nm)/Al₂O₃(1.3nm Al)/CoFe(30nm)/NiFeNiFe(+ 6 Nb chips)(15nm)/Ta(5nm)이고, 절연층은 ozone을 이용하여 산화시켰다[1]. Si shadow mask를 이용하여 junction area 80 X 60 m²의 junction을 제조하였다. Base pressure는 3 X 10⁻⁸ torr 이하로 유지하였으며, process pressure와 power의 효과를 보기 위하여 3mtorr 35W와 1.3mtorr 15W에서 multilayer를 증착하였다. 또한 flat interface를 위하여 Nb chip을 NiFe에 첨가하였다.

3. 실험 결과 및 고찰

우선 증착 조건을 3mtorr, 35W에서 1.3mtorr, 15W로 deposition pressure와 power를 최소화 하여 rate를 조절하였다. Fig.1은 증착 조건에 따른 tunnel junction의 cross-section TEM image이다. 증착 속도를 줄이고 atom이 substrate의 이미 증착된 film위에 도달할 때 demage를 최소화 하여, 낮은 압력과 낮은 파워에서 증착된 junction의 각 layer가 보다 flat한 interface를 가지는 것을 알 수 있다. 앞으로 진행될 실험에서는 1.3mtorr, 15W의 조건을 이용하였다.

Tunnel junction의 각 layer를 flat하게 하기 위하여 IrMn의 underlayer (UL)로 쓰이는 NiFe에 Nb를 첨가하여 grain size를 줄였다. Junction의 각 layer는 매우 얇은 두께를 가지므로, 각 층의 grain size와 texture는 UL의 영향을 받는다. 연구 결과에 의하면 IrMn의 grain size가 줄어들면 exchange bias가 감소하므로 TMR에 유리하지 못하다. 따라서 Nb첨가에 따른 exchange bias 측정을 위하여 bottom electrode만을 증착하여 자기적 특성을 분석 하여 결과를 Fig.2에 나타내었다. NiFe UL을 이용한 경우 IrMn의 Xray peak intensity가 NiFe+Nb UL의 경우보다 현저히 높으나 exchange bias는 두 경우 모두 as-deposit 상태에서 ~250Oe 정도로 높은 값을 나타내었다. 이 결과로부터 tunnel junction에서 NiFe+Nb를 IrMn의 UL과 freilayer로 이용하였다. 제작된 junction은 as-deposit 상태에서 MR ~ 25% 수백 k m²을 나타내었으며 250°C 열처리 후에 MR ~35%까지 증가하였다.

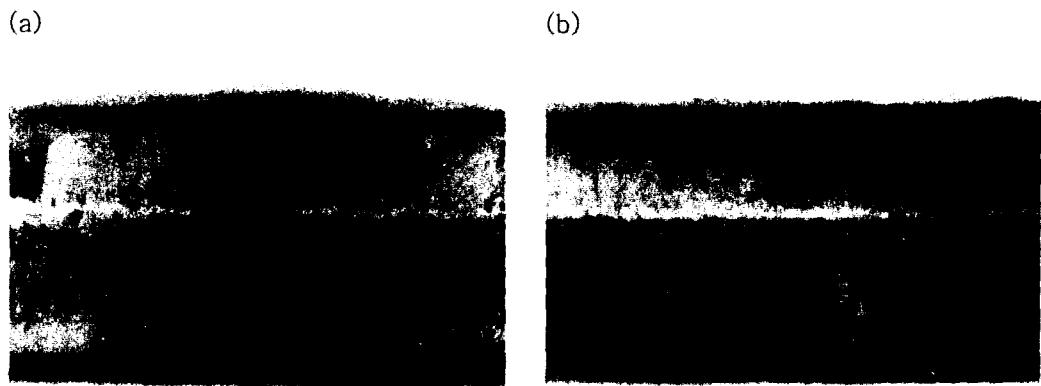


Fig.1. Cross-section TEM image Si/SiO₂/Ta(5nm)/NiFe(8nm)/IrMn(20nm)/CoFe(4nm)/Al₂O₃(1.3nm Al)/CoFe(30nm)/NiFeNiFe(15nm)/Ta(5nm) (a) 3 mtorr 35W (b) 1.3 mtorr 15W

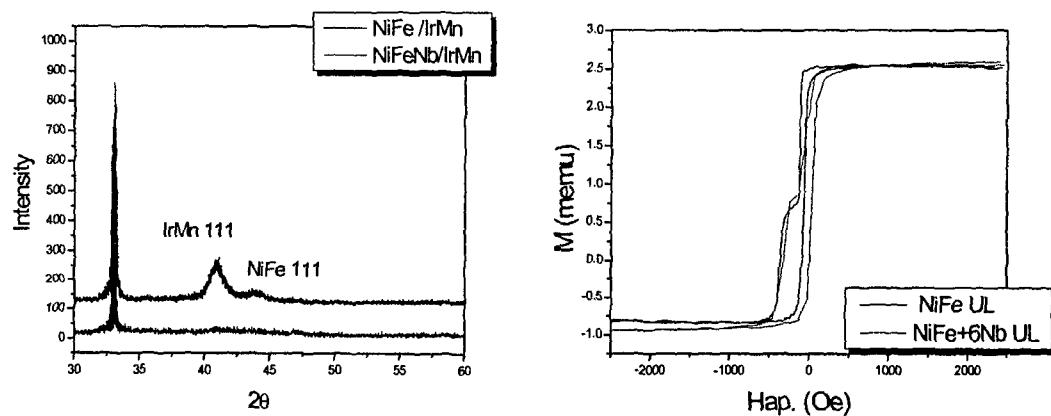


Fig.2. (a) XRD peak Ta(5nm)/UL(80nm)/IrMn(20nm) (b) hysteresis loop of bottom electrode Ta(5nm)/UL(80nm)/IrMn(20nm)/CoFe(4nm)

4. 참고문헌

- [1] B.G.Park, T.D.Lee, J. Magn. Magn. Matter. 226-230 (2001) 926