

ALD법으로 증착된 실리콘 절연박막의 물리적·전기적 특성
 Physical and Electrical Characteristics of Silicon Dielectric Thin Films by Atomic
 layer Deposition

한창희, 이주현*, 김운중**, 이원준**, 나사균
 한밭대학교 재료공학과, *한국과학기술원 재료공학과, **세종대학교 신소재공학과
 (hch1977@korea.com)

실리콘 절연막은 반도체 및 디스플레이 소자의 gate 절연막과 보호막으로, 그리고 배선공정에서는 층간절연막(ILD, Inter Layer Dielectric)으로 사용하는데, 주로 LPCVD, PECVD, APCVD법에 의하여 증착되고 있다. 그러나 이러한 방법들은 반도체 소자의 고집적화가 진행됨에 따라 증착온도와 step coverage 및 물성이 문제점으로 대두되고 있다. 이러한 문제점들을 해결할 수 있는 원자층 증착(ALD, Atomic Layer Deposition)기술은 기판 표면에서의 self-limiting reaction을 통해 매우 얇은 박막을 형성할 수 있고, 두께 및 조성 제어를 정확히 할 수 있으며, 복잡한 형상의 기판에서도 우수한 step coverage를 얻을 수 있어 초미세패턴의 형성과 매우 얇은 두께에서 균일한 물리적, 전기적 특성이 요구되는 초미세 반도체 공정에 적합하다. 또 저온에서 증착이 가능해 유리를 기판으로 사용하는 TFT-LCD 소자의 gate 절연막에 적용이 가능하다.

본 연구에서는 자체적으로 설계 및 제작한 장비를 이용하여 실리콘 절연박막을 ALD 방법으로 증착하고 그 특성을 살펴보았다. Si-precursor로 DCS(SiCl_2H_2)와 TEOS($\text{Si}[\text{OC}_2\text{H}_5]_4$)를 사용하였고, O-precursor는 H_2O , O_2 , O_3 를, N-precursor로는 NH_3 를 사용하였다. 온도와 reactant exposure에 따른 증착특성, cycle에 따른 증착 두께 변화 등을 살펴보았다. Elipsometer를 이용해 증착된 박막의 두께 및 굴절률과 uniformity를 관찰하였고, AES 및 XPS 분석 장비로 박막의 조성비와 불순물 성분을 살펴보았으며, 증착 박막의 치밀성 평가를 위해 HF etchant로 wet etch rate를 측정하여 물리적인 특성을 정리하였다. 전기적인 특성은 실리콘 절연박막 위에 evaporation 법으로 Al 전극을 증착하여 MOS 구조를 형성하고, $\text{H}_2(3\%)/\text{Ar}$ 혼합기체 내에서 열처리한 후 I-V, C-V 특성을 측정하였다. 특히, 현재 적용되고 있는 공정인 LPCVD, PECVD, APCVD에 의한 실리콘 절연박막과 물리적, 전기적 특성을 비교하여 실제 소자에 적용 가능성을 살펴보았다.