

Ti-capped Ni monosilicide의 열적 안정성에 관한 연구 (The Study on Thermal Stability of Ti-Capped Ni Monosilicide)

이근우, 유정주, 배규식
수원대학교 전자재료공학과

반도체 소자의 고집적화에 따라 채널길이와 배선선 폭은 점차 줄어들고, 이에 따라 단채널효과, 소스/드레인에서의 기생저항 증가 및 게이트에서의 RC 시간지연 증가 등의 문제가 야기되었다. 이를 해결하기 위하여 자기정렬 실리사이드화(SADS) 공정을 통해 TiSi₂, CoSi₂ 같은 금속 실리사이드를 접촉 및 게이트 전극으로 사용하려는 노력이 진행되고 있다. 그런데 TiSi₂는 면저항의 선평의존성 때문에, 그리고 CoSi₂는 실리사이드 형성시 과도한 Si 소모로 인해 차세대 MOSFET소자에 적용하기에는 한계가 있다. 반면, NiSi는 이러한 문제점을 나타내지 않고 저온 공정이 가능한 재료이다. 그러나, NiSi는 실리사이드 형성시 NiSi/Si 계면의 산화와 거침성(roughness) 때문에 높은 누설 전류와 면저항값, 그리고 열적 불안정성을 나타낸다.

한편, 초고집적 소자의 배선재료로는 비저항이 낮고 electro- 및 stress-migration에 대한 저항성이 높은 Cu가 사용될 전망이다. 그러나, Cu는 Si, SiO₂, 실리사이드로 확산·반응하여 소자의 열적, 전기적, 기계적 특성을 저하시킨다. 따라서 Cu를 배선재료로 사용하기 위해서는 확산방지막이 필요하며, 확산방지재료로는 Ti, TiN, Ta, TaN 등이 많이 연구되고 있다.

본 연구는 NiSi 형성시 산소친화력이 강한 Ti를 capping층으로 사용하여 NiSi의 열적불안정성과 누설전류 문제를 해결하고자 하였다.

4''(100) Si wafer 기판 위에 자연 산화막과 particle들을 cleaning을 하였다. Si wafer 위에 D.C sputter로 Ni(20nm)를 증착한 후 급속열처리장치(RTA)를 이용하여 NiSi를 형성시켰다. 그리고 Cu 확산방지막 실험을 위하여 D.C sputter로 Si wafer 기판 위에Cu(100nm)/Ti(20nm)/Ni(20nm)를 증착하여 furnace annealing을 한 후 AES 분석을 하였다. 또한 열처리 전후의 Ti의 확산방지막 역할 및 NiSi 분해 여부를 확인하기 위하여 Ti의 두께를 10nm씩 증가시켜 증착한 후 furnace annealing을 하였다. 열처리 한 시편은 4-point probe, SEM, AES로 분석을 하였다.