

금속유도 결정화를 이용한 저온 다결정 실리콘 TFT 특성에 관한 연구
 (A Study on the Electrical Characteristics of Low Temperature Polycrystalline Thin Film Transistor(TFT) using Silicide Mediated Crystallization(SMC))

고려대학교 김강석, 남영민, 손승호, 정영균, 주상민, 박원규, 김동환

최근에 능동 영역 액정 표시 소자(Active Matrix Liquid Crystal Display, AMLCD)에서 고해상도와 빠른 응답속도를 요구하게 되면서부터 다결정 실리콘(poly-Si) 박막 트랜지스터(Thin Film Transistor, TFT)가 쓰이게 되었다. 그리고 일반적으로 디스플레이의 기판을 상대적으로 저가의 유리를 사용하기 때문에 저온 공정이 필수적이다. 따라서 새로운 저온 결정화 방법과 부가적으로 최근 디스플레이 개발 동향 중 하나인 대화면에 적용 가능한 공정인 금속유도 결정화(Silicide Mediated Crystallization, SMC)가 연구되고 있다.

이 소자는 top-gated coplanar 구조로 설계되었다.(그림. 1)

(100) 실리콘 웨이퍼위에 3000Å의 열산화막을 올리고, LPCVD로 550°C에서 비정질 실리콘(a-Si:H) 박막을 550Å 증착시켰다. 그리고 시편은 SMC 방법으로 결정화 시켜 TEM(Transmission Electron Microscopy)으로 SMC 다결정 실리콘을 분석하였다. 그 위에 TFT의 게이트 산화막을 열산화막 만큼 우수한 TEOS(Tetraethoxysilane)소스로 사용하여 실리콘 산화막을 1000Å 형성하였고 게이트는 3000Å 두께로 몰리브덴을 스퍼터링을 통하여 형성하였다. 이 다결정 실리콘은 $3 \times 10^{15} \text{ cm}^{-2}$ 의 보론(B)을 도핑시켰다. 채널, 소스, 드레인을 정의하기 위해 플라즈마 식각이 이루어 졌으며, 실리콘 산화막과 실리콘 질화막으로 passivation 하고, 알루미늄으로 전극을 형성하였다. 그리고 마지막에 TFT의 출력특성과 전이특성을 측정함으로써 threshold voltage, the subthreshold slope 와 the field effect mobility를 계산하였다.

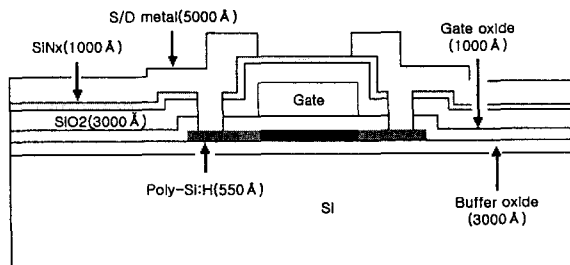


fig. 1 Cross section image of poly-Si TFT