

유기박막트랜지스터의 표면처리 효과
Surface treatment effects on organic thin film transistors

한국전자통신연구원 임상철*, 김성현, 김미경, 정태형, 이정현**, 김도진*
충남대학교 재료공학과*, 경희대학교 정보디스플레이학과**

유기트랜지스터에 관한 연구는 1980년 이후부터 시작되었으나 근래에 들어 전 세계적으로 본격적인 연구가 진행되고 있다. 제작공정이 간단하고 비용이 저렴하며 충격에 의해 깨지지 않고 구부리거나 접을 수 있는 전자 회로 기판이 미래의 산업에 필수적인 요소가 될 것으로 예상되고 있으며 이러한 요구를 충족시킬 수 있는 유기트랜지스터의 개발은 아주 중요한 연구 분야로 대두되고 있다.

본 연구에서는 표면처리에 따른 contact angle, I-V 특성곡선, 표면 morphology 등의 결과로부터 dry cleaning 한 것이 wet cleaning한 것보다 왜 좋은지를 논하고자 한다.

먼저 N-type SiO₂ 기판을 이용하여 back면의 oxide층을 제거한 후, back gate용으로 사용하기 위하여 sputtering 장치로 Au/Cr을 증착하였다. 그리고 기판에 앞면을 photolithography 공정을 이용하여 Au/Cr를 1000Å 증착 하여 source-, drain-electrode를 제조하였다. 그리고 SiO₂ 기판의 표면처리를 달리하여 그 위에 유기박막을 증착하여 특성을 비교하였다.

기판의 표면처리로는 wet cleaning, dry cleaning (O₂ plasma) 처리를 말하며, 표면처리에 따른 contact angle을 측정하여 보았다. SiO₂ 기판의 표면상태에 따라 wet cleaning 한 sample은 물과 수소결합을 형성해 친수성(hydrophilic)을 가지며 각도가 18°, dry cleaning한 sample은 소수성(hydrophobic)을 가지며 각도가 47°를 나타내었다.

그후 바로 evaporator 장치를 사용하여 pentacene 유기박막을 증착하였다. 증착속도는 1Å/S, 두께는 1000Å이었다.

그런 다음 thin film transistor device의 전형적인 곡선인 I-V 특성을 측정하였다. Field effect mobility(μ)는 wet cleaning 처리한 sample이 $0.1 \times 10^2 \text{ cm}^2 \text{V}^{-1} \text{S}^{-1}$, dry cleaning 한 sample은 $15 \times 10^2 \text{ cm}^2 \text{V}^{-1} \text{S}^{-1}$ 였으며, threshold voltage V_T 는 각각 -8V, -13V 이었다.

그리고 표면처리에 따른 pentacene 유기물의 표면형상을 관찰하기 위하여 active layer(channel area)를 각각 SEM 으로 관찰하였다. 그 결과 dry cleaning한 sample의 channel 영역의 유기물 grain size가 wet cleaning 한 sample 보다 2 order 정도 큰 차이를 보였으며, 그에 따른 mobility 특성도 더 좋은 것으로 나타났다.