

수치적분을 이용한 강유전체의 이력곡선 모델링

강성준* · 정양희** · 유일현***

*여수대학교 반도체-응용물리학과 · **여수대학교 전기공학과 · ***세명대학교
컴퓨터응용과학과

A Hysteresis Loop Modeling of Ferroelectric Thin Film Using Numerical Integration Method

Seong-jun Kang* · Yang-hee Joung** · Il-hyun You***

*Dept. of Semiconductor and Applied Physics, Yosu National University

Dept. of Electrical Engineering, Yosu National University · *Dept. of Computer Applied
Science, Semyung University

E-mail : sjkang@yosu.ac.kr

요 약

본 연구에서는 MDFM (Metal-Dielectric-Ferroelectric-Metal) 구조의 강유전체 캐패시터와 수정된 Sawyer-Tower 회로를 접목시켜 강유전체의 이력곡선을 정밀하게 계산하기 위한 모델을 제시하였다. 본 모델은 스위칭 쌍극자 분극의 수학적 표현을 수치적분 알고리즘에 적용하였으며, 강유전체와 하부전극사이에 dielectric 층을 포함시켜 피로특성을 고려할 수 있다. 본 모델의 예측치를 PLT(10) 강유전체 박막의 측정결과와 비교하여 본 모델의 유효성을 입증하였다.

ABSTRACT

In this study, we suggested the model to precisely evaluate the ferroelectric hysteresis loop, using the modified Sawyer-Tower circuit and the ferroelectric capacitor with a MDFM (Metal-Dielectric-Ferroelectric-Metal) structure. The mathematical expression of dipole polarization is applied to the numerical integration algorithm, and the fatigue property can be considered including the dielectric layer between ferroelectrics and bottom electrode. The validity of our model is proved comparing the estimated value of our model and the measured results of PLT(10) thin film.

키워드

MDFM(Metal-Dielectric-Ferroelectric-Metal), Sawyer-Tower circuit, 강유전체, PLT(10) thin film, 이력곡선

1. 서 론

최근에 반도체 산업이 급격하게 발전함에 따라 강유전체 박막 자체의 고유특성인 분극반전과 이력현상을 이용한 NVFRAM에 대한 연구가 활발히 진행되고 있다. NVFRAM은 비휘발성 특성과 함께 고속구동, 고내구성, 저소비전력화를 실현시킬 수 있어 차세대 메모리로써 각광 받을 것으로 예측되고 있다.^[1] 그러나, 강유전체 박막을 실제 NVFRAM에 적용시키기 위해서는 반복되는 읽기/쓰기 횟수가 증가함에 따라 분극값이 감소되는 피로현상을 고려해야만 한다.^[2]

NVFRAM 소자를 실제 메모리에 적용하기 위

해서는 강유전체 캐패시터의 특성을 정확하게 구현할 수 있는 모델이 필수적이다. 이 모델은 강유전체 캐패시터의 인가전압-분극의 관계를 나타내는 이력특성을 정확하게 고려할 수 있어야 하며 피로현상과 같은 특성들도 고려할 수 있어야 한다. 그러나, 강유전체는 독특한 분극특성을 가지고 있기 때문에 피로특성을 정량적으로 분석하여 수치적으로 표현하기는 대단히 어렵다.

본 논문에서는 MDFM 캐패시터를 이용하여 강유전체 캐패시터의 전기적 변위 벡터와 전계를 구하였고 이를 Sawyer-Tower 회로에 접목시켜

회로 방정식을 추출하였다. 이를 수치적분 알고리즘에 적용시켜 이력현상과 피로특성을 표현할 수 있는 모델을 제안하였다. 또, PLT(10) 박막을 제작하여 모델에서 구한 값과 실험 값을 비교하여 모델의 타당성을 입증하고자 하였다.

II. 모델링

MFDM 캐패시터를 그림 1에 나타내었다.

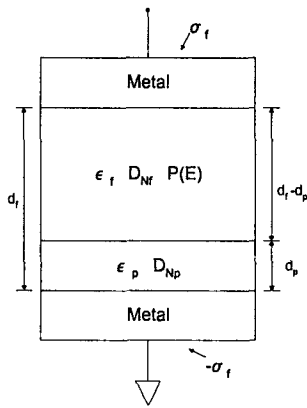


그림 1. MFDM 캐패시터의 구조
Fig. 1 MFDM capacitor structure

"전기적 변위벡터 D의 법선성분은 면전하가 존재하는 경계를 통하여 불연속적이다"라는 정의를 이용하여 강유전체내의 전계와 캐패시터 전극 위의 전하의 크기를 구하면 다음 식과 같이 나타낼 수 있다.

$$E_f = \frac{1}{d_f \gamma_1} \left(V - \frac{d_p P_d}{\epsilon_o \epsilon_p} \right) \quad (1)$$

$$\sigma_f = \frac{1}{\gamma_1} \left[\frac{\epsilon_o \epsilon_f V}{d_f} + P_d \left(1 - \frac{d_p}{d_f} \right) \right] \quad (2)$$

여기서, γ_1 은 다음과 같이 정의된다.

$$\gamma_1 = 1 - \frac{d_p}{d_f} \left(1 - \frac{\epsilon_f}{\epsilon_p} \right) \quad (3)$$

강유전체 박막의 이력곡선을 얻기 위해 사용하는 회로의 동작은 회로변수들의 그 이전상태에 의존한다. 즉, 시간에 의해서 변수화 될 수 있다. 따라서, 식 (1)과 식 (2)를 시간에 대해 미분해야 한다. 그러나, 식 (1)과 식 (2)의 시간에 대한 미분에는 dP_d/dt 라는 항이 포함되므로 이를 먼저 정의해야 한다. P_d 는 전계의 함수이며 전계 그 자체는 시간의 함수이다. 전계가 인가될 때 스위칭 쌍극자 분극 P_d 는 순간적으로 전계를 따라가지 않고

시간적으로 약간 뒤진다. 따라서, P_d 또한 시간의 함수이다. 그러므로, dP_d/dt 는 다음 식과 같이 표현할 수 있다.

$$\frac{dP_d(E, t)}{dt} = \frac{\partial P_d(E, t)}{\partial E} \frac{\partial E}{\partial t} + \frac{\partial P_d(E, t)}{\partial t} \quad (4)$$

시간에 대한 분극의 변화는 전계에 대한 변화에 비하여 매우 작기 때문에 $\partial P_d(E, t) / \partial t$ 항은 무시할 수 있다. 따라서, 식 (1)과 식 (2)를 미분하고 식 (4)를 사용하면 다음 식을 얻을 수 있다.

$$\frac{dE_f}{dt} = \frac{dV}{dt} \frac{1}{d_f \gamma_2} \quad (5)$$

$$\frac{d\sigma_f}{dt} = \frac{dV}{dt} \frac{\epsilon_o \epsilon_f}{d_f \gamma_2} \left(1 + \frac{1}{\epsilon_o \epsilon_f} \frac{\partial P_d(E, t)}{\partial E} \right) \quad (6)$$

여기서, γ_2 는 다음과 같이 정의된다.

$$\gamma_2 = 1 - \frac{d_p}{d_f} \left[1 - \frac{\epsilon_f}{\epsilon_p} \left(1 + \frac{1}{\epsilon_o \epsilon_f} \frac{\partial P_d(E, t)}{\partial E} \right) \right] \quad (7)$$

강유전체 박막의 이력곡선을 연구하기 위해 사용되는 회로는 Sawyer-Tower 회로이거나 이를 수정한 회로이다.^[3] 그림 2에 Sawyer-Tower 회로와 MFDM 캐패시터를 결합한 회로모델을 나타내었다.

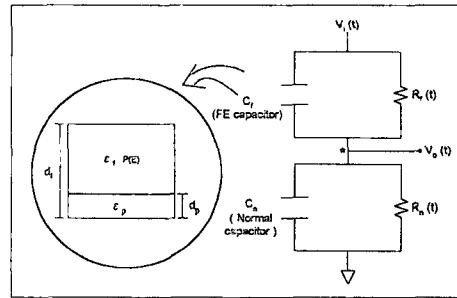


그림 2. 회로 요소를 포함한 강유전체 캐패시터의 모델

Fig. 2 Physical model of ferroelectric capacitor circuit element

저항 $R_f(t)$ 와 $R_n(t)$ 는 각각 유한한 비저항을 가진 강유전체 캐패시터와 일반 캐패시터를 흐르는 누설전류의 효과를 고려한 것이다. 입력전압과 회로소자와 관련된 변수들의 함수로써 출력전압을 주는 회로방정식을 세워야 한다. 그림 2에서 절점 *의 전하는 각각 강유전체 캐패시터와 일반 캐패시터의 아래와 위 전극에서 전하의 합이다. 어느 순간에 이 전체 전하는 저항 $R_f(t)$ 와 $R_n(t)$ 를 흐르는 전류로 인한 전하와 전류의 흐름이 일어나기

전에 존재했던 캐패시터 위의 총 전하의 합과 같다. 이 조건은 수학적으로 다음과 같이 표현될 수 있다.

$$-\sigma_f(t)A_f + \sigma_n(t)A_n = \int_{t_i}^t \frac{V_i(t) - V_o(t)}{R_f(t)} dt - \int_{t_i}^t \frac{V_o(t)}{R_n(t)} dt + Q_o \quad (8)$$

식(8)을 시간에 대해 미분한다. 그 후, 식(6)과 $\sigma_n(t)A_n = C_n V_o(t)$ 를 이용하면 다음식을 구할 수 있다.

$$\frac{dV_o(t)}{dt} = \frac{\gamma_3 C_f \left[\frac{dV_i(t)}{dt} \right] + \left[\frac{V_i(t)}{R_f(t)} \right]}{C_n + \gamma_3 C_f} - \frac{V_o(t) \left(\left[\frac{1}{R_n(t)} \right] + \left[\frac{1}{R_f(t)} \right] \right)}{C_n + \gamma_3 C_f} \quad (9)$$

여기서, γ_3 와 C_f 는 다음과 같다.

$$\gamma_3 = \frac{1}{\gamma_2} \left(1 + \frac{1}{\epsilon_o \epsilon_f} \frac{\partial P_d(E, t)}{\partial E} \right) \quad (10)$$

$$C_f = (\epsilon_o \epsilon_f / d) A_f \quad (11)$$

특정 초기조건들에 대해, 시간의 함수로서 출력전압은 식(1)과 식(9)를 통해서 결정할 수 있다. 함수 $\partial P_d / \partial E$ 는 전계 E 의 함수이고, 입력전압 $V_i(t)$ 는 시간의 함수이다. 시간이 증가한 후 마다 P_d , $\partial P_d / \partial E$, $V_o(t)$, $dV_o(t)/dt$ 를 계산한다. 이 계산을 위해 수치 적분 알고리즘을 사용하였다. 초기조건은 몇몇 초기 시간 값들에서의 스위칭 쌍극자 분극 P_d , 출력전압 V_o , 입력전압 V_i , 미분 dV_i/dt 로 구성된다. 그러면, 그 시간에서 전계를 다음 식을 이용해 계산할 수 있다.

$$E_f = \frac{1}{d_f \gamma_1} \left(V_i - V_o - \frac{d_f P_d}{\epsilon_o \epsilon_f} \right) \quad (12)$$

전계를 알면, dP_d/dE 도 계산할 수 있고, 마지막으로 dV_o/dt 가 식(9)로부터 계산되어 진다. 일단 이 필요한 함수들의 초기조건들이 결정되면 그 다음 시간을 증가시키며 필요한 값들을 계산한다. 입력전압 V_i 와 dV_i/dt 는 정의에 의해 알고 있는 값이다. l 번째 시간증분에서 출력전압은 다음 식과 같이 표현될 수 있다.

$$V_{ol} = V_{ol-1} + \frac{dV_o}{dt_{l-1}} (t_l - t_{l-1}) \quad (13)$$

전계는 식(12) 를 이용하면 다음과 같이 표현된다.

$$E_{fl} = \frac{1}{d_f \gamma_1} \left[V_{il} - V_{ol} - \frac{d_f A}{\epsilon_o \epsilon_f} \right] \quad (14)$$

여기서, A 는 다음 식과 같이 정의된다.

$$A = \left(P_{dl-1} + \frac{dP_d}{dE_{l-1}} (E_{fl} - E_{fl-1}) \right) \quad (15)$$

l 번째 시간증분에서 스위칭 쌍극자 분극은 다음 식으로 표현된다.

$$P_{dl} = P_{dl-1} + \frac{dP_d}{dE_{l-1}} (E_{fl} - E_{fl-1}) \quad (16)$$

따라서, dP_d/dE 의 l 번째 값은 적당한 알고리즘을 이용해 계산할 수 있고, dV_o/dt 의 l 번째 값은 식(9)부터 계산할 수 있다. 함수들의 초기값이 결정된 후, 위에서 정의한 과정이 시간의 함수로 최초의 동작을 결정하기 위해 반복적으로 사용되었다. 위에서 유도한 식들은 전계에 대한 스위칭 쌍극자 분극의 미분(dP_d/dE)을 알 경우에만 풀 수 있다. 이 양들에 대한 정확한 표현식을 쓰기전에 우선, 스위칭 쌍극자 분극의 몇 가지 기본적인 정의를 해야 한다. 부호가 반대인 전계가 큰 절대값 사이에서 ramp로 가해지면 스위칭 쌍극자 분극 P_d 는 $\pm P_s$ 의 근사값으로 접근한다. 여기서 P_s 는 자발분극이다. 즉, 전계가 모든 쌍극자들이 두 방향으로 스위칭할 수 있을 정도로 충분히 큰 값을 가지고 인가되므로 결과적으로 스위칭 쌍극자 분극은 포화분극 곡선과 동일하게 된다. 포화분극은 다음과 같은 식으로 정의된다.

$$P_d = P_s \cdot \tanh \left[\frac{\mu_o (E \pm E_c)}{kT} \right] \quad (17)$$

여기서, μ_o 는 다음 식과 같다.

$$\mu_o = \frac{kT}{2E_c} \cdot \ln \left[\frac{1 + \frac{P_r}{P_s}}{1 - \frac{P_r}{P_s}} \right] \quad (18)$$

포화된 스위칭 쌍극자 분극곡선의 두 갈래가 대칭적이라고 가정하면, 이 가정은 다음 식과 같이 표현된다.

$$P_d^-(E) = -P_d^+(-E) \quad (19)$$

여기서, 양(+)의 부호는 양으로 증가하는 전계에 대한 분극가지이며, 음(-)의 부호는 음으로 증가하는 전계에 대한 분극가지이다. 전계에 대한 스위칭 쌍극자 분극의 미분은 식(17)을 미분하면 다음 식과 같이 구할 수 있다.

$$\frac{dP_d^+(E)}{dE} = P_s \left[\frac{kT}{\mu_o} \cosh^2 \left(\frac{\mu_o (E - E_c)}{kT} \right) \right] \quad (20)$$

$$\frac{dP_d^-(E)}{dE} \Big|_E = \frac{dP_d^+(E)}{dE} \Big|_{-E} \quad (21)$$

III. 결과 및 논의

앞에 언급된 모델링 접근방법의 유효성을 입증하기 위해, 즉 피로전의 이력곡선의 측정치와 모사된 이론치를 비교하기 위해 그림 2에 표현된 회로를 이용하였다. PLT 박막의 두께는 300 nm 이고 전극의 면적은 $3.14 \times 10^{-4} \text{ cm}^2$ 이다. 일반 캐패시터의 캐패시턴스는 10 nF이고 R_n 은 1 M Ω 으로 결정하였다. 그리고 $\pm 5\text{V}$ 에서 측정된 PLT 박막의 이력곡선을 사용하여 P_v , P_s , E_c 값을 구하였는데 각각의 값은 $6.96 \mu\text{C}/\text{cm}^2$, $15.4 \mu\text{C}/\text{cm}^2$, 40.2 kV/cm이었다. PLT 박막의 비유전률 (ϵ_f)은 LCR meter를 사용하여 측정하였으며, 그 값은 465였다. 스위칭 하지 않는 유전체층의 두께(d_p)는 0으로 놓고 R_f 는 0.1 M Ω 으로 놓았다. 이들 변수들을 수치적분 알고리즘에 적용하여 모사를 실시하였다. 그림 3에 PLT 박막의 피로전에 측정된 이력곡선과 모사된 이력곡선을 함께 나타내었다.

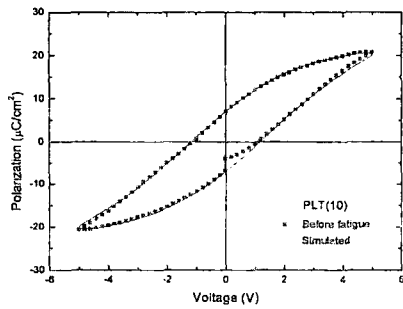


그림 3. PLT(10) 박막의 피로전에 측정된 이력곡선과 모사된 이력곡선
Fig. 3 Plot of simulated and measured hysteresis loops of unfatigued PLT(10) thin film.

모사된 이력곡선과 측정된 이력곡선은 오차율에서 최대분극 (P_{max})이 약 1.3%, 잔류분극 (P_r)이 약 2.0%로 거의 완벽하게 일치한다고 할 수 있다. 따라서, 모사에 사용된 모델링이 바람직하며 수치적분 알고리즘이 적절히 동작하고 있음을 알 수 있었다.

이 모델을 피로발생기구의 규명에 이용하기 위해 먼저 10^9 회의 피로가 발생한 박막의 이력곡선을 측정하여 이를 모사된 이력곡선과 비교하여 그림 4에 나타내었다.

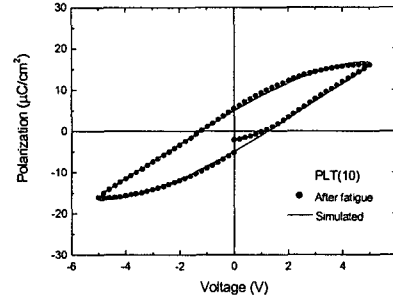


그림 4. PLT(10) 박막의 피로후에 측정된 이력곡선과 모사된 이력곡선
Fig. 4 Plot of simulated and measured hysteresis loops of fatigued PLT(10) thin film

피로발생후의 이력곡선을 모사하기 위해서는 산소공공층의 두께와 비유전률을 알아야 한다. 피로전에 측정된 비유전률 465와 10^9 회의 피로가 발생한 후에 측정된 비유전률 418 을 이용하여 스위칭 하지 않는 유전체층의 두께와 비유전률에 대한 상관관계를 구하였다. 이때, 스위칭 하지 않는 유전체층의 두께가 40Å 이하일 때 그림 4에 나타내었듯이 이론치와 측정치가 잘 일치하였다.

IV. 결론

본 연구에서는 수치적분을 이용한 강유전체 캐패시터의 이력곡선 모델을 제안하였다. PLT(10) 박막의 측정값과 본 모델의 이론값을 비교하여 모델의 유효성을 확인할 수 있었다. 또, PLT(10) 박막의 피로발생기구에 본 모델을 적용한 결과, 강유전체와 하부전극사이의 스위칭 하지 않는 유전체층의 형성이 피로발생에 원인이라는 사실도 알 수 있었다.

참고문헌

- [1] T. Sumi, International Conference on Solid State Devices and Materials, pp. 518 (1991)
- [2] S. Sinharoy et al., J. Vac. Sci. Technol., pp. 1554 (1992)
- [3] A. K. Kulkarni, IRPS Tutorials, pp. 8.1 (1990)