

Double Gate MOSFET의 RF특성분석

김근호* · 고석용 · 정학기

군산대학교

Analysis of Radio Frequency characteristics for Double Gate MOSFET

Geun-ho Kim* · Suk-woong Ko · Hak-kee Jung

*School of Electronic and Information Eng., Kunsan National University

E-mail : ghkim7@kunsan.ac.kr

요 약

본 논문에서는 main gate 50nm를 갖는 double gate MOSFET에서 side gate의 길이변화에 따른 주파수 특성을 조사하였다. side gate 길이가 감소할수록 컷오프 주파수는 증가하는 것을 볼 수 있었다. 결과적으로 side gate 길이가 70nm일 때 최적의 동작 특성을 보였으며, 이때 컷오프 주파수는 41.4GHz로 매우 높은 컷오프 주파수를 갖음을 알았다.

ABSTRACT

In this paper, we have investigated characteristics of radio frequency for double gate MOSFET with 50nm main gate in according to variation of side gate length. We could know the increment of cut-off frequency as the side gate length is lower. As a result, we could know the most optimum performance characteristics when side gate length was 70nm. In this time, the DG MOSFET of side gate with 70nm has very high cut-off frequency like 41.4GHz.

키워드

radio frequency, side gate length, cut-off frequency, performance characteristic

1. 서 론

최근 CAD를 이용한 여러 모의 실험에서는 MOSFET의 주파수 특성에 대한 커패시턴스효과에 대해 연구되어왔다.[1] 커패시턴스는 전자회로의 주파수 응답과 시간의 지표로서 중요한 역할을 하고 있는데 본 논문에서는 main gate 50nm에서 side gate의 길이를 변화시키고 또한 게이트의 전압을 변화시킴으로서 커패시턴스효과에 대해 알아보았다. 차단주파수는 소자의 주파수 전달 함수가 주파수에 따라서 어떻게 변화하는가를 나타내는 특성인 주파수 응답의 성능지수로 채널길이에 반비례하고 이렇게 채널길이의 감소는 MOSFET의 주파수 취급능력을 향상시키는데 채널길이를 변화시켜가며 이러한 효과들에 대해서 알아보았다. 본 논문에서는 소자제작시 발생할 수 있는 오버랩커패시턴스는 무시하고 시뮬레이션을 하였다. 반전층 전하밀도를 변화시킬 수 있는 두 개의 전자공급원이 있다. 첫 번째 공급원은 N-MOSFET의 경우 P형 기판으로부터 공간전하

영역을 가로지르는 소수캐리어 전자들의 확산에 의한 것이다. 두 번째 전자공급원은 공간전하 영역내의 전자-정공쌍의 열적생성에 의한 것이다. 이들 두 과정은 특정비율로 전자를 생성한다. 이런 이유로 반전층에서의 전자농도는 순간적으로 변할 수 없다.[2]-[4] 만약 MOS 커패시턴스 양단의 ac전압이 급격히 변한다면 반전층 전하는 변하지 않을 것이고 이렇게 해서 커패시턴스-전압특성은 커패시턴스를 측정하는 데 이용되는 ac신호의 주파수 함수가 될 것이다. 본 논문에서는 50nm double gate MOSFET에 대한 게이트전압 변화에 대한 커패시턴스효과, 게이트 전압변화에 대한 cut-off 주파수특성, 50nm double gate MOSFET의 문턱전압 및 I-V특성곡선을 ISE-TCAD를 사용하여 모의 실험하였다.

II. 본 론

본 논문에서는 main gate 길이와 side gate 길이를 변화시켜가며 소자의 문턱전압을 추출하였다. 먼저 50nm main gate에 side gate 길이를 변화시키고 추출한 후 side gate 길이를 고정 시킨 다음 main gate 길이를 변화시켜가며 문턱전압을 추출하였다. 문턱전압 추출방법은 두 가지 방법에 의해 추출하였는데 먼저 선형 추출법(Linear Extraction)으로 드레인 전류 대 게이트 전압 특성 곡선의 최대기울기를 가지는 곳에서의 접선과 x축과 만나는 지점의 전압을 구하는 방법을 사용하였다. 두 번째로 사용한 방법은 드레인 전류가 미터당 0.1 μ A가 흐를 때의 전압을 구하는 방법을 사용하였다.

위의 두 가지 방법에 의해 추출된 문턱전압은 그림 1과 그림 2에 각각 나타내었다. 이때 side gate 전압(V_{sg})은 1.0V, 드레인 전압(V_d)은 0.05V를 공급하였다.

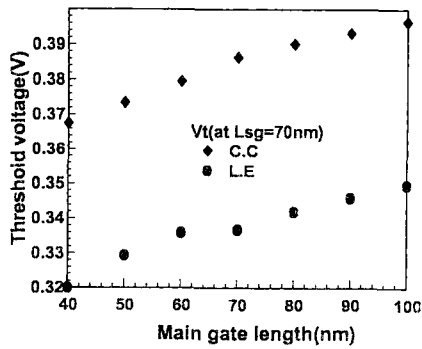


그림 1. Side gate 길이가 70nm일 때 main gate 길이변화에 대한 문턱전압

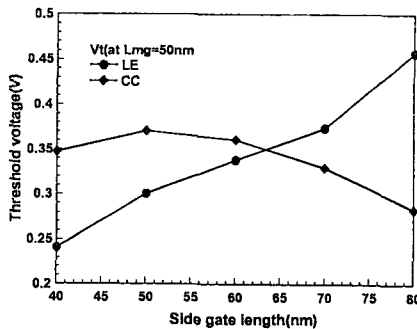


그림 2. Main gate 길이가 50nm일 때 side gate 길이변화에 대한 문턱전압

그림 1에서 볼 수 있듯이 main gate 길이가 증가할수록 문턱전압이 약간씩 증가하는 것을 볼 수 있고 문턱전압 추출방법에 따라 약간 차이가

나는 것을 알 수 있다.

그림 2에서는 문턱전압 추출방법에 따라 side gate 길이가 증가할수록 많은 차이가 나는 것을 볼 수 있다.

그림 3은 side gate에 3.0V를 가했을 경우 전류-전압 특성곡선을 나타낸 그래프이다. 그림에서 $V_d=2.0V$, $V_{sg}=3.0V$ 그리고 $V_{mg}=2.0V$ 를 가했을 경우 포화전류는 730 μ A/ μ m이다.

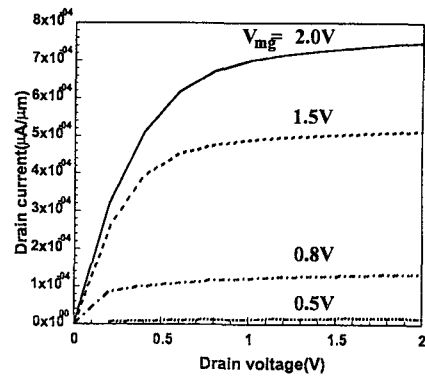


그림 3. 드레인 전압 대 드레인 전류 ($L_{MG}=50nm$, $L_{SG}=70nm$)

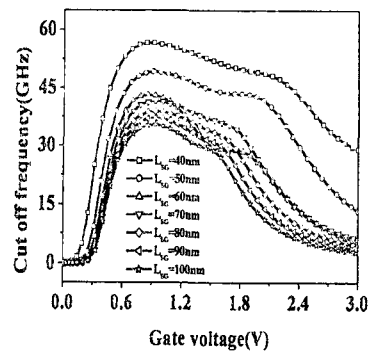


그림 4. 50nm의 main gate 갖는 double gate MOSFET의 컷오프 주파수

그림 4는 main gate 50nm를 갖는 double gate MOSFET의 컷오프 주파수에 대한 특성을 나타낸 것이다. 그림에서 볼 수 있듯이 측면 게이트가 감소할수록 컷오프 주파수는 증가하는 것을 볼 수 있었다. 이때, 측면 게이트 70nm에서의 컷오프 주파수는 41.4GHz로 매우 높은 컷오프 주파수를 갖는다. 컷오프 주파수는 소자의 채널길이에 반비례하기 때문에 이렇게 side gate 길이의 감소는 MOSFET의 주파수 취급능력을 향상시킨다.

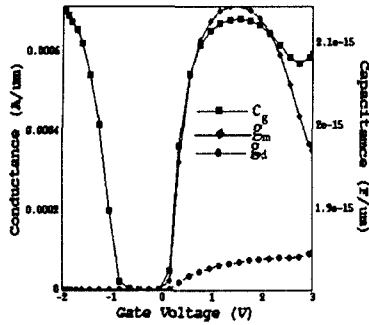


그림 5. 게이트 전압변화에 따른 커패시턴스-게이트 전압 특성곡선

MOS커패시터 구조는 MOSFET의 핵심이다. 소자의 커패시턴스대 전압 또는 C-V특성곡선들로부터 MOS소자와 산화막-반도체 계면에 대한 많은 정보들을 얻을 수 있다. 그림 5에서는 $V_{mg} = -2V$ 에서 $+3V$ 까지 변화시킴으로써 main gate 50nm side gate 40nm MOSFET의 커패시턴스-게이트 전압 특성을 알아보았다. 그림 5에서 C_g 는 게이트 커패시턴스를 나타내고 g_m 은 전달 컨덕턴스, g_s 는 드레인 전류이득을 나타내는 것이다. 게이트 전압이 0V를 넘어가면서 축적과 공핍 영역을 지나 증반전, 강반전 영역이 나타나는 것을 볼 수 있는데 이는 본 논문에서 사용한 소자는 n-channel MOS소자이기 때문이다. side gate 길이가 증가할수록 커패시턴스는 증가하는 것을 볼 수 있었고 전달 컨덕턴스는 감소하는 경향을 나타내는 것을 볼 수 있었다.

III. 결 론

본 논문에서는 50nm main gate 길이를 갖는 double MOSFET에 대해 그리고 70nm side gate 길이를 고정시킨 후 main gate 길이를 변화시켜가며 소자의 특성을 조사하였다. 각 gate 길이 변화에 대한 문턱전압은 main gate 변화시보다 side gate 변화시에 좀더 많은 변화가 있는 것을 볼 수 있었고 문턱전압 추출방법에 따라 다소 차이가 있는 것을 볼 수 있었다. main gate 50nm, side gate 70nm에서 $V_d = 2.0V$, $V_{sg} = 3.0V$, $V_{mg} = 2.0V$ 을 가했을 경우 포화전류는 $730 \mu A / \mu m$ 를 얻을 수 있었고 컷오프 주파수는 41.4GHz로 매우 높은 컷오프 주파수를 갖었다. 게이트전압 변화에 대한 커패시턴스-게이트 특성곡선에선 side gate 길이가 증가할수록 커패시턴스는 증가하고 전달컨덕턴스는 감소하는 것을 알 수 있었다. 본 논문에서는 오버랩 커패시턴스는 무시하였는데 실제 소자제작시 발생할 수 있는 오버랩커패시턴스의 영향으로

차단주파수는 다소 적어질 것으로 사료된다.

참고문헌

- [1] Suk-woong Ko, Jae-hong Kim, Hak-kee Jung, "The comparison of LDD and Double Gate MOSFET for nano scale devices", Proceedings of SPIE, Vol.4935, pp. 316-324, 2002
- [2] D. G. Borse, S. J. Vaidya and Arun N. Chandokar, "Study of SILC and Interface Trap Generation Due to High Field Stressing and Its Operating Temperature Dependence in 2.2nm Gate Dielectrics, IEEE Trans. Electron Dev, Vol. 49, No.4, pp. 699-701, 2002.
- [3] Sangyeun Han, Sungil Chang, Jongho Lee, and Hyungcheol Shin, "50nm MOSFET With Electrically Induced Source/Drain(S/D) Extensions", IEEE Trans. Electron Dev. 48, pp. 2058-2064, 2001.
- [4] Jhung-soo Jhung, Kwang-gyun Jang, Sung-taik Shim and Hak-kee Jung, "Investigation of Threshold Voltage in MOSFET with Nano-Channel length" proceeding of ISIC-2001, PP. 230-233, 2001.